

**Universitatea
Transilvania
din Brașov**

**FACULTATEA DE INGINERIE ELECTRICĂ
ȘI ȘTIINȚA CALCULATOARELOR**

PROIECT DE DIPLOMĂ

Conducător științific:

Prof. Dr. Ing. Dan Nicula

Absolvent:

Laszlo Zsolt

BRAȘOV, 2025

Departamentul Electronică și Calculatoare
Programul de studii: Calculatoare

LASZLO Zsolt

Mediu de verificare a unui controller I2C configurabil prin APB utilizând UVM

Conducător științific:
Prof. Dr. Ing. Dan Nicula

Braşov, 2024

FIŞA PROIECTULUI DE DIPLOMĂ

Universitatea Transilvania din Braşov	Proiect de diplomă nr.
Facultatea de Inginerie Electrică şi Ştiinţa Calculatoarelor	
Departamentul de Electronică şi Calculatoare	Viza facultăţii
Programul de studii: Calculatoare	Anul universitar: 2024 – 2025
Candidat: Zsolt LASZLO	Promoţia: 2025
Conducător ştiinţific: Prof. Dr. Ing. Dan Nicula	
PROIECT DE DIPLOMĂ	
Titlul lucrării: <i>Mediu de verificare a unui controller I2C configurabil prin APB utilizând UVM</i>	
Problemele principale tratate: 1. Studiul structurii unui mediu de verificare UVM 2. Implementarea unor componente cât mai configurabile şi complete 3. Definirea acoperirii funcţionale specifice protocoalelor specifice de comunicaţii 4. Testarea integrităţii mediului de verificare	
Locul şi durata practicii:	
Bibliografie: [1]..... [2]..... [3].....	
Aspecte particulare: -; - (desene, aplicaţii practice, metode specifice etc.)	
Primit tema la data de:	
Data predării lucrării:	
Director departament, <i>Titlatura. Numele şi prenumele</i>	Conducător ştiinţific, <i>Titlatura. Numele şi prenumele</i>
Candidat, <i>Numele şi prenumele</i>	

PROIECT DE DIPLOMĂ – VIZE		
Data vizei	Capitole/ problemele analizate	Semnătura conducătorului științific
	
	
	
	
	Verificare procentaj similaritate Turnitin (total ≤15%și o singura sursa ≤5%)	
APRECIEREA ȘI AVIZUL CONDUCĂTORULUI ȘTIINȚIFIC		
<p>(aprecierea lucrării/ proiectului se face prin raportare la cerințele privind elaborarea și redactarea stabilite pe PS/ facultate; pot fi utilizate instrumente de evaluare, grile cu criterii unitare de apreciere adoptate de facultate/ departament)</p>		
Data:	ADMIS pentru susținere/ RESPINS	Conducător științific <i>Titulatura. Numele și prenumele</i>(semnatura)
AVIZUL DIRECTORULUI DE DEPARTAMENT		
Data:	ADMIS pentru susținere/ RESPINS	Director departament, <i>Titulatura. Numele și prenumele</i>(semnatura)
SUSȚINEREA PROIECTULUI DE DIPLOMĂ		
Sesiunea:		
Rezultatul susținerii	PROMOVAT cu media:	
	RESPINS cu refacerea lucrării	
	RESPINS fără refacerea lucrării	
Președinte de comisie, <i>Titulatura. Numele și prenumele</i>(semnatura)		

Cuprins

Cuprins

Lista de figuri, tabele și coduri sursă.....	6
Lista de acronime.....	7
1 Introducere.....	8
1.1 Tema proiectului.....	8
1.2 Scopul.....	8
1.3 Obiective.....	9
1.3.1 Verificarea funcționalității	9
1.3.2 Acoperire funcțională si acoperire de cod	9
1.4 Stagiul actual al proiectului	9
2 Metodologia de verificare și protocoalele de comunicații	10
2.1 UVM – Structură și specificații	10
2.1.1 Componentele principale UVM	10
2.1.2 Fazele unei simulări în UVM.....	11
2.1.3 Modelul de registrii UVM	11
2.2 Protocolul APB.....	12
2.2.1 Tipuri de tranzacții APB.....	12
2.3 Protocolul I2C.....	14
2.3.1 Condiția repeated start	15
2.3.2 Clock stretching.....	15
2.3.3 Arbitrare între 2 masteri	15
3 Specificațiile sistemului verificat	17
3.1 Structura regiștrilor	17
3.2 Atribute specifice I2C ale sistemului.....	17
3.2.1 Modul master	17
3.2.2 Modul slave	18
3.3 Fluxul unui transfer.....	18
4 Structura mediului de verificare.....	19
5 Bibliografie.....	20

Rezumat	21
Abstract	22
Anexa 1	23
Anexa 2	24
Anexa 3	26
DECLARAȚIE PRIVIND ORIGINALITATEA	28

LISTA DE FIGURI, TABELE ȘI CODURI SURSĂ

(figurile, tabelele și codurile sursă se vor grupa în două liste și vor fi numerotate așa cum se regăsesc în text)

FIGURI

Figura # Schema bloc a funcționării modelului de regiștrii

Figura # Formele de undă a tranzacției de scriere APB

Figura # Formele de undă a tranzacției de citire APB

Figura # Dispozitive legate la magistrala I2C

Figura # Formele de undă a unui transfer prin I2C

Figura # Exemplu de condiție de repeated-start [8]

TABELE

CODURI SURSĂ

LISTA DE ACRONIME

AMBA – Advanced Microcontroller Bus Architecture

APB – Advanced Peripheral Bus;

DUT – Design/Device Under Test;

FIFO – First In First Out

I2C – Inter-Integrated Circuit;

IRQ – Interrupt Request

RTL – Register Transfer Level

RX – Receive

SCL – Serial clock

SDA – Serial data

TLM – Transaction Level Modeling

TX – Transmit

UVM – Universal Verification Methodology;

1 INTRODUCERE

Tema proiectului

Scopul

Obiective

Stagiul actual

1.1 Tema proiectului

Tema proiectului este realizarea unui mediu cât mai parametrizabil de verificare pentru un sistem de transmisie-recepție I2C având regiștrii de configurare accesibili prin protocolul APB. Acest sistem transmite date dintr-o memorie FIFO prin protocolul I2C și în direcție inversă, suportând configurații de tip (Master / Slave), frecvența de transmisie, adresa țintă sau de dispozitiv. Dispozitivul generează o întrerupere mascabilă în momentul finalizării transferului prin I2C, semnalând eventualele erori întâmpinate pe parcursul transferului.

Procesul de verificare este bazat pe stimuli generați și transmiși către DUT, monitorizarea, colectarea și verificarea tranzacțiilor specifice protocolului respectiv de comunicare, ulterior trimiși către monitorul global numit și scoreboard pentru a verifica integritatea datelor și caracteristice specifice sistemului verificat.

1.2 SCOPUL

Verificarea în circuitele integrate este asigurarea că sistemul proiectat se comportă corespunzător cerințelor și specificațiilor date [1], proces ce consumă timp semnificativ în dezvoltarea circuitelor integrate, prin urmare se dorește a avea componente cât mai versatile, reutilizabile și parametrizabile întrucât să se reducă timpul de dezvoltare a mediilor de verificare.

Componentele de verificare aparținătoare protoalelor specifice de comunicații APB respectiv I2C sunt realizate astfel încât să fie universale și complete, nefiind dependente de DUT, putând fi folosite ulterior în proiecte viitoare. Fiecare componenta specifică protocolului său este responsabilă de verificarea integrității semnalelor de control, semnalarea erorilor și extragerea acoperirii funcționale specifice protocolului respectiv, astfel reducând complexitatea monitorului global și focusarea acestuia pe atributele specifice sistemului verificat.

1.3 OBIECTIVE

1.3.1 Verificarea funcționalității

1.3.2 Acoperire funcțională si acoperire de cod

1.4 STAGIUL ACTUAL AL PROIECTULUI

2 METODOLOGIA DE VERIFICARE ȘI PROTOCOALELE DE COMUNICAȚII

UVM – Structură și specificații

Protocolul APB

Protocolul I2C

2.1 UVM – STRUCTURĂ ȘI SPECIFICAȚII

Odată cu dezvoltarea rapidă a industriei semiconductoarelor și a tehnologiei de proiectare a circuitelor integrate, complexitatea circuitelor crește făcând verificarea acestora din ce în ce mai dificilă. Conform statisticilor aproximativ 70% din timpul consumat pentru dezvoltarea unui circuit integrat este consumat de verificare, fapt ce face ca metodele tradiționale de verificare să nu fie suficiente cerințelor actuale [2].

UVM este o bibliotecă ce extinde limbajul SystemVerilog aducând clase, metode și structuri de date predefinite într-un mod ierarhic bazat pe conceptul programării orientate pe obiecte (OOP) simplificând dezvoltarea mediului de verificare având un șablon pentru structura acestuia. Arhitectura ierarhică este împărțită în 4 nivele: nivelul de test, nivelul secvență, nivelul de driver și monitorizare, și nivelul de DUT [3].

2.1.1 Componentele principale UVM

1. **Agent:** Agentul UVM se comportă ca o interfață între DUT și mediul de verificare. Are ca și rol executarea și monitorizarea transferurilor de date prin interfața și protocolul specific asignat lui și trimiterea acestora către scoreboard.
2. **Scoreboard:** Este un monitor global care colectează tranzacțiile de la fiecare agent și verifică integritatea și comportamentul sistemului verificat asigurându-se că acesta respectă cerințele proiectantului. De asemenea eșantionează tipurile de tranzacții și modul în care DUT-ul a fost configurat pentru a crea un raport de acoperire funcțională care va fi salvat la finalul unei simulări.
3. **Environment:** Este mediul unde sunt create, configurate și conectate componentele de verificare (agenții și monitorul global) asigurând liniile de comunicare între acestea utilizând porturi TLM.
4. **Sequencer:** Arbitrează, randomizează și lansează secvențe către driverul agentului corespunzător ca acesta să execute tranzacțiile indicate. Comunicarea cu driverul este una bidirecțională, sequencer-ul așteaptă ca driverul să specifice când este eligibil pentru a executa o tranzacție nouă.

5. **Test:** Aflat în vârful ierarhiei mediului de verificare, este responsabil de configurarea specifică a întregului mediu pentru a satisface scenariile ce necesită a fi verificate prin intermediul secvențelor.

2.1.2 Fazele unei simulări în UVM

O caracteristică a simulării folosind UVM este că simularea este despărțită în mai multe faze ce se parcurg secvențial. Fazele principale ale simulării în ordine de execuție sunt următoarele:

1. **Build phase:** se execută la începutul simulării, creând și configurând obiectele și componentele necesare executării testului respectiv. Se execută în stil top-down, din componenta test se creează componenta environment, din environment se creează agenții și așa mai departe din vârful ierarhiei în jos.
2. **Connect phase:** fază se realizează conexiunile dintre componente, se creează canalele TLM și se setează pointerii resurselor comune ale componentelor. Această fază se execută în ordine inversă față de build phase, adică de jos în sus ierarhic.
3. **Run phase:** se generează și se transmit stimulii către DUT, se monitorizează integritatea transferurilor, se semnalează eventualele erori întâmpinate pe parcurs și se eșantionează acoperirea funcțională și cea de cod. În această fază are loc verificarea propriu zisă, fiind singura fază care consumă timp de simulare.
4. **Report phase:** se execută la sfârșitul simulării și are ca scop raportarea numărului de erori întâmpinate pe parcurs, verificarea dacă DUT-ul a picat testul rulat și în caz contrar salvarea acoperirii funcționale și de cod într-o bază de date.

2.1.3 Modelul de regiștrii UVM

Librăria UVM are la îndemână un model de regiștrii care permite inginerului de verificare să creeze o clonă high-level a regiștrilor din DUT, ușurând metodologia de verificare și acoperirea funcțională. Structura de date este configurabilă ca și lățime, acces și valoare inițială și permite structurarea acestora în mai multe câmpuri accesibile independent.

Acest model vine cu un adaptor de magistrală care translatează tranzacția executată pe interfața cu DUT-ul și actualizează valoarea clonei high-level pe parcursul simulării, astfel încât valoarea scrisă în regiștrii DUT-ului să fie identici cu valoare din model. În cazul în care accesul regiștrilor din DUT este limitat doar la citire, modelul permite prezicerea valorii lor după caz. În momentul citirii unui registru modelul compară automat valoarea citită din design cu valoarea din model sau valoarea prezisă, semnalând ca și eroare diferența valorilor [4].

Modelul de regiștrii se poate lega și la sequencer-ul unui agent pentru a lansa secvențele de scriere și citire utilizând metodele predefinite ale modelului.

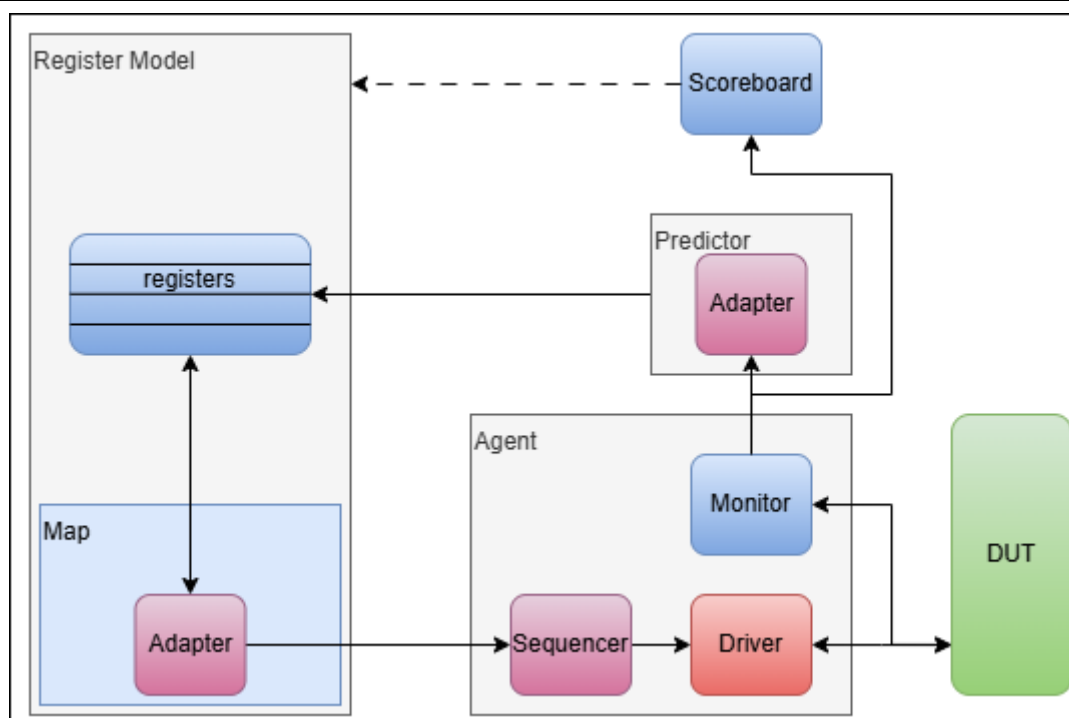


Figura X Schema bloc a funcționării modelului de regiștrii

2.2 PROTOCOLUL APB

APB este un protocol de comunicații de cost și complexitate redusă, dezvoltat de către ARM, făcând parte din grupul AMBA. Protocolul este unul sincron half-duplex, nesuportând pipelining-ul și fiecare tranzacție durează cel puțin 2 perioade de ceas. Interfața a fost creată cu scopul de accesarea regiștrilor de control a dispozitivelor periferice [5].

2.2.1 Tipuri de tranzacții APB

Figura X ilustrează tranzacțiile de scriere APB. Tranzacția poate fi despărțită în două faze: faza de setup și faza de acces. În faza de setup se pun datele și adresa pe magistralele corespunzătoare, se pune semnalul PWRITE în 1 logic alături de semnalul PSEL, indicând începerea comunicației cu dispozitivul selectat. Faza de acces constă în punerea semnalului PENABLE în 1 logic și așteptând răspunsul de la periferic, adică semnalul PREADY, însoțit de semnalul PSLVERR în cazul în care s-a detectat o eroare în tranzacție sau lipsit de acesta în cazul efectuării cu succes a transferului. Semnalele de control, adresa și datele de pe magistrale trebuie să fie stabile pe tot parcursul transferului.

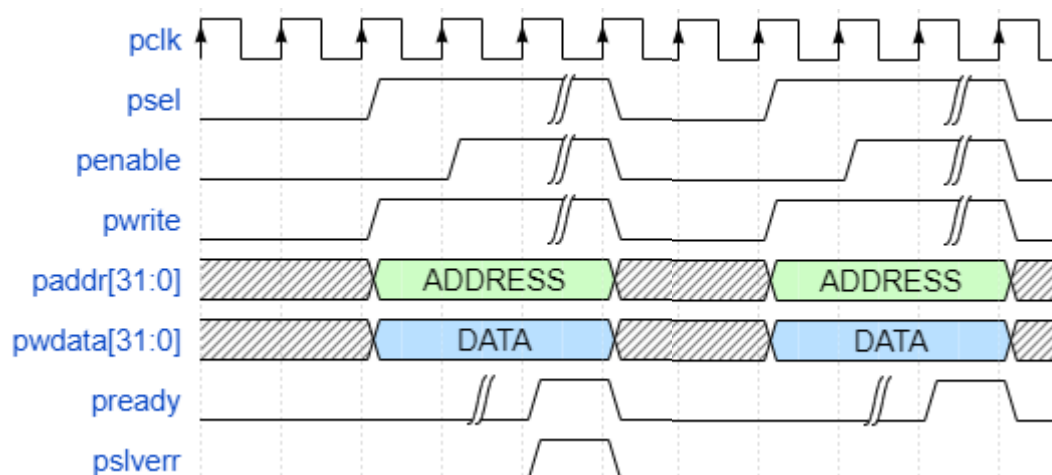


Figura # Formele de undă a tranzației de scriere APB

În figura # se poate observa operația de citire APB. Faza de setup este similară cu cea de la scriere, mai puțin faptul că nu se mai pun date pe magistrala de date de scriere și semnalul PWRITE care de data aceasta este în 0 logic indicând operația de citire dispozitivului. În faza de acces se așteaptă răspunsul perifericului indicând validitatea datelor de pe magistrala de citire sau semnalarea erorii de transfer.

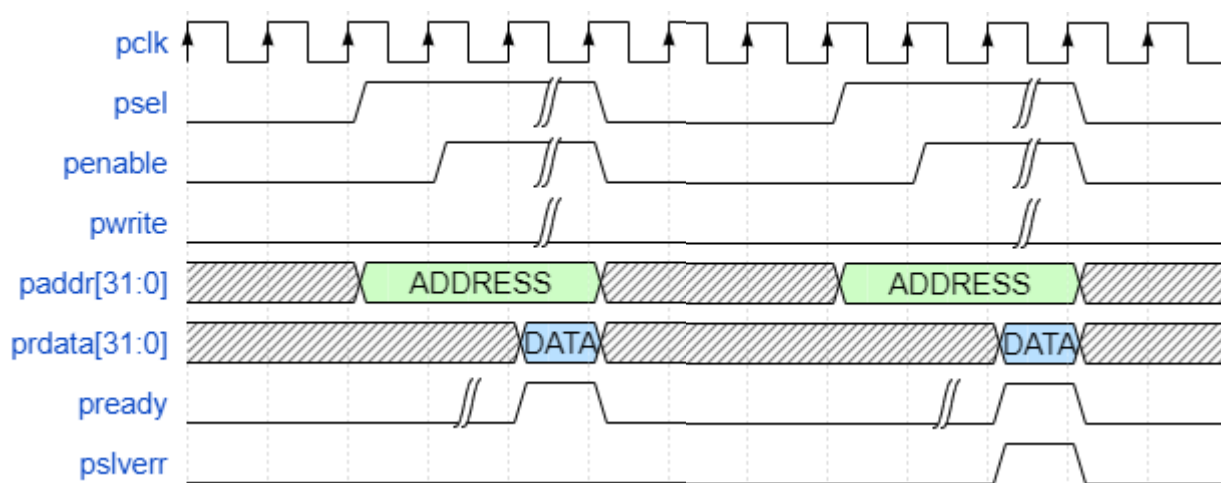


Figura # Formele de undă a tranzației de citire APB

2.3 PROTOCOLUL I2C

I2C este un protocol de comunicații serial sincron pe 2 fire, folosit în dispozitive care operează la o viteză relativ redusă. Comunicarea între dispozitive este inițiată de către master pornind oscilația semnalului de ceas și transmițând adresa slave-ului cu care vrea să inițieze un canal de comunicare pe magistrală urmat de bitul de operație, așteptând semnalarea recepționării acestuia, după care se transmit datele în direcția indicată de către bitul de operație [6].

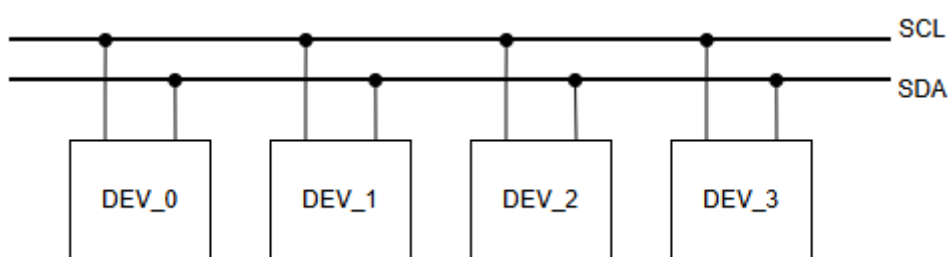


Figura # Dispozitive legate la magistrala I2C

Adresarea se realizează pe 7 sau 10 biți depinzând de dispozitiv, iar datele se transmit în pachete de câte 8 biți, necesitând câte un semnal de recepționare la fiecare byte transferat. În cazul operației de scriere dispozitivul slave este responsabil pentru semnalarea recepționării, iar în cazul de citire semnalarea recepționării de către master indică și faptul că acesta dorește să continue transferul cu încă un octet.

Starea inițială a semnalelor SCL și SDA este în 1 logic, condiția de începere a unui transfer este frontul negativ al semnalului SDA cât timp SCL se află în 1 logic iar condiția de încheiere este frontul pozitiv al semnalului SDA de asemenea cât timp SCL este în 1 logic. Pe tot parcursul transferului semnalul SDA trebuie comutat doar pe palierul negativ al semnalului de ceas, eșantionarea acestuia având loc pe frontul pozitiv al acestuia. Pe lângă asta semnalul SDA trebuie să fie menținut stabil pe tot parcursul palierului pozitiv al ceasului, excepție fiind condițiile de start și de stop [7].

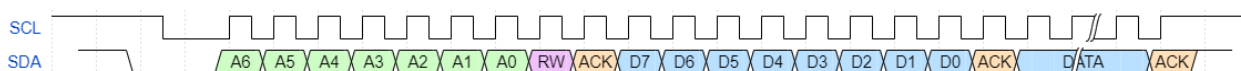


Figura # Formele de undă a unui transfer prin I2C

2.3.1 Condiția repeated start

De multe ori în operațiile ce utilizează I2C este necesară scrierea unei comenzi apoi citirea de îndată a răspunsului, dar cum o asemenea operație necesită 2 cadre de transfer există posibilitatea ca un alt master să ocupe magistrala între cele 2 cadre, forțând primul dispozitiv să aștepte eliberarea acesteia, riscând ca datele să nu mai aibă relevanță, neștiind durata timpului până la eliberarea magistralei.

Soluția la problema respectivă este condiția de repeated-start, adică la finalul operației masterul în loc să semnaleze o condiție de stop, acesta indică încă o condiție de start, urmată de adresa și bitul de operație, având control total asupra magistralei și elimină șansa ocupației magistralei de către celelalte dispozitive. Oricâte condiții de start consecutive s-ar pune pe magistrală, la finalul tranzacției se pune doar o singură condiție de stop [8].

Această condiție de repeated-start trebuie suportată de ambele dispozitive care comunică prin magistrala I2C.

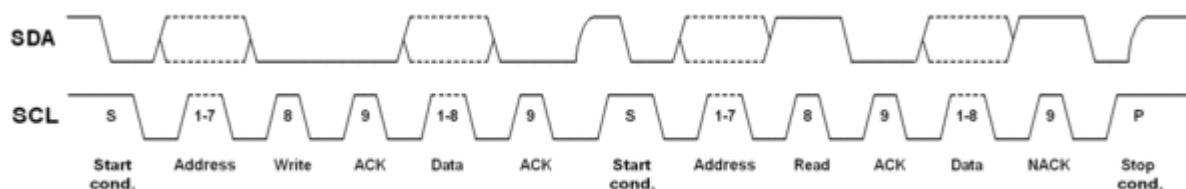


Figura # Exemplu de condiție de repeated-start [8]

2.3.2 Clock stretching

Cum în comunicarea prin I2C masterul este cel care asigură ceasul pe care este sincronizat transferul există posibilitatea ca dispozitivul slave să nu poată ține pasul cu rata de transfer cerută de către master, acesta fiind prea mare [8].

Soluționarea problemei constă în preluarea provizorie a controlului semnalului de ceas SCL și menținerea acesteia în 0 logic de către dispozitivul slave până când acesta este eligibil pentru a transmite sau de recepționa date. Dispozitivul master are ca rol detectarea acestui fenomen și de a aștepta să i se redobândească controlul acestuia asupra semnalului de ceas.

Acest fenomen este independent de direcția transferului, eșantionarea semnalului SDA se va efectua în momentul eliberării ceasului de către slave.

2.3.3 Arbitrare între 2 masteri

Unele dispozitive I2C master suportă conectarea la magistrală împreună cu alte dispozitive master, fără ca aceștia să interfereze transferurile celorlalte dispozitive, aceștia au denumirea de multimaster.

Multimasterii au atributul de a putea verifica dacă magistrala este ocupată de alt dispozitiv și pentru a nu perturba transferul acestuia așteaptă eliberarea magistralei, prin citirea unei condiții de stop de pe aceasta, înainte de a începe transferul propriu.

În cazul în care 2 dispozitive multimaster încep câte o tranzacție în același timp va avea loc o arbitraj astfel: după comutarea semnalului SDA în 1 logic fiecare multimaster citește semnalul pentru a se asigura că într-adevăr semnalul a fost comutat în 1. În caz contrar acesta constată că un alt dispozitiv ține semnalul legat la masă, așadar cedează controlul pe magistrală dispozitivului respectiv iar în funcție de dispozitivul care a pierdut arbitrajul, aceasta poate relua transferul după eliberarea magistralei sau să abandoneze complet tranzacția respectivă.

3 SPECIFICAȚIILE SISTEMULUI VERIFICAT

Structura regiștrilor

Atribute specifice I2C ale sistemului

Fluxul unui transfer

3.1 STRUCTURA REGIȘTRILOR

Comunicarea unității centrale cu controllerul I2C se realizează prin intermediul bancului de registre ale acestuia, accesibili prin protocolul APB. DUT-ul are la dispoziție 9 regiștrii cu lățime de 32 de biți împărțite pe câmpuri, permițând stocarea informațiilor din mai multe surse în același registru. Câmpurile nu sunt accesibile individual, scrierea și citirea trebuie efectuată pe întregul registru decodificând ulterior informația.

Acești regiștrii sunt împărțiți 3 categorii de acces:

- **Regiștrii de date:** regiștrii prin care unitatea centrală furnizează datele de transmisie sau accesează datele recepționate de către controller.
- **Regiștrii de configurare:** prin acestea se configurează controllerul, indicând caracteristicile transferului I2C. Configurațiile determină modul controllerului (master/slave), adresa țintă și de dispozitiv, frecvența ceasului etc.
- **Regiștrii de status:** accesibili doar prin operația de citire, acestea oferă informații despre fluxul transferului I2C în timp real permițând monitorizarea acestuia de către unitatea centrală.

Accesarea adreselor nemapate va induce ridicarea semnalului PSLVERR de pe interfața APB iar datele de pe magistrale nu vor fi înregistrate de către sistem. Orice acces de scriere în regiștrii este blocată de către sistem pe tot parcursul unei tranzacții pe magistrala I2C, astfel evitând erorile software ce ar fi putut fi întâmpinate, cum ar fi schimbarea configurațiilor în mijlocul tranzacției.

3.2 ATRIBUTE SPECIFICE I2C ALE SISTEMULUI

3.2.1 Modul master

Modul master al controllerului are anumite atribute ale unui dispozitiv I2C multimaster, dar într-o manieră mai limitată. Acesta verifică magistrala este ocupată de către un alt dispozitiv, și semnalează acest lucru în registrul status, dar așteptarea eliberării acesteia este soluționată prin software, adică nepornind un transfer până la semnalarea eliberării.

Dispozitivul suportă arbitraj, semnalând în registrul de status dacă acesta a fost pierdută. În momentul în care arbitrajul a fost pierdută, transferul este abandonat, necesitând intervenție software pentru a-l relua, însă exista șansa de pierdere a datelor din memoriile FIFO.

Masterul suportă și clock stretching, acesta așteptând eliberarea semnalului SCL de către slave, continuând transferul. Apariția acestui fenomen pe parcursul transferului nu este raportat unității centrale.

3.2.2 Modul slave

Dispozitivul în modul slave suportă condiția de repeated-start, însă acesta este recepționat ca fiind 2 transferuri separate, ca și cum ar fi înregistrat o condiție de stop înainte de cea de start. O întrerupere va fi generată la finalul primului transfer, necesitând mascarea acesteia sau a citi periodic registrul de status pentru a determina sfârșitul transferului.

3.3 FLUXUL UNUI TRANSFER

Inițierea unui transfer de date pe magistrala I2C de către controller se face în primul rând prin configurarea acestuia în modul și configurațiile de funcționare dorite, prin scrierea acestora în regiștrii corespunzători.

În cazul în care dispozitivul a fost configurat ca să transmită date, pe magistrala I2C vor ajunge datele stocate în memoria FIFO de transmitere încărcată de către unitatea centrală prin scrierea acestora la adresa registrului TX, iar în cazul în care controllerul recepționează date, acesta le va stoca într-o memorie FIFO similară cu cea de transmisie accesibil prin citirea repetată a registrului RX.

Finalul tranzacției pe magistrala I2C, golirea memoriei de recepție sau umplerea memoriei de transmisie generează o întrerupere care poate fi mascată. Generarea întreruperii indică schimbarea unui câmp din registrul care conține vectorul de întreruperi. Citind acest registru se poate afla cauza apariției întreruperii generate de către dispozitiv. Cauzele ce țin de transferul prin I2C sunt: cererea de transfer nu a fost acceptată de către slave, semnalarea nerecepționării datelor de către slave, încercarea de a citi din memoria goală, încercarea de a scrie într-o memorie plină sau decurgerea cu succes a transferului.

4 STRUCTURA MEDIULUI DE VERIFICARE

5 BIBLIOGRAFIE

-
- [1] Kropf, Thomas. *Introduction to formal hardware verification*. Springer Science & Business Media, 1999.
 - [2] D. Wang, J. Yan and Y. Qiao, "Research on Chip Verification Technology Based on UVM," 2021 6th International Symposium on Computer and Information Processing Technology (ISCIPIT), Changsha, China, 2021, pp. 117-120
 - [3] S. N. Chauhan and G. K. Andurkar, "Development of UVM Testbench for I3C protocol," 2023 14th International Conference on Computing Communication and Networking Technologies (ICCCNT), Delhi, India, 2023, pp. 1-4
 - [4] A. Jain and R. Gupta, "Scaling the UVM_REG Model towards Automation and Simplicity of Use," 2015 28th International Conference on VLSI Design, Bangalore, India, 2015, pp. 164-169
 - [5] armDeveloper. *AMBA APB Protocol Specification*.
<https://developer.arm.com/documentation/ih0024/c/>
 - [6] P. Bagdalkar and L. Ali, "Hardware Implementation of I2C Controller on FPGA and Validation Through Interfacing with Low-Cost ADC," 2020 Fourth International Conference on Inventive Systems and Control (ICISC), Coimbatore, India, 2020, pp. 887-891
 - [7] I2C-bus specification and user manual" (UM10204) by [NXP Semiconductors](https://www.nxp.com)
 - [8] I²C-Bus.org. (n.d.). *I²C – What's That?* In *I²C-Bus.org*. Retrieved June 8, 2025, from <https://www.i2c-bus.org>

REZUMAT

(o descriere sumară, în limba română, a principalelor aspecte tratate în proiect – maxim 300 de cuvinte)

ABSTRACT

(short description, in english, of main aspects treated in the project)

UNIVERSITATEA TRANSILVANIA DIN BRAȘOV

FACULTATEA _____

CERERE DE ÎNSCRIERE LA EXAMENUL DE _____

I. Date personale ale candidatului/ candidatei comunicate în scopul prelucrării necesare pentru organizarea examenului de finalizare studii

1. Date privind identitatea persoanei

Numele de naștere: _____ Numele (dacă este cazul): _____

Prenumele: _____ CNP _____

2. Sexul: ☐ Feminin ☐ Masculin

3. Data și locul nașterii:

Ziua / luna / anul _____ / _____ / _____

Locul (localitate, județ, țară) _____ / _____ / _____

4. Prenumele părinților:

Tata: _____ Mama: _____

5. Domiciliul stabil: Localitatea _____, jud. _____ Cod poștal _____,

str. _____ nr. _____, bloc _____, sc. _____, et. _____, ap. _____,

Telefon _____, mail _____

II. Date privind școlarizarea

6. Sunt absolvent(ă) promoția: _____ / _____ (anul înmatriculării / anul absolvirii)

7. Mențiuni privind școlarizarea: _____

8. Programul de studii _____

9. Durata studiilor _____

10. Forma de învățământ absolvită: ☐ IF ☐ IFR ☐ ID☐ Fără taxă ☐ Cu taxă

11. Solicit înscrierea la examenul de _____, sesiunea _____ anul _____

12. Lucrarea/ Proiectul de _____ pe care o susțin are următorul titlu: _____

13. Conducător științific: _____

14. Susțin examenul de _____ (pentru prima oară, a doua oară - după caz) _____.

15. Menționez că sunt de acord cu afișarea rezultatelor examenului conform art.15 alin.9/art.18 alin.9 din OMENCS nr.6125/2016 modificat prin OMEN nr.5643/2017.

SEMNĂTURA,

Secretar facultate

VERIFICAT,

(numele și prenumele, semnătura)_____
F05-PS 7.6-01/ed.2, rev.2

Dosar de înscriere la examenul de diplomă/disertație

Pentru înscrierea la examenul de licență/ diplomă/ disertație, absolvenții trebuie să depună la secretariat următoarele acte:

1. Cerere de înscriere la examen
2. Declarație pe proprie răspundere privind prelucrarea datelor cu caracter personal în cadrul procedurii de organizare a examenului de licență/diplomă/disertație
3. Certificat de naștere, în copie legalizată sau în copie simplă care a fost certificată „Conform cu originalul” de către persoana autorizată din secretariatul facultății, în baza prezentării actului în original;
4. Certificat de căsătorie (dacă este cazul), în copie legalizată sau în copie simplă care a fost certificată „Conform cu originalul” de către persoana autorizată din secretariatul facultății, în baza prezentării actului în original;
5. Ordin al rectorului de schimbare a numelui absolventului (dacă este cazul);
6. Diplomă de bacalaureat sau echivalentă cu aceasta, în copie legalizată sau în copie simplă, certificată „Conform cu originalul” de către persoana autorizată din secretariatul facultății, în baza prezentării actului în original – pentru examenul de licență/diplomă;
7. Diploma de licență sau diplomă de inginer și anexa la diplomă, în copie legalizată sau în copie simplă care a fost certificată „Conform cu originalul” de către persoana autorizată din secretariatul facultății, în baza prezentării actului în original – **pentru examenul de disertație**;
8. Certificat de competență lingvistică (**numai pentru examenul de licență sau de diplomă**), eliberat de instituția organizatoare sau de o altă instituție specializată, națională sau internațională, recunoscută de instituția organizatoare.

Pentru absolvenții proprii, competențele lingvistice certificate prin notele din registrul matricol la o limbă străină de largă comunicare internațională sunt recunoscute de Departamentul de Lingvistică teoretică și aplicată, fără a mai fi necesar un certificat de competență lingvistică atașat la dosar.

Pentru absolvenții proprii care susțin examenele de licență/diplomă la alte instituții de învățământ superior, precum și pentru absolvenții altor instituții de învățământ superior care susțin examenele de licență/diplomă la UTBv, existența în dosar a certificatului de competență lingvistică este obligatorie.

9. 2 fotografii color, recente, dimensiunea $\frac{3}{4}$ cm, pe hârtie fotografică;
10. Carte de identitate sau pașaport, în copie;
11. Copie a Scrisorii de acceptare la studii / Ordinului MEN sau Atestatului de echivalare (dacă este cazul);
12. Chitanța de plată a taxei de examen (dacă este cazul);
13. Declarație pe proprie răspundere privind originalitatea lucrării de licență/ proiectului de diplomă/disertației;

Absolvenții proveniți de la alte instituții de învățământ superior vor depune documentele prevăzute la pt.1-13, la care se adaugă:

14. Suplimentul la diplomă, eliberat de instituția de învățământ de stat sau particular superior absolvită, din care să rezulte, pentru fiecare semestru și an de studii, disciplinele promovate, numărul de ore prevăzut pentru fiecare curs, aplicații, lucrări practice – separat, forma de verificare (examen, colocviu, proiect, verificare), creditele și notele obținute. și o copie a Suplimentului la diplomă, certificată „conform cu originalul” de către facultatea care o eliberează;
15. Adeverință eliberată de instituția de învățământ de stat sau particular superior absolvită, din care să rezulte calitatea de absolvent, întocmită în conformitate cu Ordinul

Documentele se depun la secretariatul facultății într-un dosar plic de carton, pe care se înscriu:

- Numele și prenumele absolventului;
- Programul de studii
- Facultatea
- Sesiunea
- Promoția

Notă: Certificarea conformității cu originalul a copiilor după actele de identitate/de stare civilă și a actelor de studii se face de către angajații desemnați din cadrul facultății, în baza prezentării documentului în original.

Grila de evaluare a proiectelor de absolvire

Atenție!

Notarea la proiectul de diplomă va cuprinde o notă pentru formatul tipărit al lucrării de diplomă, o notă pentru prezentarea orală și o notă acordată pentru răspunsul la întrebări. Fiecare notă va avea o anumită pondere în nota finală acordată în funcție de comisia de examinare. Pentru partea tipărită a proiectului de diploma comisia de examinare va acorda punctaje conform criteriilor de mai jos în anumite ponderi stabilite de către fiecare comisie de examinare:

1. Fond

1.1.Originalitate

Indicatori de performanță

- Originalitatea ideii proiectului.
- Moduri originale de rezolvare hardware/software/netware.
- Raport între materialul elaborat de student și material preluat din bibliografie/webografie, etc.

1.2.Nivel științific

Indicatori de performanță

- Claritatea obiectivelor propuse.
- Calitatea documentării stadiului actual în domeniul proiectului.
- Calitatea și corectitudinea bibliografiei/webografiei.
- Claritatea realizărilor din proiect (existența schemelor explicative).
- Calitatea proiectării hardware/ software/netware.
- Simularea/emularea/experimentarea/testarea-validareasistemelor/proceselor implementate.
- Relevanța concluziilor în urma realizării proiectului.

1.3.Complexitate

Indicatori de performanță

- Gradul de complexitate al realizării hardware/software/netware.
- Gradul de adâncime al realizării (proiect complet nou sau dezvoltare pornind de la un proiect/concept anterior).
- Complexitatea simulărilor/experimentelor(program de simulare utilizat, gradul de precizie al simulării, rezultate obținute).

1.4.Nivel de implementare

Indicatori de performanță

- Gradul de finalizare în raport cu obiectivele propuse.
- Complexitatea funcționalității
- Demonstrarea funcționalității, punere în funcțiune a machetei sau aparatului, rularea unor programe, etc.

Verificare antiplagiat

- Nu sunt acceptate lucrări cu procent de similaritate Turnitin general mai mare de 15%.
- Nu sunt acceptate lucrări cu procent de similaritate Turnitin mai mare de 5% dintr-o singură sursă.
- Viza coordonatorului pentru antiplagiat pe baza raportului Turnitin este obligatorie în ultima casetă de vize din fișa proiectului.

2. Formă

Indicatori de performanță

- Forma grafică în ansamblu, calitatea figurilor, calitatea prezentărilor multimedia.
- Corectitudine în utilizarea limbii române/engleze; traducerea părților de text din figuri în limba română/engleză, cu excepția fișelor de catalog și a altor documente scanate; explicarea acronimelor din alte limbi.
- Încadrarea în cerințele de editare și în cerința de cantitate a materialului.

**DECLARAȚIE PRIVIND ORIGINALITATEA
LUCRĂRII DE LICENȚĂ / PROIECTULUI DE DIPLOMĂ / DISERTAȚIEI**

UNIVERSITATEA TRANSILVANIA DIN BRAȘOV
FACULTATEA INGINERIE ELECTRICĂ ȘI ȘTIINȚA CALCULATOARELOR
PROGRAMUL DE STUDII
NUMELE ȘI PRENUMELE.....
PROMOȚIA.....
SESIUNEA
TEMA LUCRĂRII / PROIECTULUI/ DISERTAȚIEI
.....
.....
CONDUCĂTOR ȘTIINȚIFIC

Declar pe propria răspundere că lucrarea de față este rezultatul muncii proprii, pe baza cercetărilor proprii și pe baza informațiilor obținute din surse care au fost citate și indicate conform normelor etice, în textul lucrării/proiectului, în note și în bibliografie.

Declar că nu s-a folosit în mod tacit sau ilegal munca altora și că nici o parte din teză/proiect nu încalcă drepturile de proprietate intelectuală ale altcuiva, persoană fizică sau juridică.

Declar că lucrarea/ proiectul nu a mai fost prezentat(ă) sub această formă vreunei instituții de învățământ superior în vederea obținerii unui grad sau titlu științific ori didactic.

În cazul constatării ulterioare a unor declarații false, voi suporta rigorile legii.

Data:

Absolvent

.....

(nume, prenume, semnătură)