

一、单项选择题（每小题 1 分，共 15 分）

在下列每小题的四个备选答案中选出一个正确的答案，并将其字母标号填入题干的括号内。

1. 一位十六进制数可以用多少位二进制数来表示？（ C ）
A. 1 B. 2 C. 4 D. 16
2. 以下电路中常用于总线应用的是（ A ）
A. TSL 门 B. OC 门 C. 漏极开路门 D. CMOS 与非门
3. 以下表达式中符合逻辑运算法则的是（ D ）
A. $C \cdot C = C^2$ B. $1+1=10$ C. $0 < 1$ D. $A+1=1$
4. T 触发器的功能是（ D ）
A. 翻转、置“0” B. 保持、置“1”
C. 置“1”、置“0” D. 翻转、保持
5. 存储 8 位二进制信息要多少个触发器（ D ）
A. 2 B. 3 C. 4 D. 8
6. 多谐振荡器可产生的波形是（ B ）
A. 正弦波 B. 矩形脉冲 C. 三角波 D. 锯齿波
7. 一个 16 选 1 的数据选择器，其地址输入（选择控制输入）端的个数是（ C ）
A. 1 B. 2 C. 4 D. 16
8. 引起组合逻辑电路中竞争与冒险的原因是（ C ）
A. 逻辑关系错； B. 干扰信号； C. 电路延时； D. 电源不稳定。
9. 同步计数器和异步计数器比较，同步计数器的最显著优点是（ A ）
A. 工作速度高 B. 触发器利用率高
C. 电路简单 D. 不受时钟 CP 控制
10. N 个触发器可以构成能寄存多少位二进制数码的寄存器？（ B ）
A. N-1 B. N C. N+1 D. 2N
11. 若用 JK 触发器来实现特性方程 $Q^{n+1} = \overline{A}Q^n + AB$ ，则 JK 端的方程应为（ B ）
A. $J=AB$ ， $K=\overline{A}B$ B. $J=AB$ ， $K=\overline{A}\overline{B}$
C. $J=\overline{A+B}$ ， $K=AB$ D. $J=\overline{A}\overline{B}$ ， $K=AB$
12. 一个无符号 10 位数字输入的 DAC，其输出电平的级数是（ C ）
A. 4 B. 10 C. 1024 D. 100
13. 要构成容量为 $4K \times 8$ 的 RAM，需要多少片容量为 256×4 的 RAM？（ D ）
A. 2 B. 4 C. 8 D. 32
14. 随机存取存储器 RAM 中的内容，当电源断掉后又接通，则存储器中的内容将如何变换？（ C ）
A. 全部改变 B. 全部为 1 C. 不确定 D. 保持不变

15. 用 555 定时器构成单稳态触发器, 其输出的脉宽为 (B)

- A. $0.7RC$; B. $1.1RC$; C. $1.4RC$; D. $1.8RC$;

二、多项选择题 (每小题 1 分, 共 5 分)

在下列每小题的四个备选答案中有二至四个正确答案, 请将正确答案全部选出并将其字母标号填入题干的括号内; 少选错选都不得分。

16. 以下代码中, 为无权码的是 (C) (D) () ()

- A. 8421BCD 码 B. 5421BCD 码 C. 余三码 D. 格雷码

17. 当三态门输出高阻状态时, 以下说法正确的是 (A) (B) () ()

- A. 用电压表测量指针不动 B. 相当于悬空
C. 电压不高不低 D. 测量电阻指针不动

18. 已知 $F = A\bar{B} + BD + CDE + \bar{A}D$, 下列结果正确的是哪几个? (A) (C) () ()

- A. $F = A\bar{B} + D$ B. $F = (A + \bar{B})D$
C. $F = (A + D)(\bar{B} + D)$ D. $F = (A + D)(B + \bar{D})$

19. 欲使 JK 触发器按 $Q^{n+1} = Q^n$ 工作, 可使 JK 触发器的输入端为以下哪几种情况? (A) (B) (D) ()

- A. $J = K = 0$ B. $J = Q, K = \bar{Q}$ C. $J = \bar{Q}, K = Q$ D. $J = Q, K = 0$

20. 关于 PROM 和 PAL 的结构, 以下叙述正确的是 (A) (D) () ()

- A. PROM 的与阵列固定, 不可编程
B. PROM 与阵列、或阵列均不可编程
C. PAL 与阵列、或阵列均可编程
D. PAL 的与阵列可编程

三、判断改错题 (每小题 2 分, 共 10 分)

先判断对错, 并将结果填入题后的括号内, 正确的打“√”, 错误的打“×”; 再对错误部分进行改正。

21. 数字电路中用“1”和“0”分别表示两种状态, 二者无大小之分。(√)

22. TTL 与非门的多余输入端可以接固定高电平。(√)

23. 异或函数与同或函数在逻辑上互为反函数。(√)

24. D 触发器的特征方程 $Q^{n+1} = D$, 而与 Q^n 无关, 所以, D 触发器 ~~不是~~是时序电路。(×)

25. 移位寄存器 74LS194 可串行输入并行输出, ~~但不能~~串行输入串行输出。(×)

四、填空题 (每小题 2 分, 共 16 分)

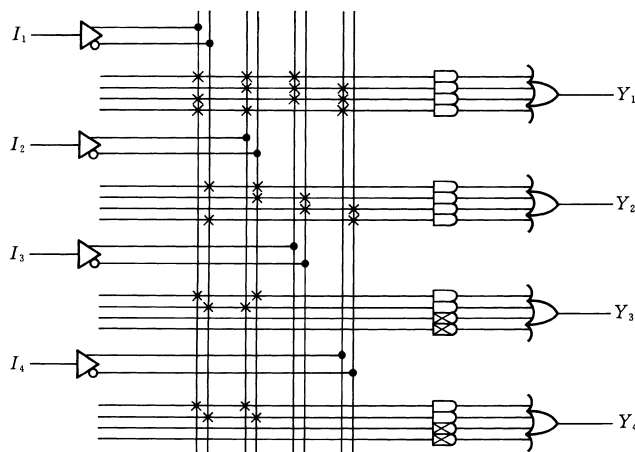
26. 二进制数 $(1011.1001)_2$ 转换为八进制数为 13.41，转换为十六进制数为 B9。

27. 数字电路按照是否具有记忆功能通常可分为两类：组合逻辑电路、时序逻辑电路。

28. 已知逻辑函数 $F = A \oplus B$ ，它的与非-与非表达式为 $\overline{\overline{AB} \overline{AB}}$ ，或与非表达式为 $\overline{(\overline{A+B})(\overline{A+B})}$ 。

29. 5 个变量可构成 32 个最小项，变量的每一种取值可使 1 个最小项的值为 1。

30. 在题 30 图所示可编程阵列逻辑 (PAL) 电路中， $Y_1 = \underline{I_1 I_2 I_3 + I_2 I_3 I_4 + I_1 I_3 I_4 + I_1 I_2 I_4}$ ， $Y_3 = \underline{I_1 \oplus I_2}$ 。



题 30 图

31. 555 定时器构成的施密特触发器，若电源电压 $V_{CC} = 12V$ ，电压控制端经 $0.01\mu F$ 电容接地，则上触发电平 $U_{T+} = \underline{8}$ V，下触发电平 $U_{T-} = \underline{4}$ V。

32. 若 ROM 具有 10 条地址线和 8 条数据线，则存储容量为 $1K \times 8$ 比特，可以存储 1024 个字节。

33. 对于 JK 触发器，若 $J = K$ ，则可完成 T 触发器的逻辑功能；若 $J = \overline{K}$ ，则可完成 D 触发器的逻辑功能。

五、化简题（每小题 5 分，共 10 分）

34. 用代数法将下面的函数化为最简与或式： $F = C \cdot [\overline{\overline{ABD} + BC + ABD + (B+C)D}]$

解： $F = C \cdot [\overline{\overline{ABD} + BC + ABD + (B+C)D}]$

$$\begin{aligned}
&= C \bullet (\overline{BD + BC} + BD + CD) \\
&= C \bullet (\overline{BD} \overline{BC} + BD + CD) \\
&= C \bullet (BD + \overline{BC} + CD) \\
&= C \bullet (BD + CD + \overline{B} + \overline{C}) \\
&= C \bullet (\overline{B} + \overline{C} + D) \\
&= \overline{BC} + CD
\end{aligned}$$

35. 用卡诺图法将下列函数化简为最简与或式:

$$F(A, B, C, D) = \sum m(0, 2, 4, 5, 7, 13) + \sum d(8, 9, 10, 11, 14, 15)$$

解:

				C			
				1	0	0	1
				1	1	1	0
				0	1	×	×
				×	×	×	×
				D			
A				B			

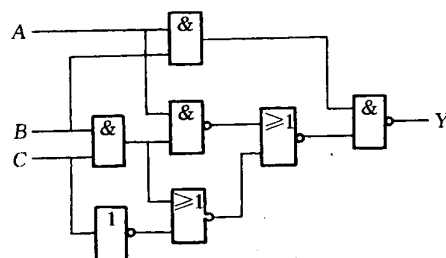
$$F = BD + \overline{B}\overline{D} + \overline{A}\overline{B}\overline{C}$$

六、分析题 (每小题 8 分, 共 24 分)

36. 试分析题 36 图所示逻辑电路, 写出逻辑表达式和真值表, 表达式化简后再画出新的逻辑图。

解:

$$\begin{aligned}
Y &= \overline{AB \overline{ABC} + BC + C} \\
&= \overline{AB[ABC(B + \overline{C})]} \\
&= \overline{ABC}
\end{aligned}$$

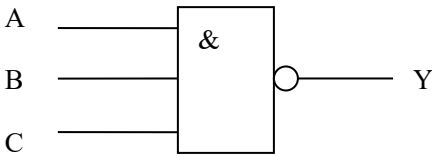


题 36 图

真值表:

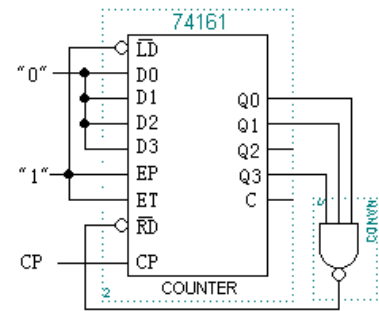
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

逻辑图:



37. 74161组成的电路如题37图所示, 分析电路, 并回答以下问题

- (1) 画出电路的状态转换图 ($Q_3Q_2Q_1Q_0$);
- (2) 说出电路的功能。(74161的功能见表)



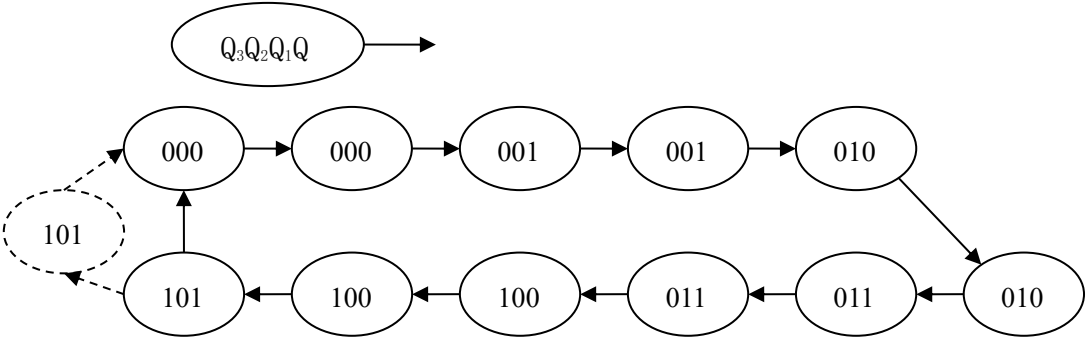
74161功能表					
CP	$\overline{R_D}$	\overline{LD}	EP	ET	工作状态
×	0	×	×	×	置零
	1	0	×	×	预置数
×	1	1	0	1	保持
×	1	1	×	0	保持(但C=0)
	1	1	1	1	计数

题 37 图

解：（1）状态转换表：

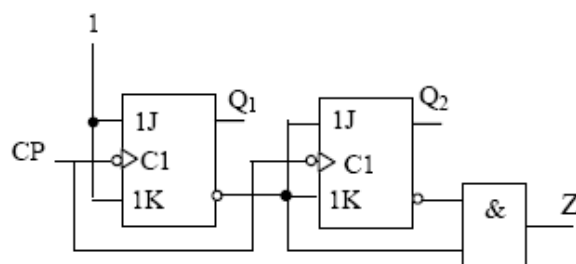
Q^n_3	Q^n_2	Q^n_1	Q^n_0	Q^{n+1}_3	Q^{n+1}_2	Q^{n+1}_1	Q^{n+1}_0
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	0	0	0	0

状态转换图：



（2）功能：11 进制计数器。从 0000 开始计数，当 $Q_3Q_2Q_1Q_0$ 为 1011 时，通过与非门异步清零，完成一个计数周期。

38. 分析如题38图所示由边沿JK 触发器组成的时序逻辑电路，写出电路的驱动方程、状态方程，画出状态转换图。



题 38 图

解：

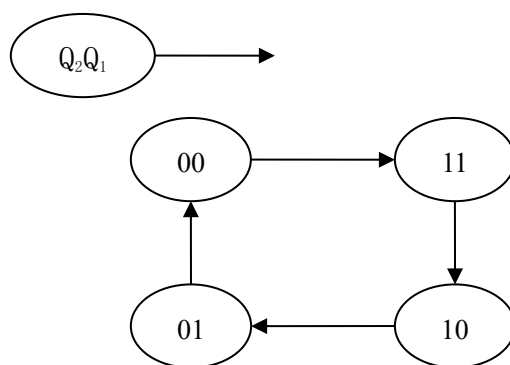
驱动方程： $J_1=K_1=1$

$$J_2=K_2=\overline{Q_1}$$

状态方程： $Q_1^{n+1} = J_1\overline{Q_1^n} + \overline{K_1}Q_1^n = \overline{Q_1^n}$

$$Q_2^{n+1} = J_2\overline{Q_2^n} + \overline{K_2}Q_2^n = \overline{Q_1^n}\overline{Q_2^n} + Q_1^nQ_2^n = Q_1^n \odot Q_2^n$$

状态转换图



七、设计题（每小题 10 分，共 20 分）

39. 试设计一个检测电路。该电路的输入是一位 8421BCD 码。当输入的 8421BCD 码所对应的十进制数符能被 5 整除时，输出为 1，否则输出为 0。用与非门实现之。

解：由题意列出真值表：

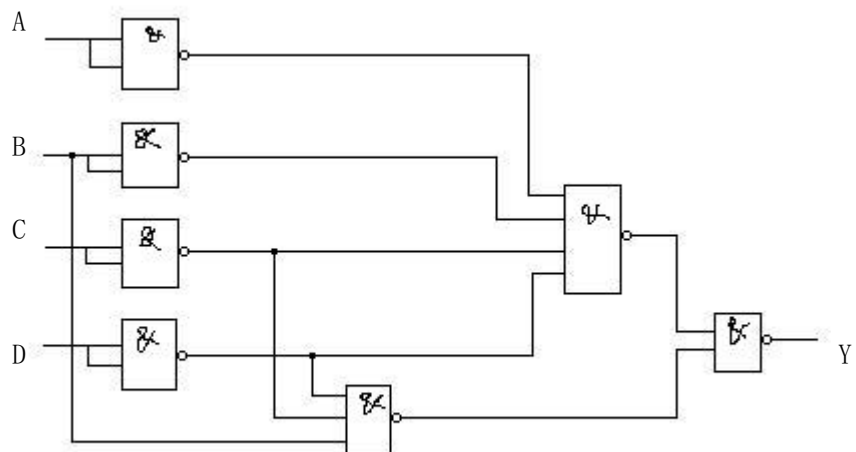
A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0

卡诺图：

<div>Y</div>		C			
		1	0	0	0
		0	1	0	0
A	B	×	×	×	×
		0	0	×	×
		D			

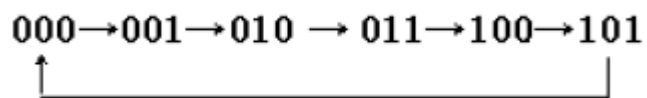
$$\text{逻辑表达式为: } Y = \overline{\overline{A}\overline{B}\overline{C}\overline{D}} + \overline{B}\overline{C}\overline{D} = \overline{\overline{\overline{A}\overline{B}\overline{C}\overline{D}} \bullet \overline{B}\overline{C}\overline{D}}$$

逻辑图：



40. 试用D 功能触发器，完成题40图所示的状态转换的同步时序逻辑电路（不画逻辑图）。

要求： （1）列出次态卡诺图；（2）写出状态方程；（3）写出驱动方程。



题 40 图

解：

(1) 卡诺图：

D

0	0	1	0
1	0	×	×

D

0	1	0	1
0	0	×	×

D

1	0	0	1
1	0	×	×

$$Q_2^{n+1} = D2 = Q_2^n \bar{A} + \overline{Q_2^n} Q_1^n Q_0^n$$

(2) 状态方程与驱动方程： $Q_1^{n+1} = D1 = \overline{Q_2^n} \overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n}$

$$Q_0^{n+1} = D0 = \overline{Q_0^n}$$