CHAPITRE III: TRANSISTOR BIPOLAIRE

- Polarisation
- Amplification

I/ Introduction

Le Transistor bipolaire est l'élément "clef" de l'électronique. Il peut :

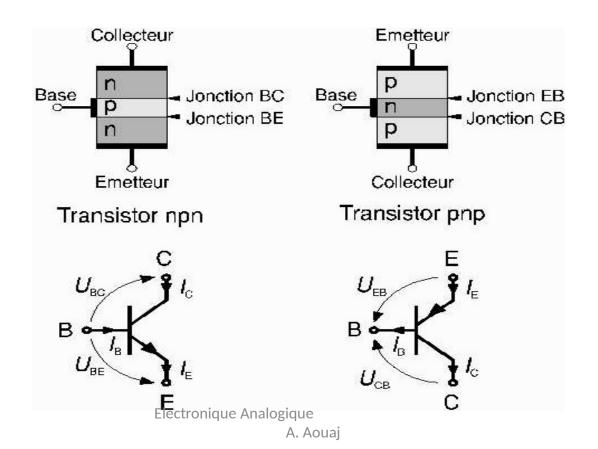
- → amplifier un signal
- → être utiliser comme amplificateur de tension, de courant, de puissance,...
- → être utilisé comme une source de courant
- → agir comme un interrupteur commandé (= mémoire binaire)
- → Essentiel pour l'électronique numérique
- \rightarrow ...

il existe:

- → soit comme composant discret
- → soit sous forme de circuit intégré, i.e. faisant partie d'un circuit plus complexe, allant de quelques unités (ex: AO) à quelques millions de transistors par circuit (ex: microcontrôleurs, microprocesseurs,...).

II/ Structure et fonctionnement d'un transistor bipolaire II-1/ Structure est symbole

Le transistor bipolaire, encore appelé transistor à jonctions, est formé par la succession de 3 semi-conducteurs, respectivement de type NPN (transistor NPN) ou PNP (transistor PNP) à l'aide de 2 jonctions P-N.



Le transistor n'est pas symétrique : les jonctions Base-Emetteur et Base-Collecteur ne sont pas identiques (dopage différent). (Les termes *Emetteur* et *Collecteur* s'entendent vis à vis des électrons (émission - collection d'e-)).

La flèche sur le symbole indique le sens passant (courant) de la jonction Emetteur-Base; elle repère en outre l'émetteur.

Le transistor est *bipolaire*, c'est-à-dire que 2 types de porteurs de charge (les porteurs majoritaires et les porteurs minoritaires) participent à la conduction.

II-2/ Effet transistor

Conditions de polarisation : Jonction EB : directe - Jonction BC: inverse = MODE ACTIF du transistor.

Les 2 jonctions P-N du transistor ne constituent pas uniquement la juxtaposition de 2 diodes, car avec une tranche centrale de faible épaisseur, lorsque la jonction Emetteur-Base est polarisée en direct et la jonction Collecteur-Base polarisée en inverse, les charges libres de l'émetteur sont accélérées vers la base et, pour la plupart, la traversent rapidement pour être captées par le potentiel de Collecteur : (une simple diode ferait que la base capte ces charges).

Cet effet Transistor a pour conséquence le fait de pouvoir contrôler à l'aide du courant de base I_B relativement faible, un courant de collecteur I_C beaucoup plus important.

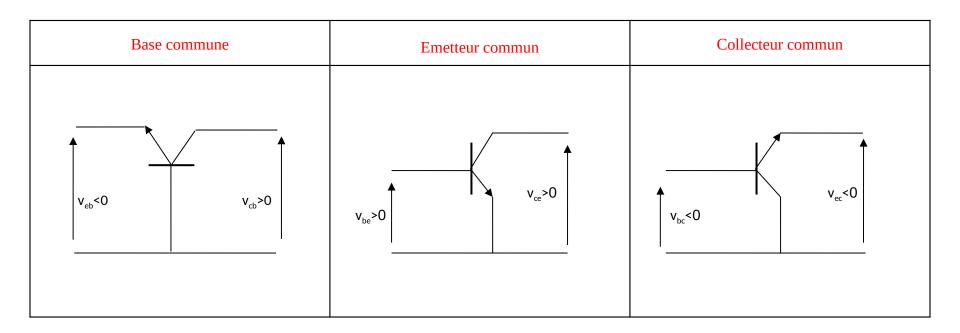
III/ Polarisation du transistor bipolaire

Selon la polarisation du transistor, il se comporte à de différentes manières. Ceci va donner des régimes de fonctionnement.

Régime direct (normal)	Régime saturé	Régime bloqué	Régime inverse
La jonction EB est polarisée en direct.	La jonction EB est polarisée en direct.	La jonction EB est polarisée en inverse.	La jonction EB est polarisée en inverse.
La jonction CB est polarisée en inverse.	La jonction CB est polarisée en direct.	La jonction CB est polarisée en inverse.	La jonction CB est polarisée en direct .
Utilisation en amplification	Utilisation en commutation		Peu utilisé

III-1/ Fonctionnement normal du transistor bipolaire

Lorsqu'un transistor (NPN) est utilisé en régime normal, trois montages sont donc possibles.



- Base commune

En régime normal la caractéristique la plus importante d'un transistor est son gain en courant statique $\alpha_s = I_c/I_E$. Il représente le rapport des e- injectés dans l'émetteur et ceux qui atteignent le collecteur. Comme le courant de base est faible $\alpha_s \sim 98\%$.

- Emetteur commun

Pour ce type de montage, on définit le gain en courant statique $\beta_s = I_c/I_B$. Ce gain est très grand ($\beta_s \sim 100$).

On note parfois le gain en courant par h_{FE} .

- Collecteur commun

Le gain en courant statique est I_F/I_C .

Quelque soit le type de montage (BC, EC et CC) on a toujours la relation :

$$I_E = I_B + I_C$$

On obtient donc une relation entre les gains en courant statique α_s et β_s :

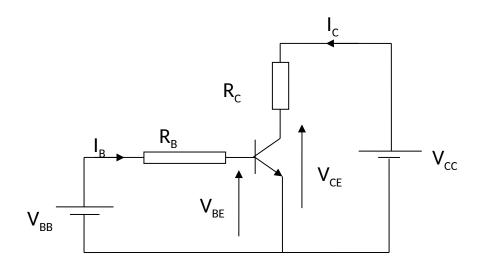
$$\alpha_{\rm S} = \frac{\beta_{\rm S}}{1 + \beta_{\rm S}^{\rm Flectronique Analogique}} \frac{\alpha_{\rm S}}{1 - \alpha_{\rm S}}$$
A. Aouaj

III-2/ Réseaux de caractéristiques du transistor (montage Emetteur commun)

III-2-1/ Types de réseaux

Considérons le montage d'un transistor bipolaire (NPN) monté en émetteur commun. Le circuit de polarisation est le suivant :

 V_{BB} et V_{CC} sont des tensions de polarisation R_B et R_C sont des résistances de polarisation.



Il existe quatre types de réseaux de caractéristiques du transistor:

- Réseau d'entrée : $I_B = f(V_{BE})_{VCE=cste}$

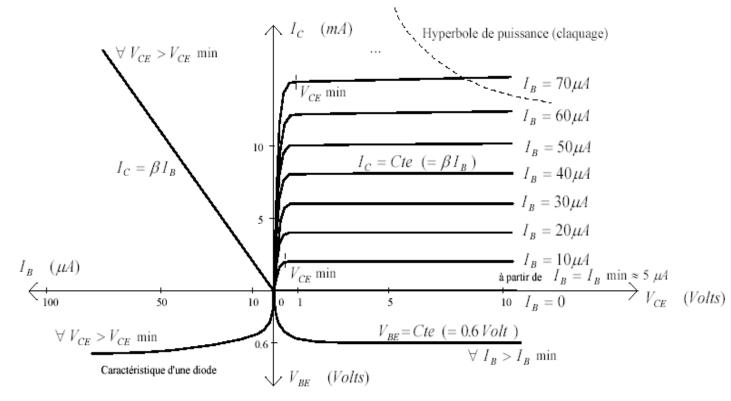
- Réseau de sortie : $I_C = f(V_{CE})_{IB=cst}$

- Réseau de transfert de courant : $I_C = f(I_B)_{VCE=cste}$

- Réseau de contre réaction en tension : $V_{BE} = f(V_{CE})I_{B=cst}$

On peut regrouper ces réseaux sur un même graphe :

Ex: transistor 2N2222



Electronique Analogique

IV/ Polarisation du transistor

Le but de la polarisation est d'assurer un bon fonctionnement du transistor à partir d'une seule alimentation. Pour cela :

- Ne pas dépasser certaines contraintes technologiques V_{CEmax} , I_{Cmax} et P_{max} .
- Choisir le point de fonctionnement et assurer la stabilité thermique.
- Assurer une meilleure linéarité...

IV-1/ Point de fonctionnement

Choisir le point de fonctionnement nécessite la connaissance de I_C , I_B , V_{BE} et V_{CE} . Prenant l'exemple du circuit de polarisation du transistor bipolaire monté en EC: Le point de fonctionnement (ou de repos) se trouve à l'intersection du réseau de caractéristiques et des équations de polarisation du montage.

Equations de polarisation :

- V_{cc} = $R_c I_c + V_{ce}$ Cette relation donne l'équation de la droite de charge statique :

$$I_{\rm C} = \frac{V_{\rm CE}}{R_{\rm C}} + \frac{V_{\rm CC}}{R_{\rm C}}$$

- V_{BB} = $R_B I_B + V_{BE}$ Cette relation donne <u>l'équation</u> de la droite d'attaque statique :

$$I_{\rm B} = \frac{V_{\rm BE}}{R_{\rm B}} + \frac{V_{\rm BB}}{R_{\rm B}}$$

Electronique Analogique

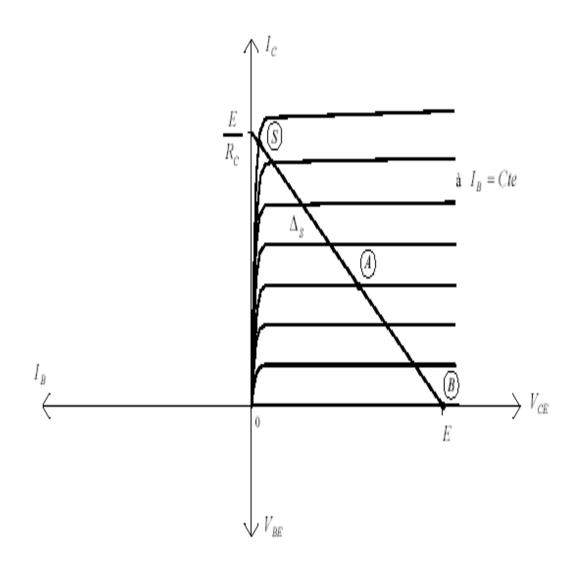
La polarisation fixe les valeurs de I_B , I_C , V_{BE} et V_{CE} au point de fonctionnement P (I_{BO} , I_{CO} , V_{BEO} , V_{CEO}) à l'aide de l'alimentation et les résistances.

On distingue trois régimes de fonctionnement directement fixés par le réglage du point de fonctionnement :

- Fonctionnement en amplificateur (ou encore régime linéaire)
- \rightarrow le point P est en (A)
- Fonctionnement en commutation de saturation
 - \rightarrow le point P est en (S)
- Fonctionnement en commutation de blocage
 - \rightarrow le point P est en (B)

En général en régime linéaire $V_{BEO} = 0.65 \text{ V pour le Silicium}$

 $V_{BEO} = 0.3 \text{ V pour le Germanium}$



⁻ Remarque ElAxteoniqueransistopu PNP, on a les mêmes relations, mais bien évidemment avec : $V_{BE} < 0 \ (V_{BEO} = -0.6 \ V \ en régime l'inéaire) et I_B < 0.$

IV-2/ Fonctionnement en amplification (régime linéaire) : Le point P est en (A)

Le point P est choisi dans la partie horizontale de la caractéristique $I_c = f(V_{CE})$. Le transistor est un amplificateur de courant

 $(I_c = \beta I_B)$ commandé par le courant I_B . Ce régime est dit linéaire et la tension $V_{BE} = 0.6 \text{ V}$ pour le transistor NPN.

IV-3/ Fonctionnement en commutation

<u>Saturation</u>: le point P est en (S)

Le point P est choisi dans la partie verticale des caractéristiques $I_c = f(V_{CE})$: tout accroissement de I_B est sans effet sur I_C . Le transistor saturé est un interrupteur fermé entre collecteur et émetteur.

On a $V_{CE} = V_{CEsat} \approx 0$.

Condition de saturation I_c (= I_{csat}) < βI_B .

On a aussi (pour un transistor NPN) $V_{BF} > 0.6 \text{ V}$.

Blocage: le point P est en (B)

Le point P est choisi sur l'axe horizontal V_{CE}

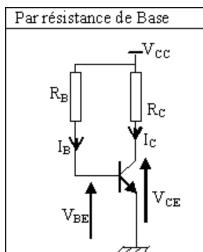
Le transistor bloqué est un interrupteur ouvert entre collecteur et émetteur.

On a $I_R \approx 0$ et $I_C \approx 0$

Pour un transistor NPN, $I_B \approx 0$ (ou $I_B < 0$). On aussi $V_{BE} < 0$; ($V_{BE} = 0.5$ V suffit pour bloquer le transistor).

Pour un transistor PNP, le courant l_B > 0. Analogique Analogique Analogique

Le tableau suivant regroupe trois montages de polarisation du transistor bipolaire (NPN). L'avantage de ces montages c'est l'utilisation d'une seule alimentation.



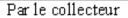
$$V_{CC} = R_B I_B + V_{BE}$$

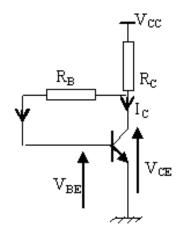
$$V_{CC} = R_C I_C + V_{CE}$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \approx \frac{V_{CC}}{R_B}$$

 $V_{\rm CC}$ =15V et $V_{\rm BE}$ =0.6V? $V_{\rm BE}$ << $V_{\rm CC}$ $I_{\rm B}$ est très stable, il ne dépend que des éléments extérieurs. Si $R_{\rm B}$ est très grande ? $I_{\rm B}$ est constant.

L'entrée du transistor est polarisée par un générateur de courant.

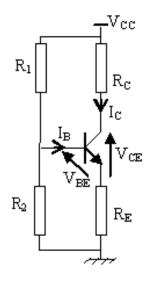




$$\begin{aligned} &V_{\text{CC}} = R_{\text{C}} \left(I_{\text{C}} + I_{\text{B}} \right) + V_{\text{CE}} \\ &I_{\text{B}} < < I_{\text{C}} ? \quad V_{\text{CC}} = R_{\text{C}} I_{\text{C}} + V_{\text{CE}} \end{aligned}$$

$$\begin{aligned} V_{CC} &= R_C(I_C + I_B) + R_B I_B + V_{BE} \\ &= (\beta R_C + R_B) I_B + I_{BE} \\ \text{Sachant que } I_C &= \beta I_B \end{aligned}$$

Par pont de résistance



Le montage de polarisation par pont peut être remplacé par un schéma équivalent (Thévenin)

On suppose R_E faible

$$R_B = R_1//R_2$$

$$V_{BB} = \frac{R_2}{R_1 + R_2} V_{CC}$$

$$V_{BE} = V_{BB} - R_B I_B$$

$$\mathbf{V_{CE}} = \mathbf{V_{CC}} - \left(\mathbf{R_{C}} + \mathbf{R_{E}}\right)\mathbf{I_{C}} \text{ ; } (\mathbf{I_{E}}{\sim}\mathbf{I_{C}})$$

Electronique Analogique

IV-4/ Stabilisation thermique

IV-4-1/ Influence de la température

En réalité le courant collecteur I_c n'est pas proportionnel au courant I_E mais un autre courant I_{CBO} vient s'ajouter.

 I_{CBO} est le courant de saturation inverse de la jonction BC polarisée en inverse. Il dépend fortement de la température et peut ainsi perturber la polarisation optimale d'un montage à transistor. Il existe une relation entre I_{CBO} est I_{CEO} .

$$I_{c} = \alpha I_{E} + I_{CB0} = \alpha (I_{C} + I_{B}) + I_{CB0}$$
 $I_{c} (1-\alpha) = \alpha I_{B} + I_{CB0}$
 $I_{c} = \beta I_{B} + (\beta + 1) I_{CB0}$ avec $b = a / (1-a)$
On trouve alors : $I_{CE0} = (\beta + 1) I_{CB0}$.

Ces relations rigoureuses ne sont utilisées que dans l'étude du comportement thermique des montages à transistor. On peut s'en passer dans un premier temps, lorsqu'il s'agit de polariser par exemple de tels montages.

- Montage Base commune

Le courant I_{CBO} reste négligeable devant I_C et I_E.

- Montage Emetteur commun

Le terme (b+1)I_{CBO} n'est plus négligeable Quand T augmente → Risque de destruction du transistor.

IV-4-2/ Stabilisation thermique

- Par résistance de collecteur R_c

La puissance dissipée en régime continu : $P = V_{CE} I_C + V_{BE} I_B \approx V_{CE} I_C = (V_{CC} - R_C I_C) I_C$

Pour
$$I_C = \frac{V_{CC}}{2R_C}$$
 et $V_{CE} = \frac{V_{CC}}{2}$, le puissance P est maximale: $P_{Max} = \frac{V_{CC}^2}{4R_C}$

La variation de I_c (sous l'influence de T) \longrightarrow la puissance dissipée dans le transistor ne dépasse pas P_{Max} .

Par résistance émetteur R_□

On ajoute une résistance R_F entre l'émetteur et la masse.

$$V_{BB} = V_{BE} + R_{B}I_{B} + R_{E}I_{E} = V_{BE} + (R_{B}+R_{E})I_{B} + R_{E}I_{C}$$

$$V_{CC} = V_{CE} + R_{C}I_{C} + R_{E}I_{E}$$

$$I_{E} = I_{C} + I_{B}$$

$$I_{C} = \beta I_{B} + (\beta+1)I_{CBO}.$$

On note
$$\Delta I_{c} = S \Delta I_{CBO} + S' \Delta V_{BE}$$

On note
$$\Delta I_C = S \Delta I_{CB0} + S' \Delta V_{BE}$$

S et S' sont définis comme facteurs de stabilisation :
$$S = \frac{\partial I_C}{\partial I_{CB0}}\Big|_{V_{BE} = Cst}$$
 et
$$S' = \frac{\partial I_C}{\partial V_{BE}}\Big|_{I_{CB0} = Cst}$$

$$\Delta I_{C} = \beta \Delta I_{B} + (\beta+1)\Delta I_{CBO}$$

$$O = (R_{B} + R_{E}) \Delta I_{B} + R_{E} \Delta I_{C} + \Delta V_{BE}$$

$$\Delta I_{C} = \begin{bmatrix} \frac{\beta+1}{1+\frac{\beta R_{E}}{R_{-} + R_{-}}} \end{bmatrix} \Delta I_{CBO} + \left(-\frac{\beta}{R_{B} + (\beta+1)R_{E}}\right) \Delta V_{BE}$$

$$\Delta I_{\rm C} = (\beta+1) \Delta I_{\rm CB0} + \left(-\frac{\beta}{R_{\rm B}}\right) \Delta V_{\rm BE}$$

Si on considère un montage sans R_F, on a :

L'introduction de R_E dans le montage réduit les facteurs de stabilisation.

V/ Transistor bipolaire en régime variable et faibles signaux

Après avoir déterminé l'état de fonctionnement du montage à transistor bipolaire en régime continu, on va mettre en évidence dans cette partie les propriétés de ce montage en régime variable. On parle de l'amplification.

V-1/ Méthode d'analyse

Dans le montage à transistor en régime variable, on a ajouté à l'entrée une source variable (ex : une source de tension variable e(t) = $E \sin(\omega t)$).

Si on considère l'exemple de montage émetteur commun, le point de repos est déterminé en mettant e(t)=0.

On obtient donc les coordonnées du point de repos P (I_{BO}, I_{CO}, V_{BEO}, V_{CEO}).

L'analyse du montage en régime variable peut être effectuée par deux méthodes :

V-1-1/ Méthode graphique

En régime dynamique, on prend le point de repos comme nouvelle origine. On écrit les équations de la droite de charge dynamique et de la droite d'attaque dynamique

$$v_{ce}(t) = -R_c i_c(t)$$

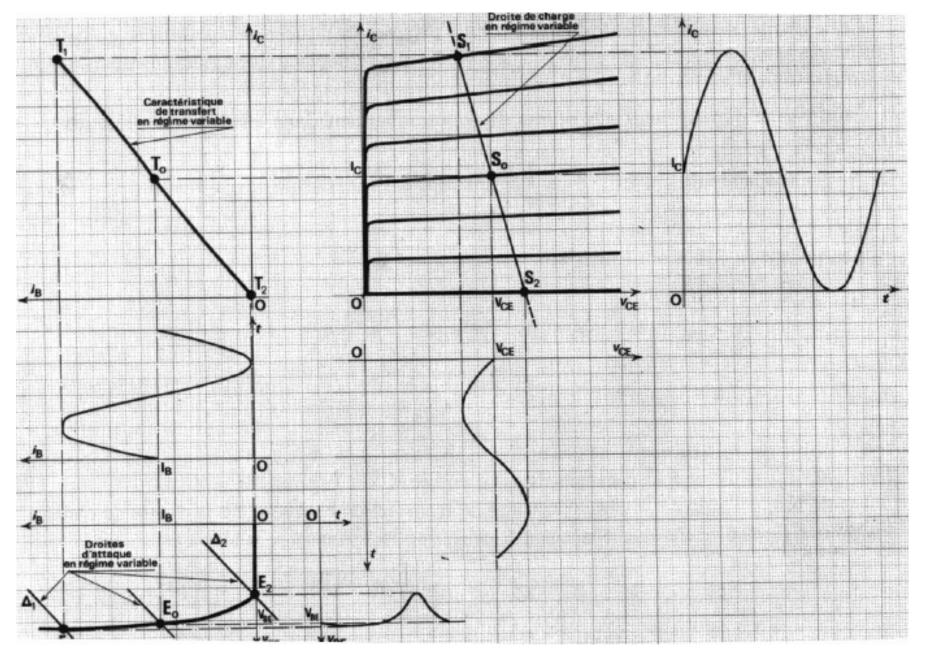
$$v_{CE}(t) = V_{CC} - R_c i_c(t)$$

$$v_{be}(t) = e(t) - R_B i_b(t)$$
 $v_{BE}(t) = e(t) + V_{BB} - R_B i_B(t)$

Le point P se déplace sur la droite de charge dynamique entre P_1 et P_2 . La droite de charge dynamique est confondue avec celle en régime statique.

Le point E de la droite d'attaque dynamique se déplace entre E_1 et E_2 . La droite d'attaque dynamique se déplace parallèlement à elle-même.

Le point T se déplace entre T_1 et T_2 sur la courbe de la fonction de transfert $i_c = f(i_b)$.



Electronique Analogique A. Aouaj

V-1-2/ Méthode analytique

Le transistor bipolaire monté en EC, BC ou CC peut être considéré comme un quadripôle caractérisé par la matrice hybride [h]. Il est représenté, en régime variable faibles signaux et basses fréquences, par le schéma équivalent :

Montage émetteur commun	Montage base commune	Montage collecteur commun	
$\begin{array}{c c} & h_{11e} \\ \hline h_{12e}v_{ce} \\ \hline \end{array} \qquad \begin{array}{c c} h_{21e}i_b \\ \hline h_{222e} \\ \hline \end{array} \\ v_{ce} \\ \end{array}$	$v_{e} \xrightarrow{h_{12b} v_{cb}} h_{12b} v_{cb}$	$v_b = \begin{bmatrix} h_{11c} \\ h_{12c} v_{ec} \\ h_{22c} \end{bmatrix} v_{ec}$	
$v_{be} = h_{11e} i_b + h_{12e} v_{ce}$ $i_c = h_{21e} i_b + h_{22e} v_{ce}$	$v_{eb} = h_{11b} (-i_e) + h_{12b} v_{cb}$ $i_c = h_{21b} (-i_e) + h_{22b} v_{cb}$	$v_{bc} = h_{11c} i_b + h_{12c} v_{ec}$ $(-i_e) = h_{21c} i_b + h_{22c} v_{ec}$	

Pour pouvoir analyser un transistor par le modèle hybride il faut que :

- Le signal d'entrée soit faible
- On détermine le point de fonctionnement (en statique)
- En régime dynamique on ne tient compte que des grandeurs variables dans le temps i_b , i_c , v_{ce} et v_{be} .

Les paramètres hybrides (h_{ije}) , (h_{ije}) et (h_{ijc}) ne sont pas indépendants mais sont liés entre eux par des relations qu'on résume dans le tableau suivant :

 $NB: h_{ije} \neq h_{ijb} \neq h_{ijc}$

On suppose · h << 1 et h h << 1+h				
	EC	BC	CC	
h _{11e}	h _{lle}			
h _{12e}	h _{12e}			
h _{21e}	h _{21e}			
h _{22e}	h _{22e}			
h _{11b}	$\frac{h_{11e}}{(h_{12e}+1)+h_{11e}h_{22e}}$	h _{11b}		
h _{12b}	$\frac{h_{11e}h_{22e}}{(h_{12e}+1)+h_{11e}h_{22e}}$	h _{12b}		
h _{21b}	$-\frac{h_{21e} + h_{11e}h_{22e}}{(h_{12e} + 1) + h_{11e}h_{22e}}$	h _{21b}		
h _{22b}	$\frac{h_{22e}}{(h_{12e}+1)+h_{11e}h_{22e}}$	h _{22b}		
h _{11c}	h _{lle}		h_{11c}	
h _{12c}	1-h _{12e}		h_{12c}	
h _{21c}	-(h _{21e} + 1) _{Electronique Analogique}	I.e.	h _{21c}	
h _{22c}		Aouaj	h _{22c}	

VI/ Transistor en amplification

VI-1/ Définition

Un amplificateur est un système qui pour de faibles signaux appliqués à l'entrée on obtient à la sortie des signaux assez forts.

VI-2/ Caractéristiques d'un amplificateur à transistor

Les grandeurs qui peuvent caractériser un amplificateur sont:

- Amplification de tension A_v
- Amplification de courant A_i
- Impédance d'entrée R_e
- Impédance de sortie R_s

VI-3/ Exemple :

On considère un étage amplificateur à base de transistor bipolaire monté en EC. On applique à l'entrée une tension variable (ex: sinusoïdale) de fréquence f et d'amplitude E, $v_e(t)=E\sin(2\pi f\,t)$. On insère dans le montage les capacités C_1 et C_2 dites de couplage et C_E dite de découplage. Travaillant avec de faibles signaux et basses fréquences, ces capacités sont considérées comme des interrupteurs ouverts (en statique : f=0) et comme des interrupteurs fermées en dynamique.

Les résistances R₁, R₂, R_c et R_F permettent de fixer le point de fonctionnement.

En statique : C_1 , C_2 et C_E sont des circuits ouverts. Elles isolent le montage de l'entrée et de la sortie. On détermine le point de fonctionnement P (I_{BO} , I_{CO} , V_{BEO} , V_{CEO}).

En dynamique : C_1 , C_2 et C_E sont des circuits fermés. Elles permettent de connecter le montage au générateur (e_g , r_g) et à la charge R_L . Le transistor est caractérisé par la matrice hybride [h], on supposera $h_{12e} = 0$.

On ne considère que les grandeurs variables autour du point de fonctionnement. On remplace le transistor par son schéma équivalent et on cherche les grandeurs caractéristiques de l'étage amplificateur.

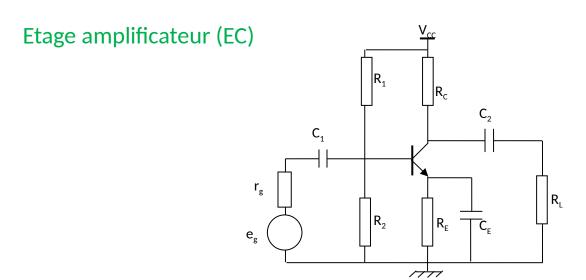
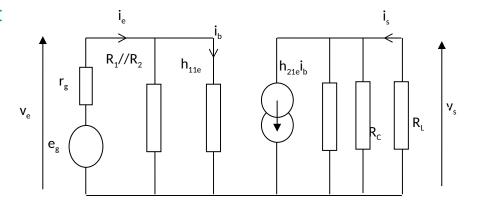


Schéma équivalent



$$A_{v} = \frac{v_{s}}{v_{e}}$$

- Gain en
$$A_v = \frac{v_s}{v_e}$$

tension: $v_e = (R_1//R_2//h_{11e})i_e = h_{11e}i_b$ $v_s = -(R_1//h_{22e}^{-1}h_{21e})i_b$

$$v_s = -(R_L //h_{22e}^{-1} h_{21e})i_b$$

$$A_v = -\frac{\left(R_L // h_{22e}^{-1}\right) h_{21e}}{h_{11e}}$$
 si $h_{22e}^{-1} >> R_L$: $A_v = -\frac{R_L h_{21e}}{h_{11e}}$

$$A_{v} = -\frac{R_{L}h_{21e}}{h_{11e}}$$

- Gain en courant : $A_i = \frac{l_s}{i}$

$$A_i = \frac{i_s}{i_e}$$

i et i sont respectivement courant d'entrée et courant de sortie

$$i_e = i_b + \frac{v_e}{R_1 / / R_2} = \left(1 + \frac{h_{11e}}{R_1 / / R_2}\right) i_b$$

$$i_{s} = h_{21e} \ i_{b} + \frac{v_{s}}{R_{C} /\!/ h_{22e}^{-1}} = h_{21e} \ i_{b} + \frac{-R_{L}}{R_{C} /\!/ h_{22e}^{-1}} i_{s} \qquad \qquad \bullet \qquad i_{s} = \frac{h_{21e}}{\left(1 + \frac{R_{L}}{R_{C} /\!/ h_{22e}^{-1}}\right)} \ i_{b}$$

$$\mathbf{i}_{s} = \frac{h_{21e}}{\left(1 + \frac{R_{L}}{R_{C} // h_{22e}^{-1}}\right)} i_{b}$$

D'où:
$$A_{i} = \frac{h_{21e}}{\left(1 + \frac{h_{11e}}{R_{1} /\!/ R_{2}}\right) \left(1 + \frac{R_{L}}{R_{C} /\!/ h_{22e}^{-1}}\right)}$$

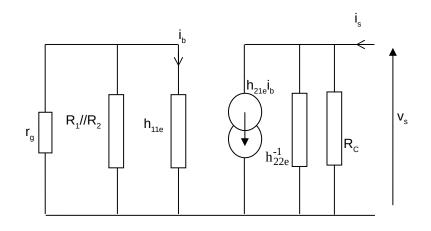
$$Z_e = \frac{v_e}{i_e} = R_1 / / R_2 / / h_{11e}$$

- Impédance de sortie :
$$Z_s = \frac{V_s}{i_s}\Big|_{e_g = 0}$$

Pour calculer l'impédance de sortie, on enlève la charge R_L et on court-circuite e_g tout en gardant la résistance interne du GBF.

$$h_{11e} i_b = -(r_g//R_1//R_2) \rightarrow i_b = 0$$

D'où:
$$Z_s = \frac{V_s}{i_s}\Big|_{e_g = 0} = R_C / h_{22e}^{-1}$$



Le schéma équivalent du montage

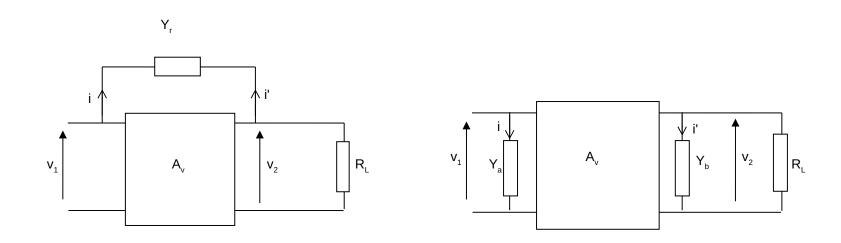
VI/ Transistor bipolaire en hautes fréquences

VI-1/ Rappel: Effet Miller

On considère un quadripôle Q de gain en tension A_v . On lui ajoute un élément de réaction de la sortie à l'entrée.

Soit Z_r l'impédance de l'élément de réaction et Y_r son admittance.

On peut représenter le schéma précédent par un autre schéma équivalent.



$$i = Y_r (v_1 - v_2)$$
 $A_v = \frac{v_2}{v_1}$
 $\rightarrow Y_a = Y_r (1 - A_v)$

A la sortie:

$$i' = Y_r (v_2 - v_1)$$
 $A_v = \frac{v_2}{v_1}$
 $\rightarrow Y_b = Y_r \left(1 - \frac{1}{A_v}\right)$

Exemple:

$$Y_r = C\omega$$

$$A_v = -|A_v| \text{ et } |A_v| >> 1$$

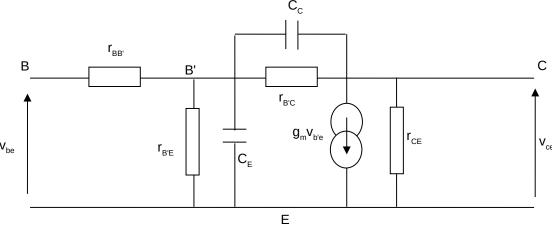
$$Y_a = C\omega (1 + |A_v|) \approx C\omega |A_v|$$

$$Y_b = C\omega (1 + \frac{1}{|A_v|}) \approx C\omega$$

La capacité injectée à l'entrée est multipliée par $|A_v|$, elle devient très grande \rightarrow Elle risque de court-circuiter le montage. A la sortie, la même capacité ne change pas.

VI-2/ Schéma naturel du transistor en HF

Quand on travaille en HF, les impédances des capacités de jonction ne sont plus négligeables. Cela entraîne une grande influence sur le gain. Le transistor n'est plus représenté par son schéma électrique équivalent et ses paramètres hybrides mais par son schéma naturel dit de "Giacoletto".



r_{BB'}: résistance due à l'existence d'un chemin ohmique dans le semi-conducteur entre B et B'.

 g_m : facteur de proportionnalité entre les porteurs injectés et $v_{B'E}$.

 $r_{B'E}$: résistance entre B' et E qui représente les effets de recombinaison

r_{B'C}: résistance due à l'effet de réaction de la sortie sur l'entrée (effet early)

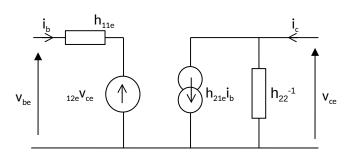
r_{ce}: résistance de sortie

Les capacités C_c et C_E sont des capacités des jonctions BC et BE.

Ordre de grandeur: $g_m = 50 \text{ mA/V}$, $r_{BB'} = 100\Omega$, $r_{B'E} = 1 \text{ k}\Omega$, $r_{CE} = 80 \text{ k}\Omega$, $r_{B'C} = 4 \text{ M}\Omega$, $r_{CE} = 3\mu\text{F}$ et $r_{CE} = 100 \text{pF}$

VI-3/ Relation entre les paramètres hyprides et les paramètres du schéma naturel

En basses fréquences, le transistor bipolaire peut être représenté soit par le schéma équivalent ou par le schéma naturel en supposant les capacités CE et CC comme des circuits ouverts.



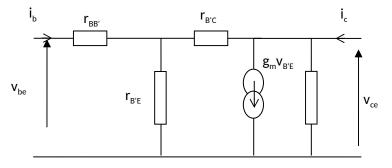


Schéma équivalent

$$\begin{aligned} h_{11e} &= \frac{v_{be}}{i_b} \bigg|_{v_{ce} = 0} & \begin{cases} r_{B'C} \text{ est très grande} \\ v_{BE} &= (r_{BB'} + r_{B'E}) i_b \end{cases} \\ h_{21e} &= \frac{i_c}{i_b} \bigg|_{v_{ce} = 0} & \begin{cases} v_{b'e} &= r_{B'E} \ i_b \\ i_c &= g_m \ v_{b'e} \end{cases} \\ h_{12e} &= \frac{v_{be}}{v_{ce}} \bigg|_{i_b = 0} & \frac{v_{be}}{v_{ce}} &= \frac{r_{B'E}}{r_{B'E} + r_{B'C}} \end{aligned}$$

Schéma naturel

$$\begin{array}{llll} h_{11e} = \frac{v_{be}}{i_b} \bigg|_{v_{ce} = 0} & \begin{cases} r_{BC} \text{ est très grande} \\ v_{BE} = \left(r_{BB'} + r_{BE}\right)i_b \end{cases} & \Rightarrow & h_{11e} = r_{BB'} + r_{BE} \end{cases}$$

$$h_{21e} = \frac{i_c}{i_b} \bigg|_{v_{ce} = 0} & \begin{cases} v_{b'e} = r_{BE} \ i_b \\ i_c = g_m \ v_{b'e} \end{cases} & \Rightarrow & h_{21e} = g_m \ r_{BE} \end{cases}$$

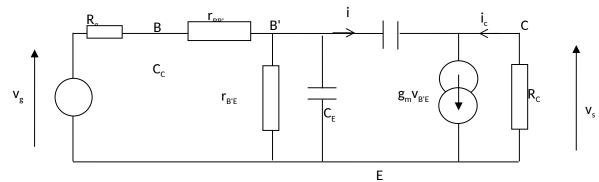
$$h_{12e} = \frac{v_{be}}{v_{ce}} \bigg|_{i_b = 0} & \frac{v_{be}}{v_{ce}} = \frac{r_{BE}}{r_{BE} + r_{BC}} & \Rightarrow & h_{12e} = \frac{r_{BE}}{r_{BC}} \\ h_{22e} = \frac{i_c}{v_{ce}} \bigg|_{i_b = 0} & i_c = \frac{v_{ce}}{r_{CE}} + g_m \frac{r_{BE}}{r_{BE} + r_{BC}} v_{ce} + \frac{v_{ce}}{r_{BE} + r_{BC}} & \Rightarrow & h_{22e} = \frac{1}{r_{CE}} + g_m \frac{r_{BE}}{r_{BE} + r_{BC}} + \frac{1}{r_{BE} + r_{BC}} \end{cases}$$

VI-4/ Etude d'un amplificateur en HF

Dans le montage suivant on tient compte de la charge et la résistance interne du GBF

Gain en tension

$$A_{v} = \frac{v_{s}}{v_{g}}$$



On suppose
$$r_{B'C} >> r_{B'E}$$
 et $r_{CE} >> r_{B'E}$

On note $Y_{C} = j\omega C_{C}, Y_{E} = j\omega C_{E}, g_{B'E} = r_{B'E}^{-1} \text{ et } G'_{g} = (r_{g} + r_{BB'})^{-1}$

$$i_g = i_1 + i$$

Au point B':
$$(v_g - v_{b'e}) G'_g = v_{b'e} (g_{B'E} + Y_E) + (v_{b'e} - v_s) Y_C \Rightarrow v_g G'_g = v_{b'e} (g_{B'E} + G'_g + Y_E + Y_C) - Y_C v_s$$

Au point C:
$$g_m v_{BE} = i + i_c = (v_{BE} - v_s) Y_C - \frac{1}{R_C} v_s$$

D'où:
$$\frac{v_s}{v_g} = -\frac{G'_g(g_m - Y_C)R_C}{Y_E Y_C R_C + Y_E + Y_C + Y_C R_C (g_m + g_{BE} + G'_g) + G'_g + g_{BE}}$$

On peut écrire ce gain sous la forme:
$$\frac{v_s}{v_g} = \frac{k(s-s_0)}{(s-s_1)(s-s_2)}$$

$$s_0 = g_m/C_c$$
 et $k = G'_g/C_E$

 s_1 et s_2 sont des racines du dénominateur (desopôles de v_s/v_g).

A. Aouai