

3.2 SRAM存储器

- 半导体存储器：常用MOS管构造
 - 静态MOS存储器（SRAM）
 - 动态MOS存储器（DRAM）
- 共同点：根据地址可以访问任何存储单元且时间相同；但属信息易失性。

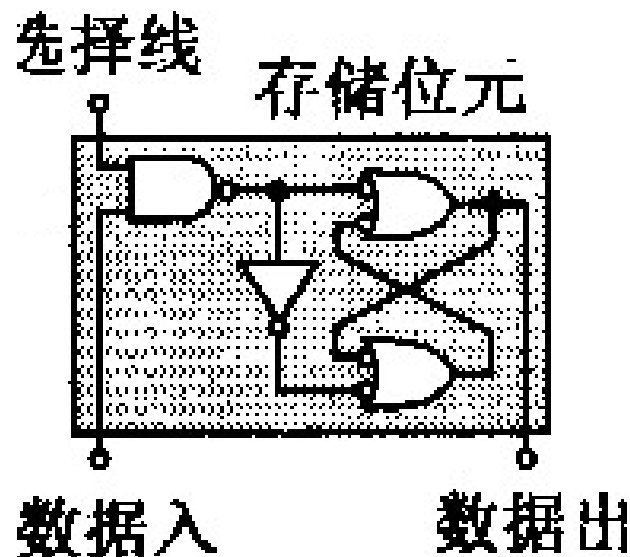
3.2.1 基本静态存储元

□ SRAM特点:

- 采用双稳态触发器来保存信息。
- 集成度较低，功耗大、速度快。

□ 基本存储元工作原理

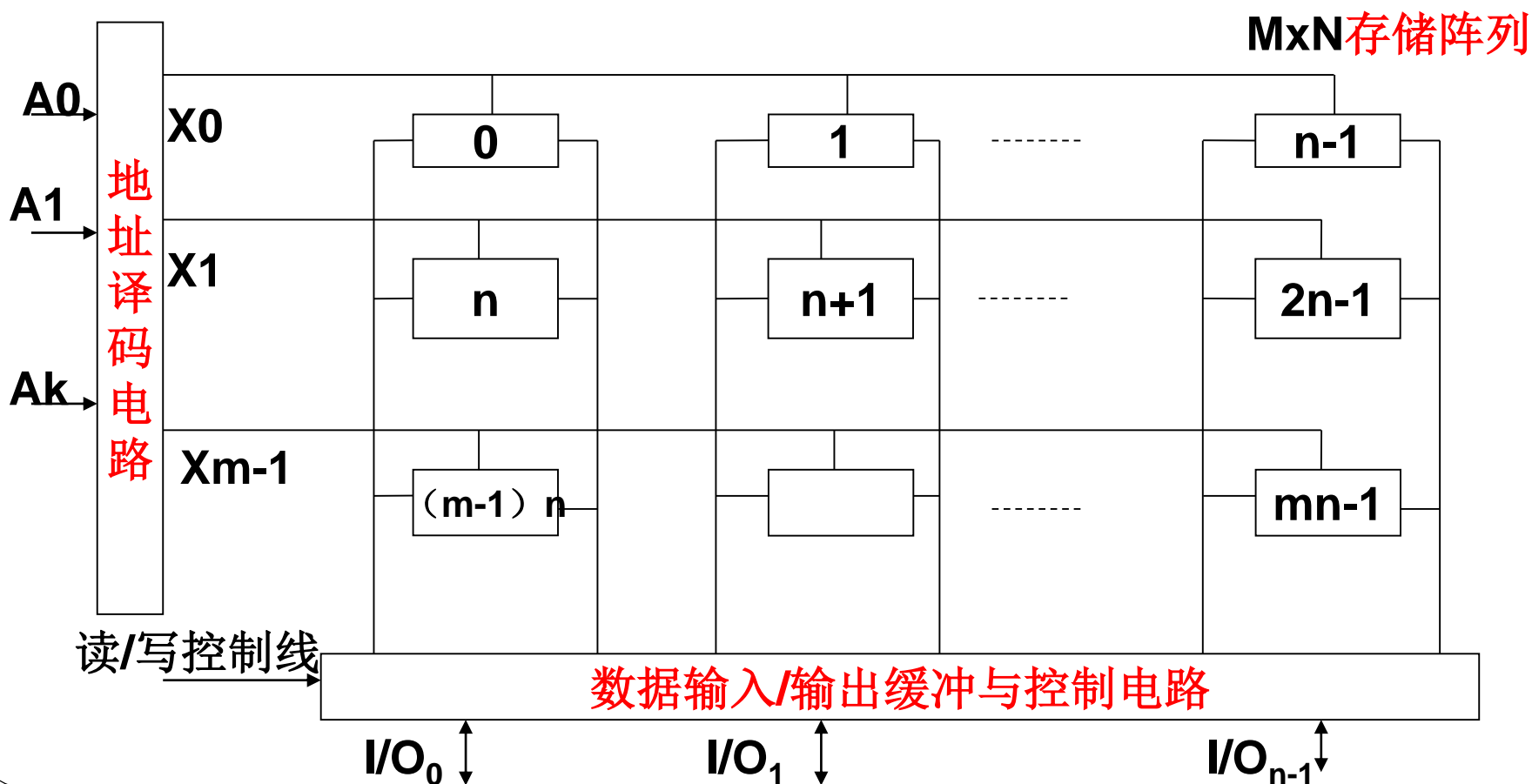
- 写入：选择信号为高（1）
 - 数据入为0，写0
 - 数据入为1，写1
- 读出：从数据出读
- 保持：选择线为地（0）



Q: 如何由存储元
形成SRAM?

3.2.2 SRAM存储器的组成

- 存储器体由若干等长的存储单元组成；
- 一个存储单元由若干个存储元构成，个数由存储器的字长决定



□ 地址译码器：

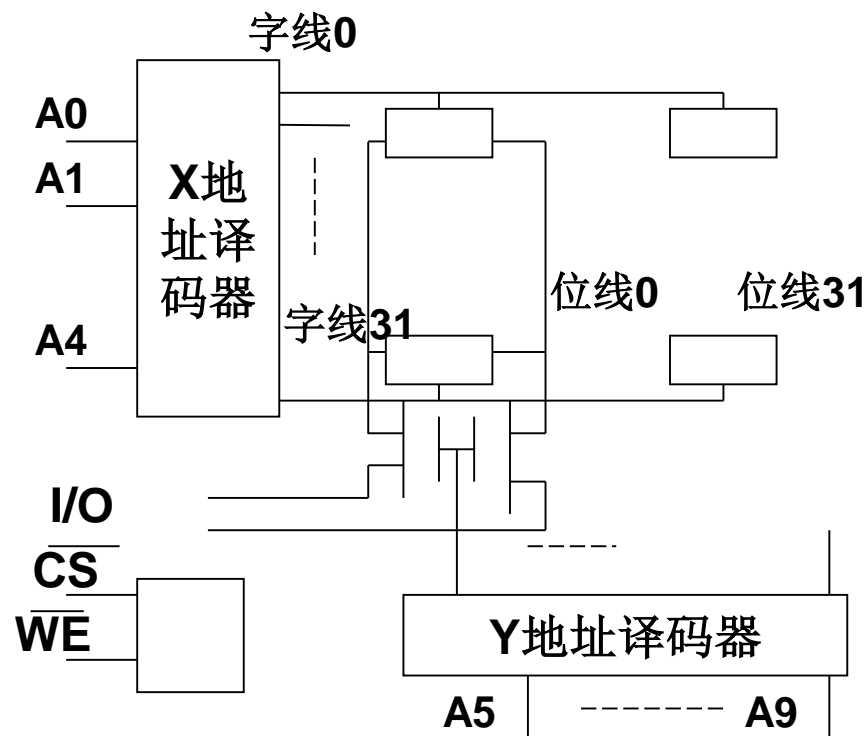
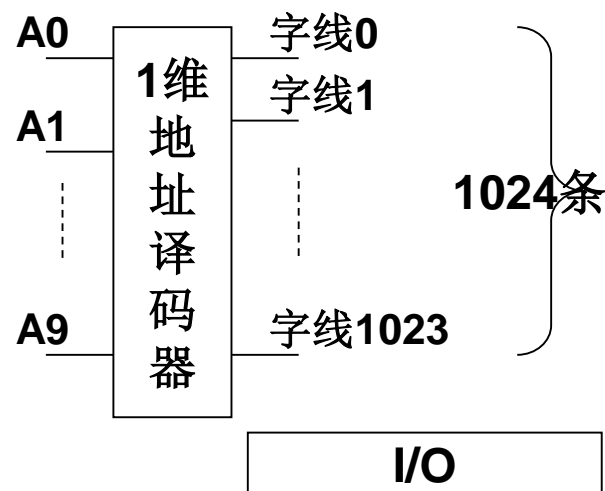
将用二进制代码表示的地址转换成输出端的高电位，用来驱动相应的读写电路，以便选择所要访问的存储单元。

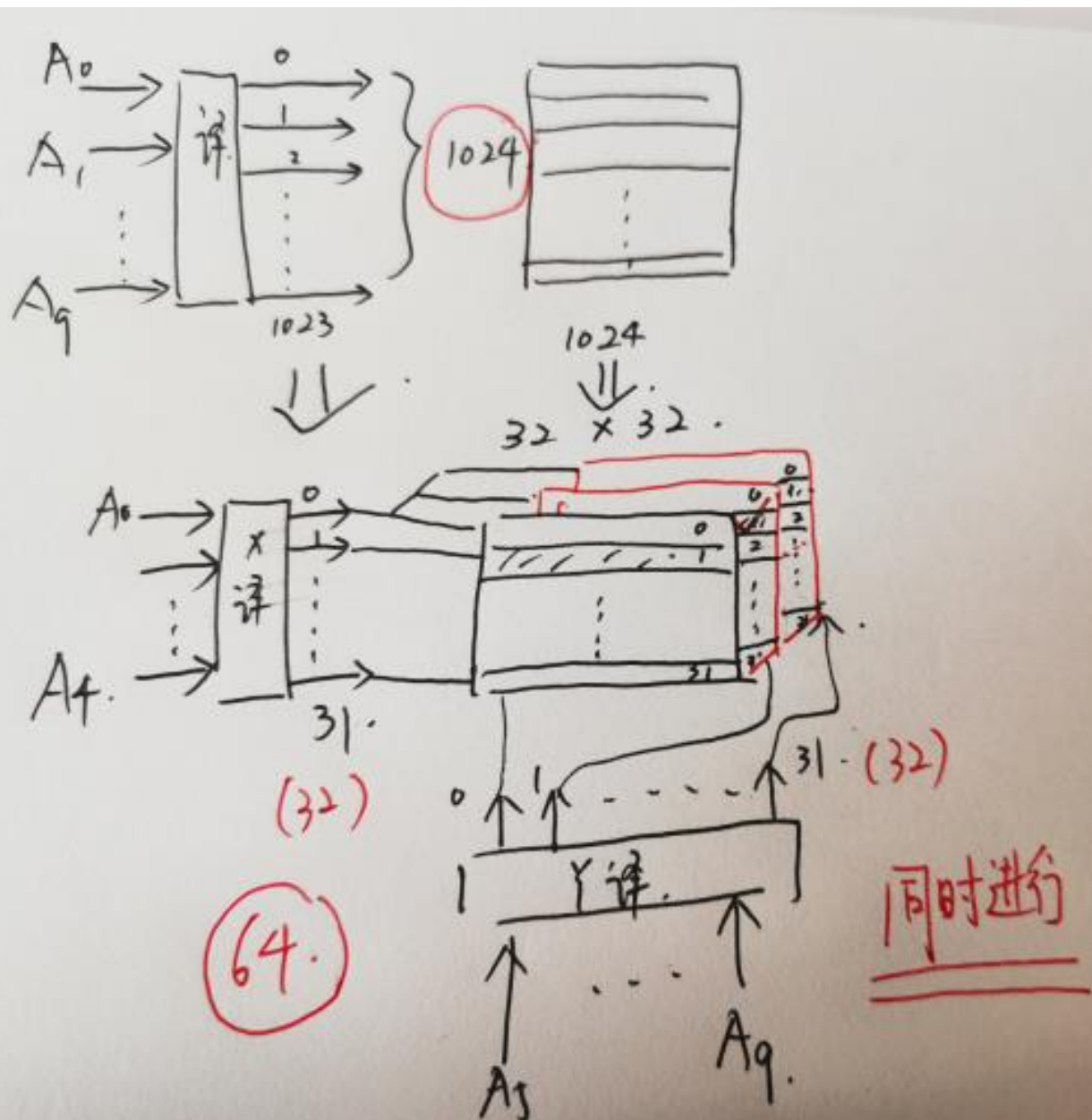
- 单译码结构（一维编址）

译码线路复杂，干扰大；

- 双译码结构（二维编址）

译码线路简单



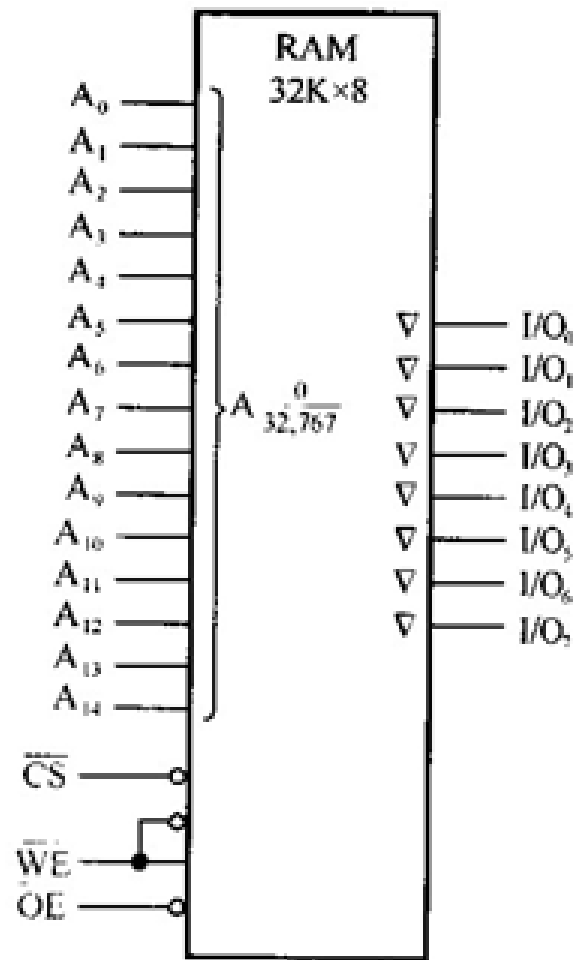
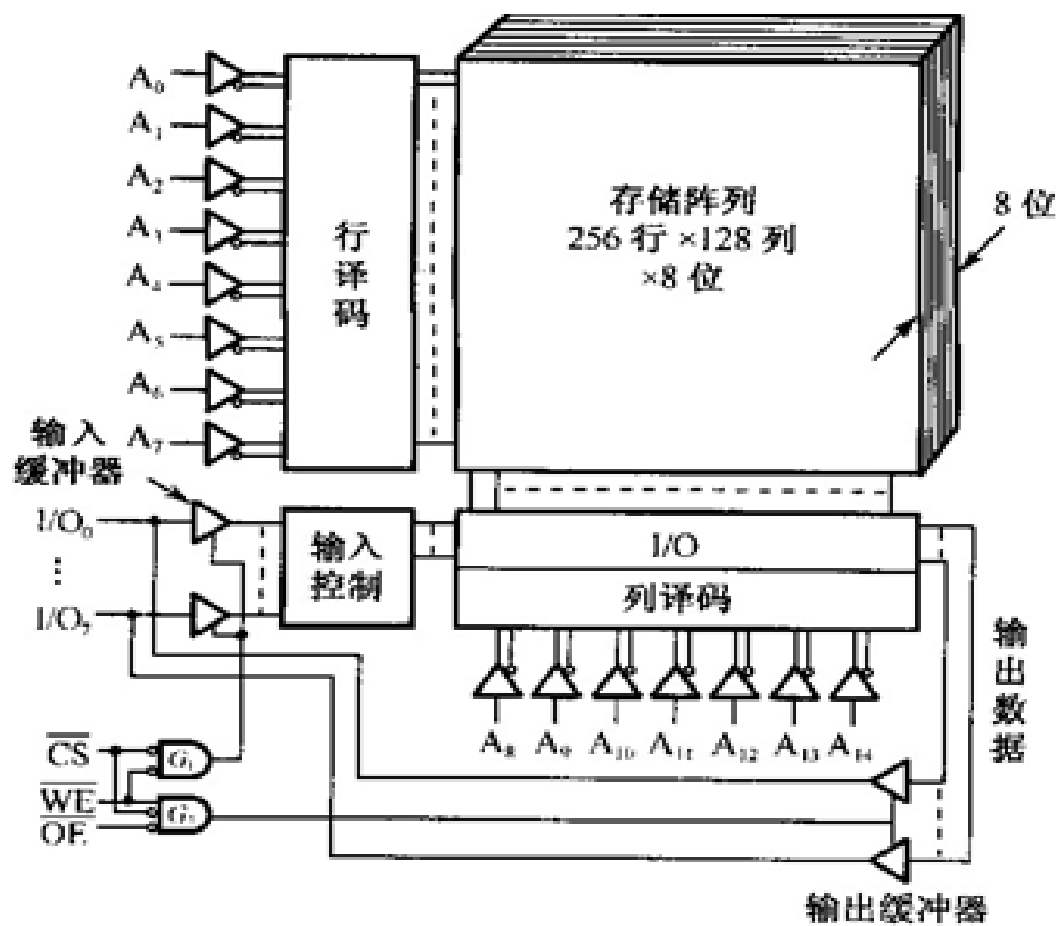


□ 存储器外部信号：

- ① 地址线：数量与存储器的容量有关。
- ② 数据线：数量与存储器的字长有关。
- ③ 控制线：主要由片选与读 / 写控制线组成
 - 片选信号：存储器工作的总控制信号产生电路。
 - 读 / 写控制信号：决定对存储器进行何种操作。读和写不会同时发生。

□例：32Kx8位存储器芯片结构

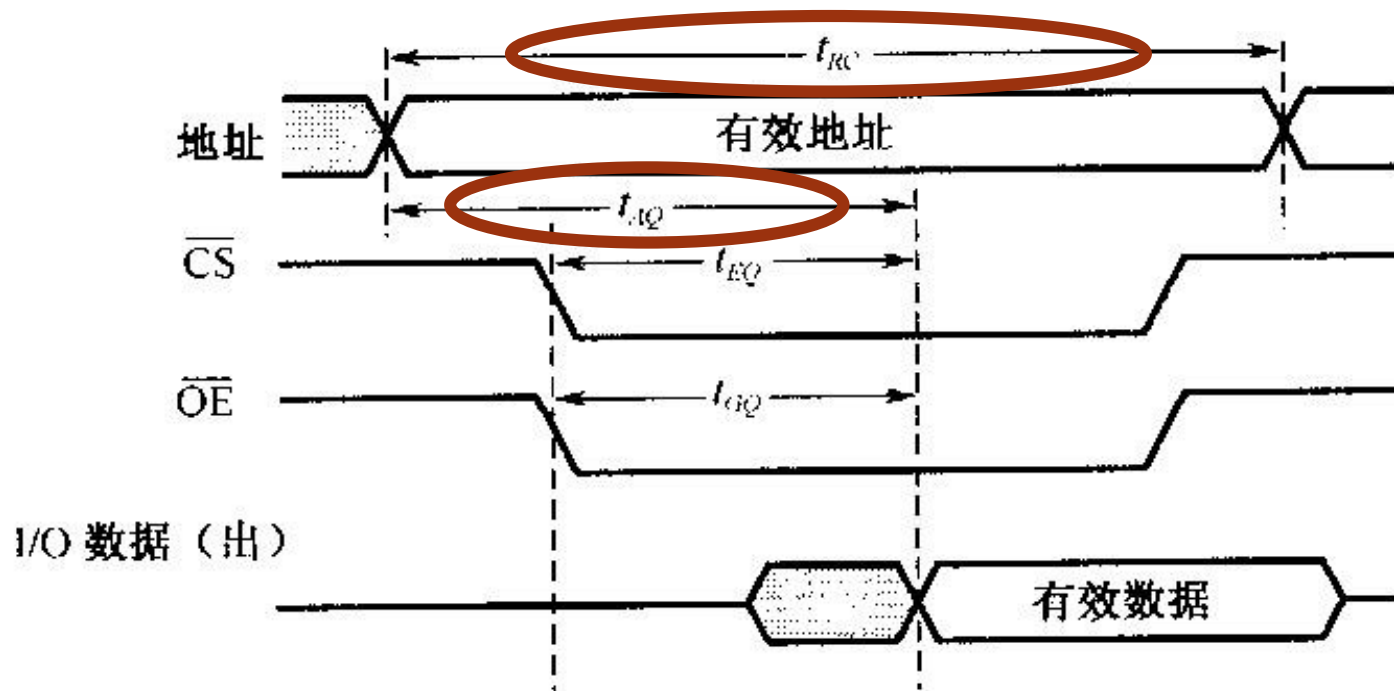
- **芯片内构造：**由存储阵列、译码电路和输入/输出缓冲和控制电路组成。
- **外部引脚：**地址线：15；数据线：8；片选：1；读写：1，读使能：1。



3.2.3 SRAM的读写周期

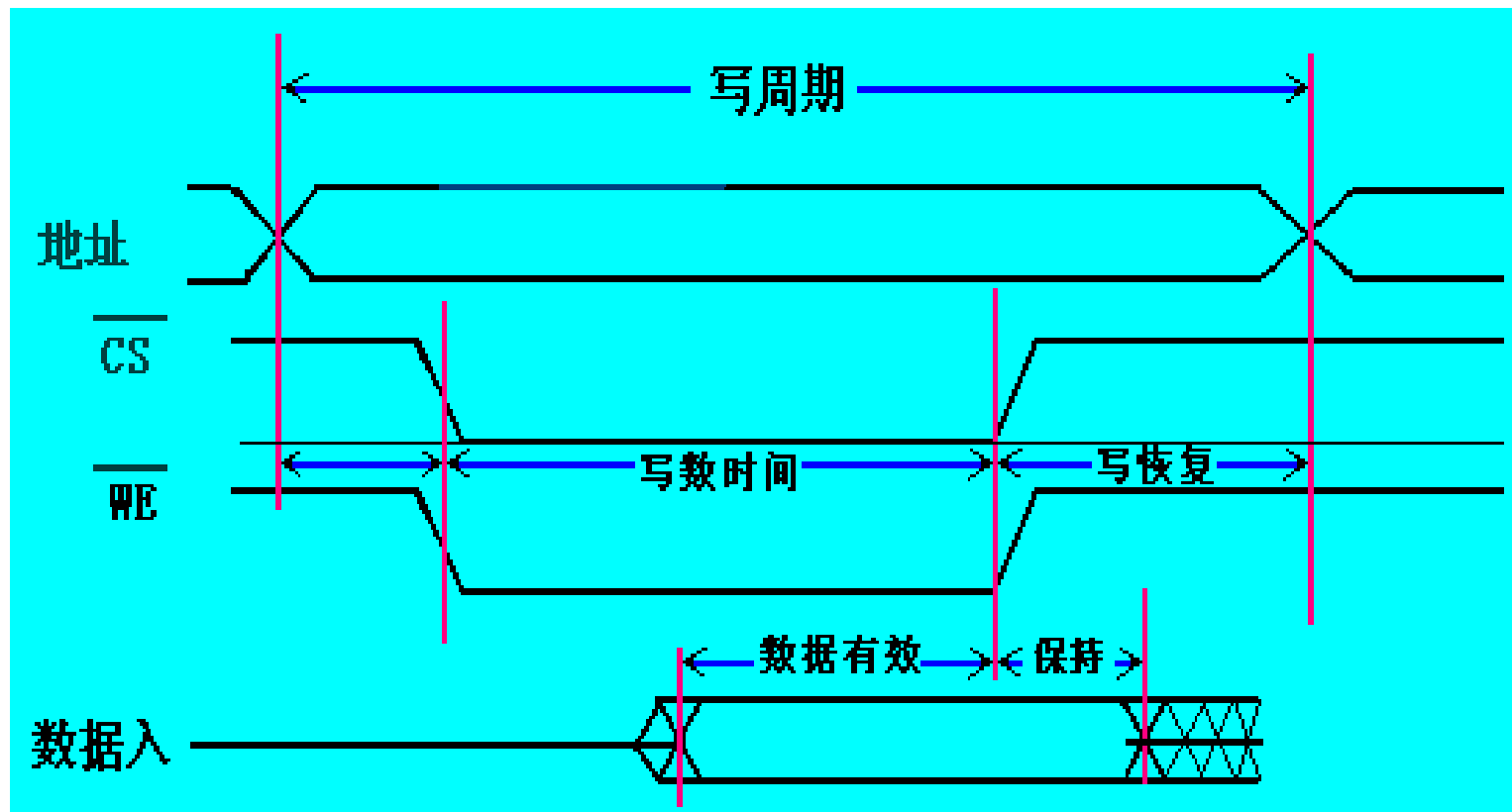
1、读周期

- **读出时间**：从给出有效地址到外部数据总线上稳定地出现所读出的数据信息所经历的时间。
- **读周期时间**：指存储片进行两次连续读操作时必须间隔的时间，它总是大于或等于读出时间。



2、写周期

- **写周期时间**：指存储片进行两次连续写操作时必须间隔的时间。



一般令读周期时间与写周期时间相当，称为存取周期