

第5章 中央处理器

主要内容:

- CPU的功能和组成
- 指令周期
- 时序产生器和控制方式
- 微程序控制器
- 硬连线控制器
- 提高CPU性能的技术

5.1 CPU的功能和组成

5.1.1 CPU的功能

- 中央处理器**CPU**的主要功能是**自动的从主存储器中取出指令、分析指令和执行指令**，即**按指令控制计算机各部件操作，并对数据进行处理**。
- **指令控制**：控制程序的执行顺序；
- **操作控制**：产生各种操作所需的控制信号；
- **时间控制**：对各种操作实施时间上的定时；
- **数据加工**：对数据进行算术、逻辑运算处理。

5.1.2 CPU的基本组成

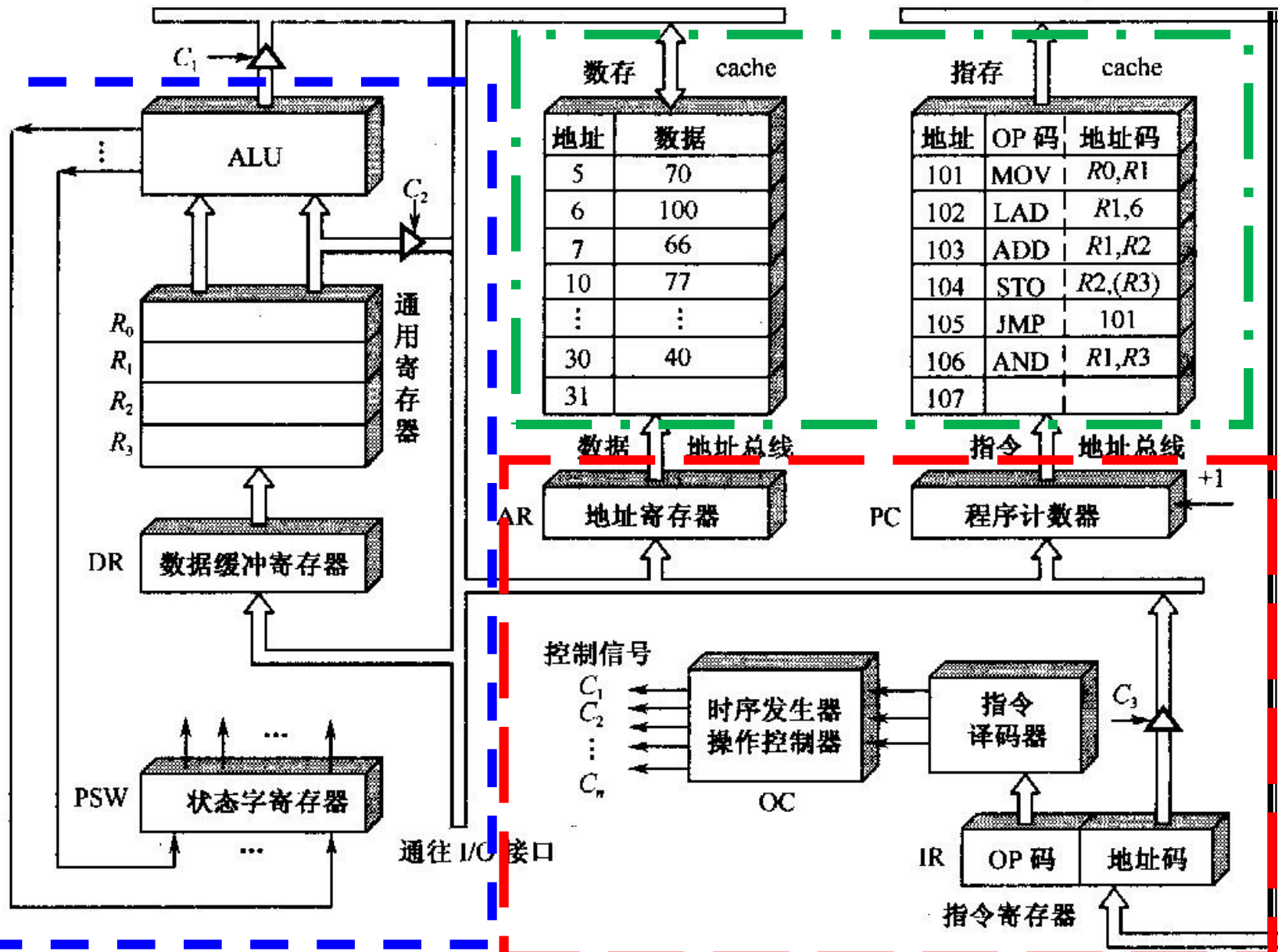
CPU的基本组成： 运算器、控制器、cache 。

1. 运算器：实现数据的算术与逻辑运算。
2. 控制器：产生控制信号，协调和指挥各个部件完成执行指令的操作。
 - 取指令，并指出下条指令的地址；
 - 对指令译码或测试，并产生相应的操作控制信号；
 - 指挥并控制CPU、存储器和I/O设备之间数据流动的方向。
3. Cache ：存储指令和数据。

运算器

数据总线DBUS

指令总线IBUS



Cache

控制器

CPU模型

5.1.3 CPU中的部件功能

1. CPU中的主要寄存器



- **数据缓冲寄存器 (DR)** :
 - 存运算结果及内部缓冲;
 - 缓冲CPU与外部 (主存与外设) 数据传送。
- **指令寄存器 (IR)** : 存储当前正在执行的**指令字**。
 - 指令译码器: **分析测试指令操作码**的功能。
- **程序计数器 (PC)** : 存储下一条要**执行指令的地址**。
- **地址寄存器 (AR)** : 存储当前访问**数据的地址**。
- **通用寄存器 (R0~R3)** : 存储参与运算及运算结果的数据。
- **状态字寄存器 (PSW)** : 存储运算**状态**。



2. 操作控制器和时序产生器

- **操作控制器**：根据指令操作码和时序信号，**产生各种控制信号**，在各寄存器之间**建立数据通路**。
 - 微程序控制器
 - 硬布线控制器
- **时序产生器**：**产生定时信号**，对各种操作信号**实施时间上的控制**。

此外，CPU中还包括中断系统、总线接口等等。

3. 控制器工作流程概述

- ① 程序事先编制好，存入主存。
- ② 当要运行该程序时，将其调入Cache；将程序的起始地址（第一条指令所在内存单元的地址）送入PC
- ③ 根据PC的值，取出一条指令，送入IR
- ④ CPU自动修改PC的值（顺序方式下， $PC+1 \rightarrow PC$ ）
- ⑤ 对IR中的指令进行译码（分析OP）
- ⑥ 在时序电路的控制下，在适当的时刻给相关部件发出控制信号。（必要时，修改PC的值）
- ⑦ 若程序未终止则返回3