



Hi3518E 720P IP-Cam SOC

产品简介

文档版本	01
发布日期	2014-01-10
首次发布	2014-01-10

版权所有 © 深圳市海思半导体有限公司2014。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

深圳市海思半导体有限公司

地址： 深圳市龙岗区坂田华为基地华为电气生产中心 邮编：518129

网址： <http://www.hisilicon.com>

客户服务电话： +86-755-28788858

客户服务传真： +86-755-28357515

客户服务邮箱： support@hisilicon.com



Hi3518E 720P IP-Cam SOC

主要特点

处理器内核

- ARM9@Max. 440MHz, 16KB I-Cache, 16KB D-Cache

视频编码

- H.264 Main Profile
- H.264 Baseline Profile
- MJPEG/JPEG Baseline 编码

视频编码处理性能

- H.264 编码可支持最大分辨率为 2MPixel
- H.264&JPEG 多码流实时编码能力最大性能 720P@25fps+720P@3fs JPEG 抓拍
- 支持多码流编码
- CBR/VBR/ABR 码率控制, 16kbit/s~20Mbit/s
- 编码帧率支持 1/16~30fps
- 支持 8 个感兴趣区域 (ROI) 编码
- 支持 8 个区域的编码前处理 OSD 叠加

集成存储器

- 集成 16bit DDR2
- 最大容量 512Mb

智能视频分析

- 集成智能分析加速引擎, 支持智能运动检测、周界防范、视频诊断等多种智能分析应用

视频与图形处理

- 支持 3D 去噪、图像增强、边缘增强、de-interlace 等前处理功能
- 支持视频、图形输出抗闪烁处理
- 支持视频 1/16~8x 缩放功能
- 支持图形 1/2~2x 缩放功能
- 8 个区域的编码前处理 OSD 叠加
- 2 层 (视频层、图形层 1) 视频后处理硬件图像叠加

ISP

- 支持 AE 和 AWB 功能, 用户可自行调节
- 强光抑制、背光补偿、gamma、色彩增强
- 支持坏点校正、去噪、数字防抖
- 提供 PC 端 ISP tuning tools

音频编解码

- 通过软件实现多协议语音编解码
- 协议支持 G.711、ADPCM、G.726
- 支持回波抵消功能

安全引擎

- 硬件实现 AES/DES/3DES 三种加解密算法
- 数字水印技术

视频接口

- 输入

- 支持支持8/10/12 bit RGB Bayer输入,时钟频率最高 74.25MHz
- 支持BT.601、BT.656
- 支持与SONY、Aptina、OmniVision、Panasonic 等主流高清CMOS对接
- 支持与CCD sensor对接
- 兼容多种sensor电平
- 提供可编程sensor时钟输出
- 支持1080P@30fps,720P@30fps视频输入能力

输出

- 提供1个BT.1120视频输出接口,用于外扩HDMI或SDI接口,最高性能1080P@30fps

音频接口

- 集成 Audio codec, 支持 16bit 语音输入和输出

外围接口

- 支持 POR 和外部复位
- 集成高精度 RTC
- 集成 2 通道慢速 ADC
- 3 个 UART 接口
- IR 接口、I2C 接口、SPI 主从接口、GPIO 接口
- 1 个 SDIO2.0 接口, 支持 SDHC
- 最大支持 4 个 PWM 接口
- 1 个 USB 2.0 HOST 接口
- 支持 RMII 和 MII 模式; 支持 10/100Mbit/s 全双工或半双工模式,提供 PHY 时钟输出

外部存储器接口

- SPI Nor Flash 接口
 - 1、2、4bit SPI Nor Flash
- 从 Nor Flash 启动

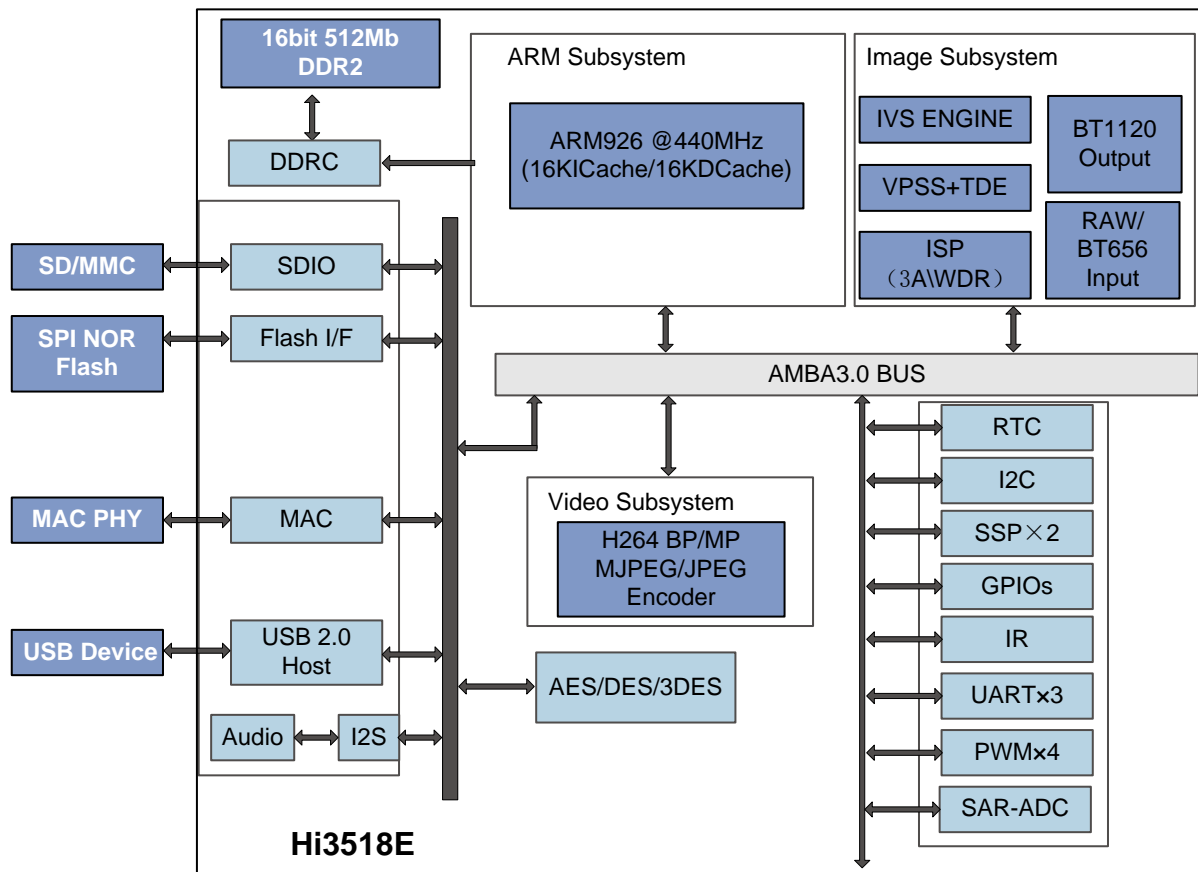
SDK

- 提供基于 Linux-3.0.y SDK 包
- 提供 H.264 的高性能 PC 解码库

芯片物理规格

- 功耗
 - 900mW典型功耗
 - 支持多级省电模式
- 工作电压
 - 内核电压为1.2V
 - IO电压为3.3V, 容限电压为3.8V
 - 内部SDRAM供电电压为1.8V
 - 工作环境温度为0℃~+70℃
- 封装
 - RoHS, 220pin BGA封装
 - 0.65mm管脚间距, 11mm x 11mm封装大小

功能框图



Hi3518E作为新一代IP民用摄像机SoC，集成新一代ISP，优化后的编码前图像处理算法和新一代H.264编码器。同时采用先进低功耗工艺和内部的低功耗架构设计，这一切将使得Hi3518E在低码率，高图像质量，低功耗方面持续引领行业水平。Hi3518E集成DRAM, POR, RTC, Audio Codec, Sensor电平转换以及各种时钟输出等，将极大的降低IP摄像机的ebom成本。与海思DVR/NVR芯片相似的SDK设计，能够支撑客户快速产品量产，并实现DVR/NVR和IP摄像机的系统布局。



Hi3518E 720P IP-Cam SOC

Hi3518E IPC 解决方案

