



# Hi3516CV500 DDR4 参数配置方法

文档版本 01

发布日期 2019-05-25

Copyright © 2019 Huawei Technologies Co., Ltd.  
All rights reserved. No part of this document may be reproduced or transmitted in any form or by any means electronic or mechanical, including photocopying and recording, or by any information storage or retrieval system, without prior written permission from Huawei Technologies Co., Ltd.

**版权所有 © 上海海思技术有限公司 2019。保留一切权利。**

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

## 商标声明



**HISILICON**、海思和其他海思商标均为海思技术有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

## 注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

## 上海海思技术有限公司

地址：深圳市龙岗区坂田华为总部办公楼 邮编：518129

网址：<http://www.hisilicon.com/cn/>

客户服务邮箱：[support@hisilicon.com](mailto:support@hisilicon.com)



# 前言

## 产品版本

与本文档相对应的产品版本如下。

产品名称	产品版本
Hi3516C	V500

## 读者对象

本文档（本指南）主要适用于以下工程师：

- 技术支持工程师
- 软件开发工程师

## 修订记录

修订记录累积了每次文档更新的说明。最新版本的文档包含以前所有文档版本的更新内容。

修订日期	版本	修订说明
2019-05-25	01	第一次正式版本发布



# 目 录

前 言.....	i
目 录.....	ii
1 Hi3516CV500 DDR4 驱动配置说明 .....	1
1.1 Hi3516CV500 DDR4 CLK/AC 驱动配置方法 .....	1
1.2 Hi3516CV500 DDR4 写方向 DQS/DQ 驱动配置方法 .....	1
1.3 Hi3516CV500 DDR4 读方向 DQS/DQ 驱动配置方法 .....	2
2 Hi3516CV500 DDR4 ODT 配置说明 .....	3
2.1 Hi3516CV500 DDR4 写方向 DQS/DQ ODT 配置 .....	3
2.1.1 写方向 ODT 使能 .....	3
2.1.2 写方向 ODT 大小配置 .....	3
2.2 Hi3516CV500 DDR4 读方向 DQS/DQ ODT 配置 .....	4
2.2.1 读方向 ODT 使能 .....	4
2.2.2 读方向 ODT 大小配置 .....	4
3 Hi3516CV500 DDR4 容量配置说明 .....	5
3.1 DDR4 uboot 表格说明 .....	5



# 1 Hi3516CV500 DDR4 驱动配置说明

## 1.1 Hi3516CV500 DDR4 CLK/ AC 驱动配置方法

- 寄存器地址  
DDR PHY: 0x1206d018  
寄存器描述
  - Bit[25:23]: CK 驱动
  - Bit[22:20]: 2T 驱动
  - Bit[19:17]: 1T 驱动
- 驱动大小定义
  - 000: Disable
  - 001: 240ohm
  - 010: 120ohm
  - 011: 80ohm
  - 100: 60ohm
  - 101: 48ohm
  - 110: 40ohm
  - 111: 34ohm



说明

1T 信号指 CKE、CSN、ODT、RESET，2T 信号指的是除 1T 外的其他 AC 信号。

## 1.2 Hi3516CV500 DDR4 写方向 DQS/DQ 驱动配置方法

- 寄存器地址  
DDR PHY: 0x1206d204(byte0、byte1)
- 寄存器描述
  - Bit[16:14]: 写方向 DQS 驱动
  - Bit[13:11]: 写方向 DQ 驱动



- 驱动大小定义
  - 000: Disable
  - 001: 240ohm
  - 010: 120ohm
  - 011: 80ohm
  - 100: 60ohm
  - 101: 48ohm
  - 110: 40ohm
  - 111: 34ohm

### 1.3 Hi3516CV500 DDR4 读方向 DQS/DQ 驱动配置方法

- 寄存器地址  
DDR PHY: 0x1206c064
- 寄存器描述
  - Bit[18]、Bit[17]: 读方向 DQS/DQ 驱动配置
- 驱动大小定义
  - 00: 34ohm
  - 01: 48ohm
  - 10: Reserved
  - 11: Reserved

Cogobuy Only For Shenzhen FuShi ChanJing Industrial Technology Co., Ltd.



## 2 Hi3516CV500 DDR4 ODT 配置说明

### 2.1 Hi3516CV500 DDR4 写方向 DQS/DQ ODT 配置

#### 2.1.1 写方向 ODT 使能

- 寄存器地址  
DDRC: 0x120680a0
- 寄存器描述
  - Bit0=0: 写方向 ODT 关闭。
  - Bit0=1: 写方向 ODT 打开。

#### 2.1.2 写方向 ODT 大小配置

- 寄存器地址  
DDR PHY: 0x1206c064
- 寄存器描述  
Bit[26:24]: 写方向 DQS/DQ ODT 配置
- 写方向 ODT 大小定义
  - 000: Disable
  - 001: 60ohm
  - 010: 120ohm
  - 011: 40ohm
  - 100: 240ohm
  - 101: 48ohm
  - 110: 80ohm
  - 111: 34ohm

**注意**

写方向 ODT 配置对于 DQS 和 DQ 信号同时生效。

## 2.2 Hi3516CV500 DDR4 读方向 DQS/DQ ODT 配置

### 2.2.1 读方向 ODT 使能

- 寄存器地址  
DDR PHY: 0x1206d248(byte0、byte1)
- 寄存器描述
  - Bit[3]=0: 读方向 **ODT 打开**
  - Bit[3]=1: 读方向 **ODT 关闭**

### 2.2.2 读方向 ODT 大小配置

- 寄存器地址  
DDR PHY: 0x1206d204(byte0、byte1)
- 寄存器描述
  - Bit[31:29]: 读方向 DQS 的 ODT
  - Bit[28:26]: 读方向 DQ 的 ODT

读方向 ODT 大小定义

  - 000: Disable
  - 001: 240ohm
  - 010: 120ohm
  - 011: 80ohm
  - 100: 60ohm
  - 101: 48ohm
  - 110: 40ohm
  - 111: 34ohm





# 3 Hi3516CV500 DDR4 容量配置说明

## 3.1 DDR4 uboot 表格说明

Hi3516CV500 存储器接口在对接 DDR4 的时候，支持最大数据位宽 16bit，单通道模式。关于 DDR 的相关配置都是在 uboot 表格中实现的。Hi3516CV500 发布的 DDR4 只有一个 uboot 表格，对应 DDR4DMEB 单板的设计。

DDR4DMEB uboot 表格：Hi3516CV500-DDR4DMEB\_4L-DDR4\_1800M\_1GB\_16bit-A7\_900M-SYSBUS\_300M

发布表格支持的 DDR 规格如表 3-1 所示。

表3-1 发布表格支持的 DDR 规格

Uboot 表格	总容量/总位宽	通道	DDR 类型	DDR 速率 (Mbps)	Rank 数量	DDR 位宽(单颗粒位宽*数量)	单颗 DDR 容量
DDR4DMEB uboot 表格	512MB/16bit Or 1GB/16bit	通道 0	DDR4	1800	1	16bit*1	4Gbit Or 8Gbit



说明

DDR4DMEB uboot 表格是可以直接兼容单颗粒 8Gbit 和 4Gbit 的容量两种情况，不用修改配置。