

## 一、

### 1、微电子学定义及其课程体系的基本组成

微电子学定义：微电子学是研究在固体（主要是半导体）材料上构成的微小型化电路系统（集成电路系统）的电子学分支。

微电子学研究内容：电子在固体中的运动规律及其应用。

微电子学课程体系的基本组成：微电子学导论、半导体物理、半导体器件物理、半导体材料、半导体微加工技术、集成电路原理、集成电路技术。

### 2、施主杂质、受主杂质、N 型半导体、P 型半导体

施主杂质：在半导体中掺入 V 族元素杂质（如磷、砷、锑等）后，这些 V 族元素杂质代替了一部分半导体自身原子的位置。由于它们的外层有 5 个价电子，其中 4 个价电子与周围原子形成共价键，多余的 1 个价电子便成为可以导电的自由电子而本身成为带正电的离子，把这种杂质称为施主杂质。

受主杂质：在半导体中掺入 III 族元素杂质（如硼、铝、镓等）后，这些 III 族元素杂质代替了一部分半导体自身原子的位置。由于它们的外层只有 3 个价电子，其中 3 个价电子与周围原子形成共价键同时产生 1 个空穴，这样 1 个 III 族杂质原子可以向半导体提供 1 个空穴，而本身接受一个电子成为带负电的离子，把这种杂质成为受主杂质。

N 型半导体：自由电子浓度远大于空穴浓度的杂质半导体。

P 型半导体：空穴浓度远大于自由电子浓度的杂质半导体。

### 3、本征半导体、非本征半导体

本征半导体：指完全不含杂质且无晶格缺陷的纯净半导体。

非本征半导体：指含有杂质或有晶格缺陷的半导体。

### 4、化学键及其种类

离子键——离子晶体	共价键——共价晶体
金属键——金属晶体	分子键——分子晶体

### 5、输运、漂移运动、扩散运动

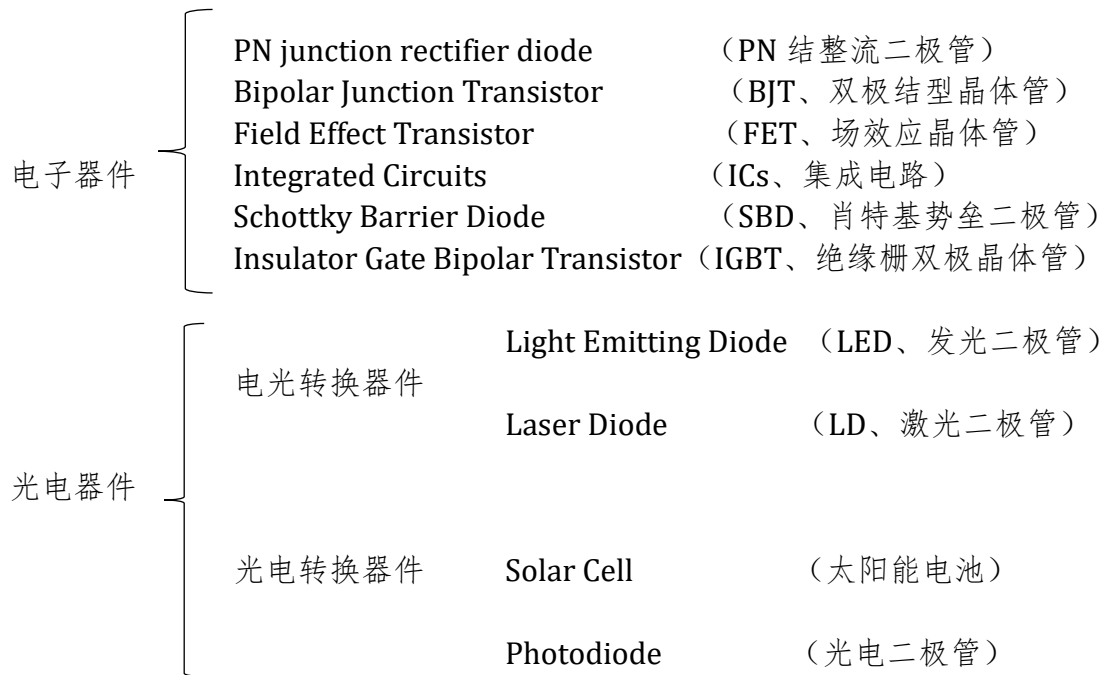
输运：通过载流子的运动可以产生净电流的过程叫输运。

漂移运动：有外加电压时，导体内部的自由电子受到电场力的作用，沿着电场的反方向做定向运动构成电流，电子在电场力作用下的这种运动叫漂移运动。

扩散运动：粒子无规则的热运动引起的粒子由高浓度向低浓度扩散的运动叫扩散运动。

## 6、半导体器件的分类 (性质、材料、形式)

### ① 半导体器件按性质分类



### ② 半导体器件按材料分类:

- <1>第一代 (Ge)、Si 基半导体器件;
- <2>第二代 GaAs、InP 半导体器件;
- <3>第三代 GaN 半导体器件;
- <4>其他有机半导体器件。

### ③ 半导体器件按形式分类: 分立器件、集成器件

## 7、摩尔定律的内容

摩尔定律: 摩尔定律是描述微电子产业技术发展规律的一个定律, 是由 Gordon Moore 经过长期观察发现的, 是指集成电路上可容纳的晶体管数目, 约每隔 18 个月便会增加一倍, 性能也将提升一倍。

## 8、定制设计方法-标准单元, 及特点

标准单元设计方法是一种定制设计方法, 它是库单元设计方法中的一种。其指从标准单元库中调用事先经过精心设计, 并完成了设计规则检查和电学性能验证的逻辑单元, 将其排列成若干行, 行间留有布线通道。然后根据要求将各单元用连线联结起来, 同时把相应的输入/输出单元和压焊板联结起来, 就得到所需要的芯片版图。

标准单元设计方法的特点：

- ①标准单元法的布局和布线是自动进行的；
- ②设计人员只需要输入被设计电路的逻辑图或输入一种电路描述文件，再输入压焊板的排列次序；
- ③在布局和布线的过程中，布线通道的高度由设计系统根据需要加以调整，当布线发生困难时，将通道间距适当加大，因而布局布线是在一种不太受约束的条件下进行的，可以保证 100% 的布线布通律；
- ④虽然每个被调用的单元都是事先设计好的，但制造芯片时的各层掩膜版则需要根据布图结果进行专门的加工定制，即不同的电路需要一套完整的不同层的掩膜版，因而无法事先完成部分加工工序。

## 二、

### 1. 给出三代半导体各自的典型代表。

半导体可分为：

#### ①元素半导体：

第一代半导体 1940's，代表为 Ge、Si

#### ②化合物半导体：

第二代半导体 1960's，代表为 GaAs、InP

第三代半导体 1990's，代表为 GaN、AlN、InN

### 2. 分别从电阻率、载流子类型、能带角度区别导体、绝缘体和半导体

#### ①从电阻率角度来说：

电阻率小于  $10^{-4} \Omega \cdot \text{cm}$  称为导体，电阻率在  $10^{-4} - 10^{10} \Omega \cdot \text{cm}$  之间称为半导体，电阻率大于  $10^{10} \Omega \cdot \text{cm}$  称为绝缘体。

#### ②从载流子类型角度来说：

导体只有一种载流子，半导体有两种载流子，绝缘体没有载流子。

#### ③从能带角度来说：

导体：价带中有电子且未被电子填满的晶体是导体。当外加电场时，价带电子被加速形成电流。

绝缘体：0K 时，价带被电子填满，导带空白，且禁带较宽的晶体是绝缘体。一般地，升高温度或外加电压都难以使价带电子获得足够的能量跃入导带，因此绝缘体导电能力差。

半导体：0K 时，价带被电子填满，导带空白，且禁带较窄的晶体是半导体。半导体在常温（例如 300K）时就有一定量电子在导带中，温度升高时，更多电子受激励跃入导带，导电能力明显增强。

### 3. 输运特性及其种类、载流子的散射、迁移率、决定半导体导电性能相关因素(定量关系)、方块电阻。

#### 输运特性及其种类：

漂移运动，扩散运动，载流子的产生与复合

漂移运动：有外加电压时，导体内部的自由电子受到电场力的作用，沿着电场的反方向作定向运动构成电流，电子在电场力作用下的这种运动称为漂移运动。

扩散运动：从高浓度区向低浓度区扩散。

#### ▲ 漂移运动和扩散运动有什么不同？

漂移运动是载流子在外电场的作用下发生的定向运动，而扩散运动是由于浓度分布不均匀导致载流子从浓度高的地方向浓度低的方向的定向运动。前者的推动力是外电场，后者的推动力则是载流子的分布引起的。

#### 载流子的散射：

①晶格热振动散射——声子散射

②电离杂质散射

③载流子散射——载流子之间的库仑作用

由于缺陷、杂质、或热运动的存在，半导体晶格周期性势场被破坏，使得载流子在半导体中运动时将受到力的作用，即发生碰撞，碰撞后载流子的速度大小及方向将发生改变，我们把这一过程称为载流子的散射。

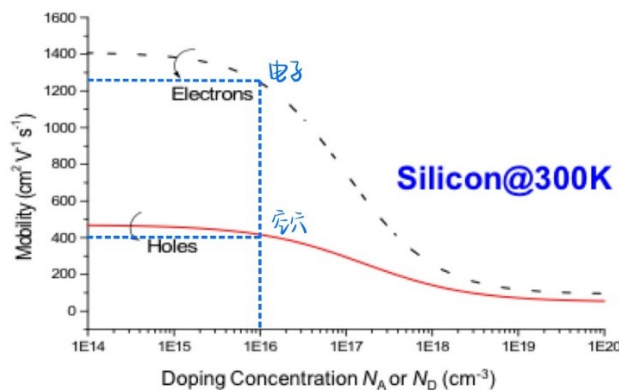
迁移率：

它反映了在弱场下载流子在半导体中的移动能力的大小，即在单位电场的作用下，载流子平均漂移速度的大小。

决定半导体导电性能相关因素(定量关系)：

例： Consider a Si sample doped with  $10^{16}/\text{cm}^3$  Boron. Calculate its resistivity.

(The mobility value at this doping concentration can be found in the Figure.)



在 Si 中掺杂 B 后成为 P 型半导体, P 型半导体的载流子为空穴, 图中在横坐标 "1E16" 处画一条平行 Y 轴的直线与 "Holes" 相交于纵坐标为 400 的点, 由此可得此时空穴的迁移率为  $400\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ , 即  $\mu_p = 400\text{cm}^2\text{V}^{-1}\text{s}^{-1}$

对于 P 型半导体电阻率计算公式为：

$$\rho = \frac{1}{ep_0\mu_p}$$

其中电子电荷  $e = 1.602 \times 10^{-19}\text{C}$ , 空穴浓度  $p_0 = \frac{10^{16}\text{个}}{\text{cm}^3}$ ,

迁移率  $\mu_p = 400\text{cm}^2\text{V}^{-1}\text{s}^{-1}$

$$\rho = \frac{1}{ep_0\mu_p} = \frac{1}{1.602 \times 10^{-19}\text{C} \times \frac{10^{16}\text{个}}{\text{cm}^3} \times 400\text{cm}^2\text{V}^{-1}\text{s}^{-1}} = 1.5605\Omega \cdot \text{cm}$$

方块电阻:

以n型半导体为例，电子浓度为 $n$

$$R = \rho \frac{L}{A} = \rho \frac{L}{W \cdot t} = \frac{\rho}{t} \frac{L}{W} \quad \text{Unit: } (\Omega)$$

定义:  $R_{sh} = \frac{\rho}{t} \quad \text{Unit: } (\Omega/\square, \text{ or ohms/square})$

由:  $\rho = \frac{1}{en\mu_n}$  得:  $R_{sh} = \frac{\rho}{t} = \frac{1}{en\mu_n \cdot t} = \frac{1}{e\mu_n(n \cdot t)}$

所以:  $R_{sh} = \frac{1}{en_s\mu_n}$

$R = R_{sh} \frac{L}{W}$  薄膜的总电阻为方块电阻与长宽比的乘积。

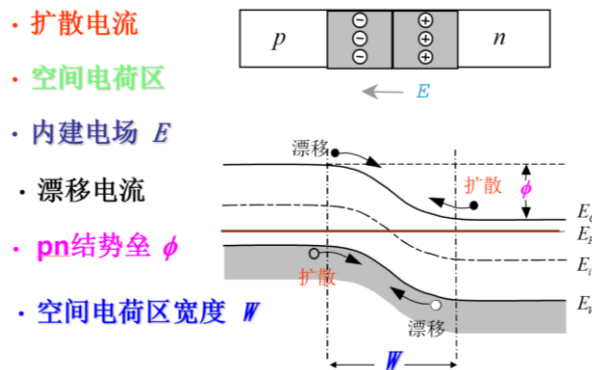
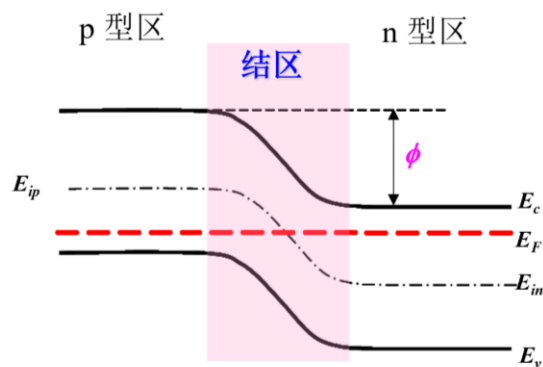
17

方块电阻、薄膜载流子密度

对于n型半导体

电学参数	体材料 (bulk)	薄膜材料 (film)	关系
载流子浓度	$n(\text{cm}^{-3})$	$n_s(\text{cm}^{-2})$	$n_s = nt$
电阻	$\rho = \frac{1}{en\mu_n}$ ( $\Omega \cdot \text{cm}$ )	$R_{sh} = \frac{1}{en_s\mu_n}$ ( $\Omega/\square$ )	$R_{sh} = \frac{\rho}{t}$

4. 说明 pn 结的主要电学特征，定性画出同质 pn 结在平衡态下的能带图。

pn 结的主要电学特征:同质 pn 结在平衡态下的能带图:

## 5. 半导体接触的各种类型。

同质半导体的接触

异质半导体的接触

金属与半导体的接触

金属-绝缘体-半导体的接触



## 6. 从驱动方式角度区别双极性晶体管（BJT）和场效应晶体管（FET）。

### BJT:

正向导通 反向截止。在 npn 晶体管中，控制电流从基极流向发射极，调节电流从集电极流向发射极。在 pnp 晶体管中，控制电流从发射极流到基极，调节电流从发射极流到集电极。

### FET:

结 FET 晶体管是一种场效应晶体管，可用作电控开关。电能流过源极与漏极端子之间的有源沟道。通过向栅极端子施加反向偏压，沟道变形，从而完全切断电流。

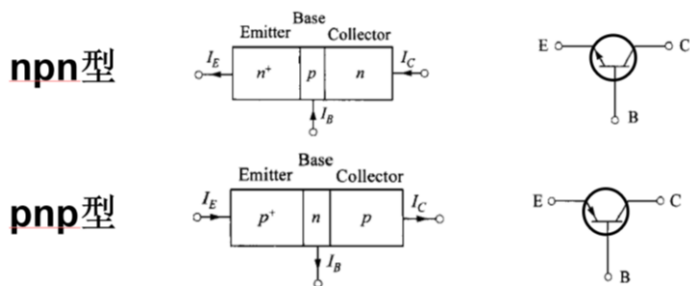
### N-沟道 JFET:

当负极性电压施加到栅极端子时，在沟道中产生耗尽区。沟道宽度减小，因此增加了源极和漏极之间的沟道电阻。由于栅极源极结是反向偏置的，并且器件中没有电流流动，因此它处于关闭状态。

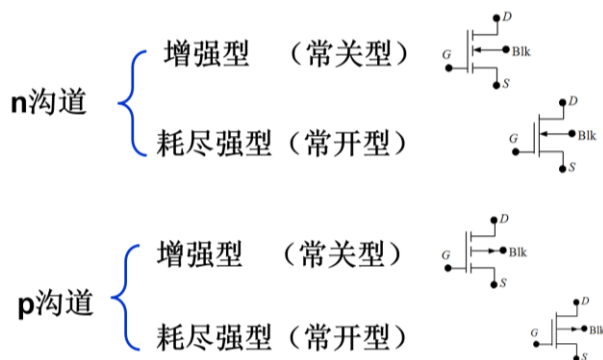
### P -沟道 JFET:

施加到漏极和源极端子的负电压确保从源极到漏极端子的电流流动，并且器件在欧姆区域中操作。施加到栅极端子的正电压确保了沟道宽度的减小，从而增加了沟道电阻。更正的是栅极电压；流过设备的电流越少。

7. 请给出双极性晶体管的分类，并分别画出其电路符号。



8. 请给出 MOS 场效应晶体管的分类，并分别画出其电路符号。



9. 简述主要的半导体工艺技术：光刻工艺、氧化工艺、扩散工艺、离子注入工艺

### 光刻工艺：

半导体器件制造工艺中的一个重要步骤，该步骤利用曝光和显影在光刻胶层上刻画几何图形结构，然后通过刻蚀工艺将光掩模上的图形转移到所在衬底上。这里所说的衬底不仅包含硅晶圆，还可以是其他金属层、介质层。

### 氧化工艺：

硅片上的氧化物可以通过热生长或者淀积的方法产生，在升温环境中，通过外部供给高纯氧气使之与硅衬底反应，可以在硅片上得到一层热生长的氧化层。

### 扩散工艺：

扩散工艺是一种掺杂技术，它是将所需杂质按要求的浓度与分布掺入到半导体材料中，以达到改变材料电学性能，形成半导体器件的目的。以杂质原子或离子在硅中



的扩散为主(P 型杂质和 N 型杂质)。

### 离子注入工艺:

离子束射到固体材料以后, 受到固体材料的抵抗而速度慢慢减低下来, 并最终停留在固体材料中的这一现象叫作离子注入。

## 10. 按电路功能对集成电路进行分类。

▲ 数字集成电路(Digital IC): 它是指处理数字信号的集成电路, 即采用二进制方式进行数字计算和逻辑函数运算的一类集成电路。

▲ 模拟集成电路(Analog IC): 它是指处理模拟信号(连续变化的信号)的集成电路:

- 线性运算放大集成电路: 如运算放大器、电压比较器、跟随器等
- 非线性集成电路: 如振荡器、定时器等电路等

▲ 数模混合集成电路(Digital - Analog IC) : 如数模(D/A)转换器、模数(A/D)转换器、倍频电路 PLL 等。

▲ 片上系统(System on Chip , SoC) : 手机芯片、GPS 导航、MP5 视频播放器, 电视机顶盒、平板电脑等。

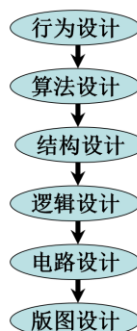
## 11. 列举集成电路设计方法。

### “自顶向下”与“由底向上”设计步骤

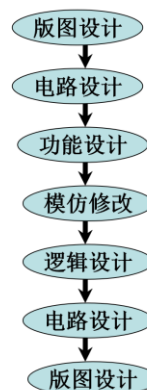
- 芯片设计通常分为正向设计与逆向设计两大类。正向设计通常用来实现一个新的设计, 而逆向设计是在剖析别人设计的基础上进行某种修改或改进。这两大类中又可分为“自顶向下”(top-down)和“由底向上”(bottom-up)不同的步骤。

方法	自顶向下	由底向上
正向设计	行为设计 结构设计 逻辑设计 电路设计 版图设计	系统划分、分解 单元设计 功能块设计 子系统设计 系统总成
逆向设计	版图解析 电路图提取 功能分析 结构修改 逻辑设计 电路设计 版图设计	版图解析 电路图提取 功能分析 单元设计 功能块设计 子系统设计 系统设计

### 正向设计



### 反向设计

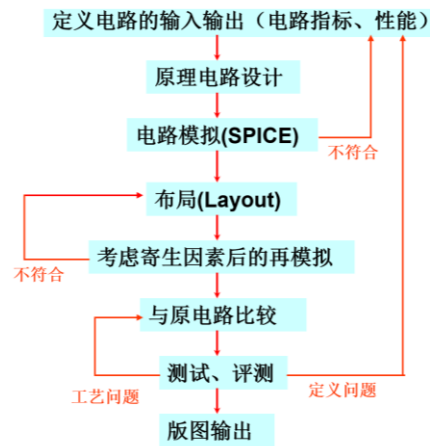


## 12. 数字集成电路和模拟集成电路的设计流程

### 数字集成电路设计流程-步骤

- 1. 设计输入- 电路图或硬件描述语言
- 2. 逻辑综合- 处理硬件描述语言，产生电路网表
- 3. 系统划分- 将电路分成大小合适的块
- 4. 功能仿真
- 5. 版图规划- 芯片上安排各宏模块的位置
- 6. 布局- 安排宏模块中标准单元的位置
- 7. 布线- 宏模块与单元之间的连接
- 8. 寄生参数提取- 提取连线的电阻、电容
- 9. 版图后仿真- 检查考虑连线后功能和时序是否正确

### 模拟集成电路的设计流程



## 13. 集成电路设计基础：

电路图输入、硬件描述语言（VHDL 语言、Verilog HDL 语言）及 C 语言。

## 14. 目前集成电路设计的主要 EDA 平台工具有：

基于 PC 机（Tanner, ISE, Quartus, OrCAD）和服务端（Cadence, Synopsys, Mentor Graphic）

三、

请根据目前你对于微电子行业的了解，论述其研究状况、存在问题，以及未来的主流发展路线；或者针对相关行业领域（比如电力电子学、平板显示器、微纳光子技术、集成电路、生物芯片、MEMS 器件等，），阐述下你对这一行业领域的看法（从技术角度或宏观发展方向）。

半导体: semiconductor

元素半导体: elemental semiconductor

化合物半导体: compound semiconductor

晶格常数: Lattice Constant

缺陷: defect

杂质: impurity

禁带: Forbidden Energy Band

电子: Electron

空穴: Hole

导带: Conduction Band

价带: Valence Band

费米能级: Fermi Energy

状态密度: density of states

本征/非本征半导体: intrinsic/Extrinsic semiconductor

受主: acceptor

施主: donor

漂移速度: drift velocity

迁移率: mobility

散射机制: scattering mechanism

电阻率: resistivity

电导率: conductivity

方块电阻: sheet resistance

散射: scattering

扩散运动: diffusive motion

PN 结: PN junction

空间电荷区: space charge region

肖特基接触: Schottky contact

欧姆接触: Ohmic contact

PN 结整流二极管: pn junction rectifier diode

集成电路: Integrated Circuits (ICs)

肖特基势垒二极管: Schottky barrier Diode (SBD)

绝缘栅双极晶体管: Insulator Gate Bipolar Transistor (IGBT)

发光二极管: Light Emitting Diode (LED)

激光二极管: Laser Diode (LD)

太阳能电池: Solar Cell

光电二极管: photodiode

晶体管: Transistor

双极结型晶体管: Bipolar Junction Transistor (BJT)

场效应晶体管: Field Effect Transistor (FET)

结型场效应晶体管: junction type field effect transistor (JFET)

金属半导体场效应晶体管: Metal-semiconductor field-effect transistor (MESFET)

金属-氧化物-半导体 : metal oxide semiconductor (MOS)

高电子迁移率晶体管: High electron mobility transistors (HEMT)