**2021-2022学年度第二学期 SYSU-SEIT 微纳电子器件期末考试（模拟）**

1、（a）简述CE率的思想并写出延迟时间基于CE率的改变

（b）写出引线延时随比例缩小的规律

（c）目前有哪些减小引线延时的方法

2、（a）进行尺寸缩小后，MOS器件会产生哪些非理想效应（写出名称即可）

（b）栅氧化层减薄后引发的非理想效应有哪些？如何解决这些非理想效应

（c）结合能带图或结构图简述SCE和DIBL效应

3、在进行器件改进的过程中沟道工程是如何提升器件性能、解决非理想效应的？

4、（a）SOI MOS能够解决哪些体硅器件的问题？

（b）多栅结构是如何解决MOS器件在scaling down的问题的？解释Corner effect是什么？如何解决Corner effect？

5、（a）什么是Si CMOS器件的亚阈值摆幅（SS）？

（b）写出一种能突破SS限制的新型器件，并结合其结构说明工作原理

6、（a）画出CNT-FET的器件结构

（b）CNT-FET与硅基MOSFET的优缺点对比

（c）结合石墨烯的能带结构和电学特性谈谈石墨烯FET相对于传统MOSFET的优势与劣势

（d）石墨烯有几种制法，画表格对比优缺点

7、（a）以制备微型悬梁臂为例画图解释MEMS表面微机械加工的基本工艺步骤

（b）利用电子耗尽层理论解释半导体金属氧化物气体传感器的工作原理

（c）再列出两个MEMS器件的实际应用

8、总结行业内对从器件和芯片系统两个层面对于延续摩尔定律所做的工作，并谈谈你对微电子器件未来发展趋势的看法。