# 浙江大学

## 电子电路基础 课程设计报告

项目名称:		射频接收机与复数滤波器设计		
姓	名:	李坤林		
学	院:	信息与电子工程学院		
专	业:	信息工程		
班	级:			
学	号:			
指导教师:		周金芳		

2023年1月9日

## 目录

一,		射频接收机前端设计与仿真	3	
1.		设计背景		
	2.	工作原理	3	
	3.	整体架构		
	4.	零中频接收机仿真		
		4.1 接收机频带选择性仿真	4	
		4.2 接收机信道选择性仿真	5	
		4.3 接收机下变频仿真	6	
		4.4 接收机系统预算增益仿真	8	
		4.5 接收机传输信号的瞬态分析	9	
	5.	低中频接收机与复数滤波器	11	
_,		电路模块设计与仿真	11	
	1.	1.0 级别二级运放设计与仿真	11	
		1.1 设计指标	12	
		1.2 总体结构与工艺	12	
		1.3 设计方程	12	
		1.4 手工设定参数	13	
		1.5 增益手工设计	16	
		1.6 Hspice 仿真	16	
	2.	跨导运算器(OTA)的设计与仿真		
		2.1 OTA 简介	17	
		2.2 OTA 原理分析	18	
		2.3 OTA 电路设计	19	
		2.4 OTA 电路仿真	20	
三、		OTA 与滤波器设计	24	
	1.	有源电阻与有源电感	24	
		1.1 有源可调电阻器	24	
		1.2 有源电感器	24	
	2.	复数滤波器原理	25	
	3.	低通滤波器设计与仿真		
	4.	复数滤波器的设计与仿真	30	
四、		项目总结	32	
Ŧi,		<u> </u>	33	

### 射频接收机与复数滤波器设计

李坤林

## 一、 射频接收机前端设计与仿真

#### 1. 设计背景

射频收发器(RF Transceiver)是任意两电子设备之间实现无线通信必须的基本电路,也是近年来模拟电路发展最快的领域之一。射频收发器的基本功能是实现载波频率的变换,其包含接收和发送两个模块,而发射机相对于接收机要简单一些,因此我们着重讨论接收机的体系结构。

从大的方面来说,射频接收机可以分为两大类,即单通道体系结构与双通道体系结构。单通道接收机由于输出频率较高、镜频干扰较大等因素,并非当下的主流;双通道体系结构以其较低的信号频率以及良好的镜频抑制,得到了广泛应用。因此,在本次系统级研究中,我主要对双通道射频接收机进行了仿真分析。

#### 2. 工作原理

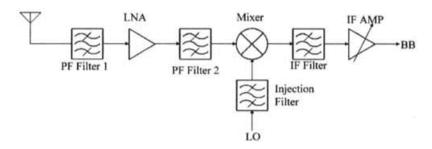
射频接收机主要由三个部分组成:滤波器、放大器以及混频器。在工作时,射频接收机对接收到的射频信号先进行第一级滤波和放大处理,以选择信号频段、限制信号带宽,减少噪声干扰,而后通过混频器(Mixer)将射频信号 RF 与接收机本振信号 L0 进行混合,使高频的射频信号频移到较低频率,最后再通过第二级滤波和放大来抑制相邻信道,放大所需信道,输出到 ADC 进行后续变换。

对于双通道射频接收机,其本振信号 L0 为复信号,变换到频域上即对应频率 w0 (非关于虚轴对称),因此在进行频移后,镜频信号与射频信号分列虚轴两侧,成对称关系,有效避免了单通道接收机中镜频信号与射频信号混合带来的干扰。

对于双通道低中频接收机,射频信号被频移到一个较低的频率,只需要使用复数滤波器,将-wif上的镜频干扰滤去,保留 wif上的射频信号,即可完成射频信号的接收;对于双通道零中频接收机,射频信号与本振信号频率相同,因此频移后位于 0Hz 处,不存在镜频干扰,但也存在直流偏差、本振泄露和闪烁噪声等问题。本次系统级仿真将以零中频接收机为例,分析其工作状态和性能参数。

#### 3. 整体架构

典型的无线接收机结构如图所示,它由天线、射频滤波器、低噪声放大器、混频器、本振信号源、中频滤波器和中频放大器等部分组成。



【射频滤波器 1 (PF Filter 1)】选择信号频段,限制输入信号带宽,减小互调失真,抑制杂散信号,避免杂散响应,减少本振泄露。

【低噪声放大器(LNA)】在不使接收机线性被恶化的前提下提供一定的增益;抑制后续 dialup 的噪声,降低系统的噪声系数

【射频滤波器 2 (PF Filter 2)】抑制由低噪声放大器放大或产生的镜像干扰;进一步抑制其他杂散信号

【混频器(Mixer)】将射频信号下变频为中频信号,是接收机中输入射频信号最强的模块,其线性度极为重要,同时要求较低的噪声系数。

【本振滤波器 (Injection Filter)】滤除来自本振的杂散信号

【本振信号源(L0)】为接收机提供本振信号

【中频滤波器(IF Filter)】抑制相邻信道的干扰,提供选择性,滤除混频器产生的互调干扰。如果存在第二次变频,则还用于抑制第二镜像

【中频放大器(IF AMP)】将信号放大到一定的幅度供后续电路处理。通常需要较大增益。

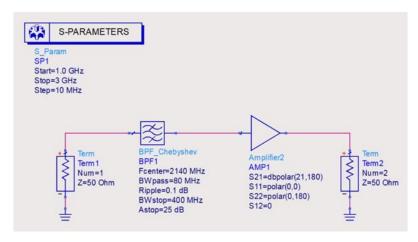
#### 4. 零中频接收机仿真

#### 4.1 接收机频带选择性仿真

最前端的微波带通滤波器采用 4 阶切比雪夫通带滤波器,中心频率为 2140MHz , 3dB 带宽为 80MHz , 止带宽为 400MHz , 期望能够得到 -25dB 的带外衰减。另外,通带波纹为 0.1dB, 插入损耗为 -1dB。

LNA 的增益为 21dB, 噪声系数为 2dB,故我们将所选 Amplifier 设置为: S21 = dbpolar (21,180), NF=2dB。

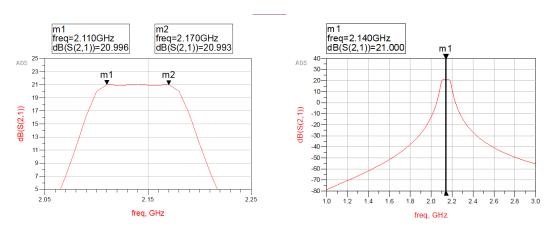
针对射频信号接收端,搭建频带选择性仿真电路并设定参数如图所示。



可以看出,此处进行的仿真仅仅测试了前端的滤波和放大特性,并没有将其嵌入系统中进行仿真。

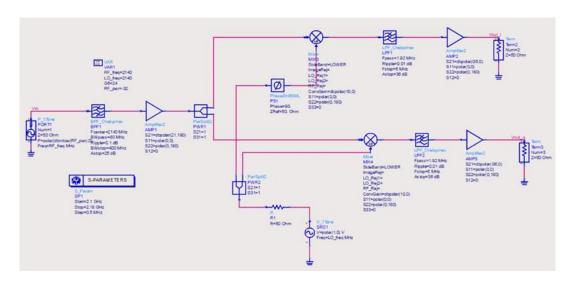
图中 S11、S22 分别表示端口 1、2 的反射系数; S21 表示从端口 1 输入到端口 2 的正向增益, S12 表示从端口 2 输入到端口 1 的反向增益。

此处应输出 S21 来观察频带选择电路的增益,结果如图所示。

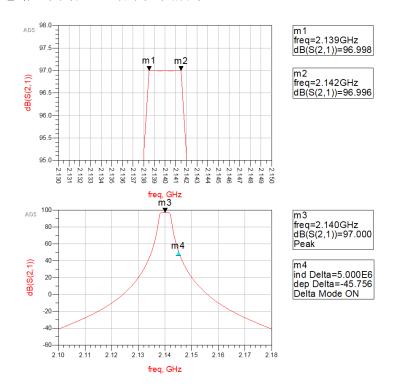


在滤波器中心频率(2.14GHz)处,增益为21dB,接收带宽为6MHz,与 WCDMA 系统对移动终端下行链路要求符合。

## 4.2 接收机信道选择性仿真



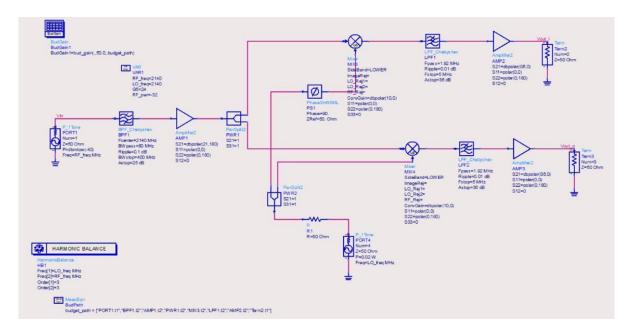
输出 S21 得到电路正向增益,结果如图所示。



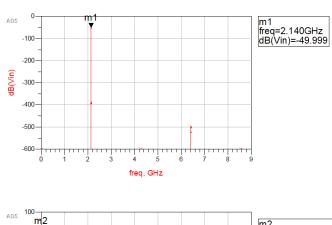
由图可以看出,在射频信号中心频率 2.141GHz 处增益为 97dB,达到系统最大增益;邻道抑制达到 46dB,抑制效果较好。由图可以看出,通频带宽约为 3MHz,一般接收的信息都集中在离中心频率 2MHz 范围内,因此不会导致信号产生较大的失真。

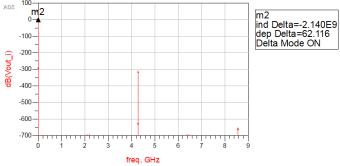
#### 4.3 接收机下变频仿真

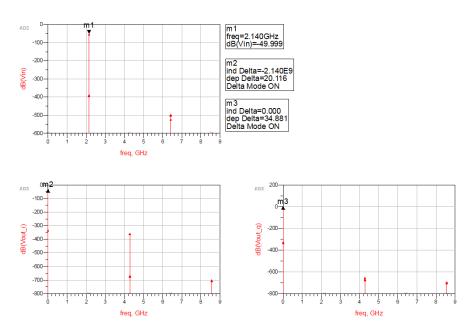
下变频仿真主要用于得到接收机的频域响应特性,并观察接收机进行频谱搬移的过程,此处使用谐波平衡仿真,仿真电路图和参数设计如图所示。



输出 Vin 和 Vout\_i 的参数仿真曲线如下图所示。







经过下变频后, 2.14GHz 的射频信号搬移到了零中频, 在此过程中产生了约 29dB 的增益。

#### 4.4 接收机系统预算增益仿真

通过这个仿真我们将看到系统总增益在系统各个部分中的分配情况。预算增益仿真在谐波平衡分析以及交流分析中都可以进行,但如果在交流仿真中进行的话,混频器不能是晶体管级的。因为这里进行的是行为级仿真,混频器的非先性特征是已知的,所以我们就用交流分析来进行仿真。

AC Simulation Controller 频率栏设为 Single point, 频率为 2.14GHz, Parameters 栏中的 Enable AC frequency conversion 和 Perform budget dimulation 都要激活。



仿真会在接收机总增益最大和最小两种情况下进行以得到较为全面的分 析结果。当 VGA 增益为最大值 66dB 时,信号源的功率电平为接收机的灵敏度-108dBm(已考虑了 天线双工器的损耗),反之当 VGA 的增益最小时,

信号源应输入接收机所能接收的最大功率。这些参数的变化都要在 VAR 中反映出来。

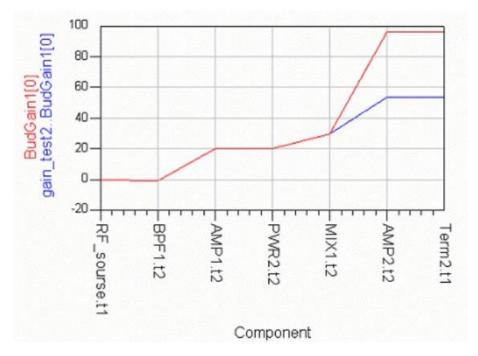


budget\_path = ["RF\_sourse.t1","BPF1.t2","AMP1.t2","PWR2.t2","MIX1.t2","AMP2.t2","Term2.t1"



BudGain
BudGain1
BudGain1=bud\_gain("50.0"budget\_path)

下图为增益预算仿真结果。



#### 打表数据为:

freq				BudGain1		omnos Ms	
	rse.t1	F1.t2	P1.t2	R2.t2	IX1.t2	P2.t2	m2.t1
2.140	-7.94	-1.000	20.000	20.000	30.000	96.000	96.000
			gain	test2Bud0	Gain1		
freq	rse.t1	F1.t2	P1.t2	R2.t2	IX1.t2	P2.t2	m2.t1
2.140	-7.94	-1.000	20.000	20.000	30.000	54.000	54.000

## 4.5 接收机传输信号的瞬态分析

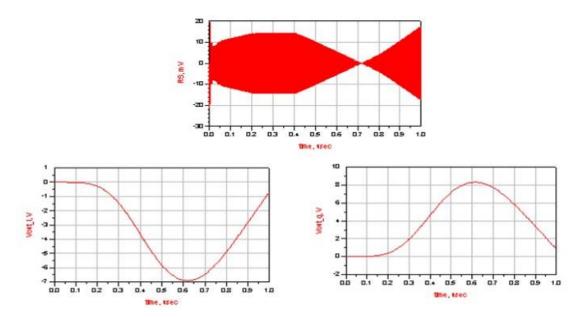
在电路图中插入 Transient simulation controller, 然后进行设置。

将仿真时间 StopTime 定为 1000nsec, 仿真的步进 MaxTimeStep 设为 1nsec, 这样的步进足够小了。另外,我们在输入端输入一个 CDMA 下行链路信号, 输入功率为-32dBm, 载频为 2140MHz ,将本振输出功率定为-20dBm。这些参数均可以很方便的在 VAR 中进行设置。





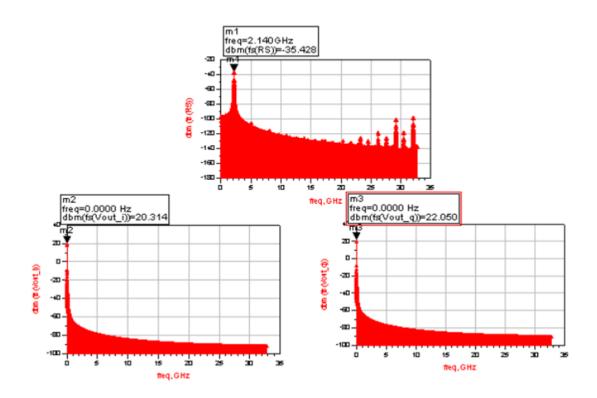
输入信号的时域特性:



仿真后在数据显示窗口中我们打开输入信号和两支路输出信号的时域图象,输入的 CDMA 信号是以 2140MHz 为载频的幅度随机变化的信号;输出

信号明显已处于零中频,而且可以看出, I支路信号与输入信号同相,Q支路信号则与 之有一定的相位差。

接下来,我们把时域特性曲线转换到频域。选择 Trace Options,然后将 Trace Expression 设定为: dBm(fs( )),这里使用了函数 fs( ),即傅立叶变换,并将数据用 dBm 表示,另外,将 Trace Type 设置为 Spectral,图像如下所示。与前面用谐波平衡进行的频域分析所得的图像相比,基带输出的信号电平相差有 1dB 左右,毕竟这里的图像是通过有限的时域信号特性转换而来的,如果瞬态仿真的时间越长,得到的信号时域特征越多,则傅立叶变换后得到的图像与频域分析的结果就越接近。



#### 5. 低中频接收机与复数滤波器

零中频接收机是将射频信号频移至零中频,从而避免镜频干扰的一种设计,但它同时存在本振泄露、闪烁噪声等问题,有效地解决这些问题是实现正确的零中频接收机的基础。

现在常用的另一种接收机为低中频接收机,即本振信号与射频信号频率不相同,移频后并非移到零中频,而是变为一个较低频率的中频信号。此时由于镜频干扰的存在,需要添加一个滤波器来对信号进行滤波,使得中频信号被保留,镜频信号被滤去。

传统的低通滤波器由于处理的是实信号,其通带关于虚轴对称,无法将两种信号区分开来。因此此处需要用到移频后的负数滤波器来抑制镜频,后文将详细讨论复数滤波器的设计与仿真。根据低中频接收机的要求,查阅相关资料得复数滤波器的一个设计指标:

中芯国际 0.18 µ m CMOS 工艺, 1.8V 电源电压;

中心频率 6MHz, 3dB 带宽 8MHz:

带内纹波小于 1dB: 动态范围高于 75dB。

## 二、 电路模块设计与仿真

#### 1. 1.0 级别二级运放设计与仿真

#### 1.1 设计指标

直流增益  $A_V(0) > 5000(73.97dB)$ ;

增益带宽积GW = 5MHz;

负载电容 $C_L = 10 pF$ ;  $\leftarrow$ 

转换速率 SR > 10V / µs; ←

输入共模范围  $ICMR = -2 \sim 1V$ ; 共模抑制比CMRR > 80dB;  $\leftrightarrow$ 输出电压摆幅 $\pm 2V$ ;  $\leftrightarrow$ 

双电源供电 $V_{DD} = 2.5V, V_{ss} = -2.5V$ ;

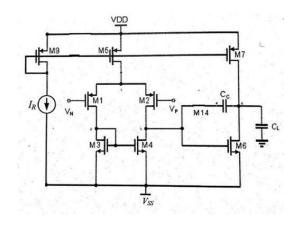
功耗  $P_{diss} \leq 2mW$ . $\leftarrow$ 

#### 1.2 总体结构与工艺

总体结构如图所示,其中 M1、M2 为差分对输入,M3、M4、M9、M7、M5 构成电流镜结构,用于提供偏置电流源,M6 为共源放大管。Cc 为补偿电容,用于增大相位裕度。采用 0.8 μ m CMOS 工艺。典型工艺参数如下:

$$\begin{split} &\mu_{n}C_{ox} = 110 \mu A / V^{2 \leftarrow 1} \\ &\mu_{p}C_{ox} = 50 \mu A / V^{2 \leftarrow 1} \\ &V_{TN} = 0.7 \pm 0.15 V \\ &V_{TP} = -0.7 \pm 0.15 V \leftarrow 1 \\ &\lambda_{n} = 0.04 V^{-1} \leftarrow 1 \\ &\lambda_{p} = 0.05 V^{-1} \leftarrow 1 \\ &L = 1 \mu m \leftarrow 1 \end{split}$$

1.3 设计方程



确保相位裕度大于 $60^{\circ}$ ,要求 $C_c \ge 0.22C_L$ 

$$\frac{g_{m6}}{g_{m2}} > 10$$

增益带宽积 
$$GBW = \frac{g_{m1}}{C_c}$$

摆率方程 
$$SR \approx \frac{I_5}{C_c}$$

差分放大级增益 
$$A_{v1} = -\frac{g_{m1}}{g_{ds2} + g_{ds4}}$$

共源放大级增益 
$$A_{v2} = -\frac{g_{m6}}{g_{ds6} + g_{ds7}}$$

总增益 
$$A_{v} = A_{v1}A_{v2} = \frac{g_{m1}g_{m6}}{(g_{ds2} + g_{ds4})(g_{ds6} + g_{ds7})}$$
 共模抑制比  $CMRR = \frac{A_{vd}}{A_{vc}} = \frac{2g_{m1}g_{m3}}{(g_{ds2} + g_{ds4})g_{ds5}}$ 

#### 共模输入范围

$$V_{cm, \max} = V_{DD} - \left| V_{DSS} \right| - \left| V_{GS1} \right| = V_{DD} - \left| V_{DSS} \right| - \sqrt{\frac{I_5}{\beta_2}} - \left| V_{TH1} \right| (\max)$$

$$V_{cm, \min} = V_{SS} + \left| V_{GS3} \right| - \left| V_{TH1} \right| (\min) = V_{SS} + \sqrt{\frac{I_5}{\beta_2}} + V_{TN3} (\max) - \left| V_{TH1} \right| (\min)$$

其中 
$$\beta_2 = \mu_p C_{ox} (\frac{W}{L})_2$$
  $\beta_3 = \mu_p C_{ox} (\frac{W}{L})_3$ 

共模抑制比 
$$CMRR = \frac{A_{vd}}{A_{vr}} = \frac{2g_{m1}g_{m3}}{(g_{dr2} + g_{dr4})g_{dr5}}$$

#### 1.4 手工设定参数

a.选定补偿电容 $C_{\mathcal{A}}$ 

由式 (2.0),将 
$$C_{L}$$
 =10pF 代入,得  $C_{c}$   $\geq$  2.2pF,取  $C_{c}$  =3pF

b.计算 $(W/L)_3$ ,  $(W/L)_4$ 

由式 (2.3), 
$$I_5 = C_C \times (SR) = (3 \times 10^{-12}) \times (10 \times 10^6) = 30 \mu A$$

由式 (2.8), 
$$\left(\frac{W}{L}\right)_3 = \frac{I_5}{\mu_n C_{ox} \left[V_{cm, \min} - V_{SS} - V_{TH3} \left(\max\right) + \left|V_{TH1}\right| \left(\min\right)\right]^2}$$

代入数据得 
$$\left(\frac{W}{L}\right)_3 = \frac{30 \times 10^{-6}}{110 \times 10^{-6} \times (-2 + 2.5 - 0.85 + 0.55)^2} = 6.8$$

不妨取 
$$(\frac{W}{L})_3 = (\frac{W}{L})_4 = 7$$

c.计算 $(W/L)_1$ ,  $(W/L)_2$ 

由式 (2.2), 
$$g_{m1} = GBW \times CC = 5 \times 10^6 \times 2\pi \times 3 \times 10^{-12} = 94.2 \mu s$$

则根据饱和区电流方程可得 
$$(\frac{W}{L})_1 = (\frac{W}{L})_2 = \frac{{g_{m1}}^2}{2\mu_p C_{ox} I_1} = \frac{{g_{m1}}^2}{\mu_p C_{ox} I_5}$$

代入数据得 
$$(\frac{W}{L})_1 = (\frac{W}{L})_2 = \frac{(94.6 \times 10^{-6})^2}{50 \times 10^{-6} \times 30 \times 10^{-6}} = 5.92$$

不妨取 
$$(\frac{W}{L})_1 = (\frac{W}{L})_2 = 6$$

d.计算(W/L)5

由式 (2.7), 
$$V_{DS5,sat} = V_{DD} - V_{cm,max} - \sqrt{\frac{I_5}{\beta_1}} - |V_{TH1}| (max)$$

代入数据得
$$V_{DS5,sat} = 2.5 - 1 - \sqrt{\frac{30 \times 10^{-6}}{50 \times 10^{-6} \times 6}} - 0.85 = 0.334$$
V

再由工作在饱和区的电流表达式得 
$$(\frac{W}{L})_5 = \frac{2I_5}{\mu_{\rm p}C_{\rm ex}V_{\rm DS5}^2} = 10.8$$

不妨取 
$$\left(\frac{W}{L}\right)_5 = 11$$

e.计算(W/L)<sub>6</sub>

由式 (2.1), 
$$g_{m6} > 10g_{m2} = 10 \times 94.2 = 942 \mu S$$

取  $g_{m6}$ =950 $\mu S$ , 并计算  $g_{m4}$ 

$$g_{m4} = 2\sqrt{\frac{\mu_p C_{ox}}{2}(\frac{W}{L})_4 I_4} = 2\sqrt{55 \times 10^{-6} \times 7 \times 15 \times 10^{-6}} = 152 \mu S$$

设 $V_{GS4} = V_{GS6}$ ,则有

$$(\frac{W}{L})_6 = (\frac{W}{L})_4 \frac{g_{m6}}{g_{m4}} = 7 \times \frac{950}{152} = 43.75$$

不妨取 
$$\left(\frac{W}{I}\right)_6 = 44$$

f.计算(W/L)<sub>7</sub>

先计算 $I_6$ 

$$I_6 = \frac{g_{\text{m6}}^2}{2 \times \mu_n C_{\text{cr}} \times (W/L)_6} = \frac{(950 \times 10^{-6})^2}{2 \times 110 \times 10^{-6} \times 44} = 93.2 \,\mu A$$

由于 M5 和 M7 栅源电压相同,故有

$$\left(\frac{W}{L}\right)_7 = \left(\frac{W}{L}\right)_5 \frac{I_7}{I_5} = 11 \times \frac{93.2}{30} = 34.17$$

不妨取
$$(\frac{W}{L})_7 = 35$$

g.计算(W/L)。

设电流源电流为
$$30\mu A$$
, 故 $(\frac{W}{I})_9 = (\frac{W}{I})_5 = 11$ 

电路各参数汇总如下表:

MOS 管	W/L	$I_D(\mu A)$
M1 、 M2	6	15
M3 、 M4	7	15
M5	11	30
M6	44	93.2
<i>M7</i>	35	93.2
<b>M</b> 9	11	30

## 1.5 增益手工设计

#### 差分放大级

$$g_{ds2} = \lambda \times I_2 = 0.75 \mu S$$

$$g_{ds4} = \lambda \times I_4 = 0.75 \mu S$$

$$g_{m1} = 94.2 \mu S$$

$$A_{v1} = -\frac{g_{m1}}{g_{ds2} + g_{ds4}} = -62.8$$

#### 共源放大级

$$g_{ds7} = \lambda \times I_7 = 4.66 \mu S$$

$$g_{ds6} = \lambda \times I_6 = 3.73 \mu S$$

$$A_{v2} = -\frac{g_{m6}}{g_{ds6} + g_{ds7}} = -113.23$$

总体增益

$$A_{v} = A_{v1}A_{v2} = \frac{g_{m1}g_{m6}}{(g_{ds2} + g_{ds4})(g_{ds6} + g_{ds7})} = 7110.84$$

## 1.6 Hspice 仿真

设计指标	设计要求	仿真结果
静态功耗	<=2mW	0.8mW
开环直流增益	>5000(73.97dB)	80.3dB
单位增益带宽	5MHz	5MHz
相位裕量	>60°	66.8°
转换速度	<b>&gt;10V/</b> μ s	<b>+8.8,-10.5V/</b> μ s
共模抑制比	>80dB	85.18dB
输出电压摆幅	±2V	-2.29~2.19V
输出共模范围	-2~1V	-2.4~1.2V

#### 2. 跨导运算器(OTA)的设计与仿真

#### 2.1 OTA 简介

跨导放大器(OTA)是一种将输入差分电压转换为输出电流的放大器,因而它是一种压控电流源。跨导放大器通常会有一个额外的电流输入端,用以控制放大器的跨导。OTA 本身是开环工作,其高阻的差分输入级、可配合负反馈回路进行工作的特性,使得跨导放大器类似于常规运算放大器。

相较于普通的二级运放,OTA 主要有以下两个优点:

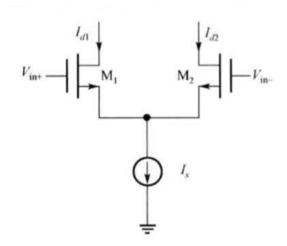
(1) 高频特性好。由于 OTA 是将电压转化为电流进行输出,相较于普通的电压型运放减少了电压增益级,有效避免了密勒电容效应的影响。因此其可以工作在更高频率,适应于射

频信号处理。

- (2) 增益可调节。如果需要调节普通二级运放的开环增益,需要对内部结构进行调整,参数进行重新设计,这在实际应用中显然是不现实的;即使是通过反馈回路来改变增益,由于电阻的规格有限,也不能做到连续调节。而 OTA 的输入电流 Ibias 的大小可以直接控制其跨导大小,改变 Ibias 即可方便调节 OTA 的增益。
- (3) 功耗小。在实际电路处理的过程中,成本是一个重要的考虑因素。OTA 相比于传统二级运放,功耗更小,更加节能。

#### 2.2 OTA 原理分析

CMOS 实现 OTA 按照输入 MOS 管的工作模式不同可以分为输入管工作在 线性区的 OTA 与输入管工作在饱和区的 OTA 两类。我们主要讨论输入管工作在饱和区的 OTA。



首先给出未进行线性化的简单 MOS 差分对的增益和线性度,其基本电路如图,输出差分电流为:

$$i_o = I_{d1} - I_{d2} = V_{in} \sqrt{2\beta I_s - \beta^2 V_{in}^2}$$

式中,差分输入电压 vin =(vin+) -(vin-)。进行泰勒展开有:

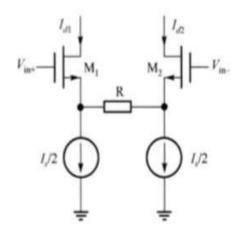
$$\dot{\mathbf{i}}_{o} \approx \left(\frac{\partial \dot{\mathbf{i}}_{o}}{\partial V_{in}}\big|_{v_{in}=0}\right) v_{in} + \frac{1}{6} \left(\frac{\partial^{3} \dot{i}_{0}}{\partial^{3} v_{in}}\big|_{v_{in}=0}\right) v_{in}^{3} = g_{m} v_{in} - \frac{\beta^{2}}{2g_{m}} v_{in}^{3}$$

其等效跨导gm 和线性度 IIP3 分别为:

$$g_{m} = \sqrt{2\beta I_{s}}$$

$$IIP3 = \frac{8g_{m}^{2}}{3\beta^{2}}$$

由于跨导单元是开环工作,因此这种结构的最大问题是跨导器的线性跨导信号输入范围。当使用跨导单元构建滤波器时,需要对 OTA 进行线性化。此处采用的线性化方法为加入源退化电阻,其电路图如图所示。



加入源退化电阻后,输出差分电流为:

$$i_o = I_{d1} - I_{d2} = (v_{in} - i_o R_s) \sqrt{2\beta I_s - \beta^2 (v_{in} - i_o R_s)^2}$$

对其进行泰勒展开并取前两项:

$$\dot{\mathbf{i}}_{o} \approx \left(\frac{\partial \dot{\mathbf{i}}_{o}}{\partial \mathbf{v}_{in}}\big|_{\mathbf{v}_{in}=0}\right) v_{in} + \frac{1}{6} \left(\frac{\partial^{3} \dot{\mathbf{i}}_{0}}{\partial^{3} v_{in}}\big|_{v_{in}=0}\right) v_{in}^{3} = \frac{1}{1 + g_{m} R_{s}} g_{m} v_{in} - \frac{1}{\left(1 + g_{m} R_{s}\right)^{4}} \frac{\beta^{2}}{2g_{m}} v_{in}^{3}$$

其等效跨导 Gm 和线性度 IIP3 分别为:

$$G_{\rm m} = \frac{g_{\rm m}}{1 + g_{\rm m} R_{\rm s}}$$

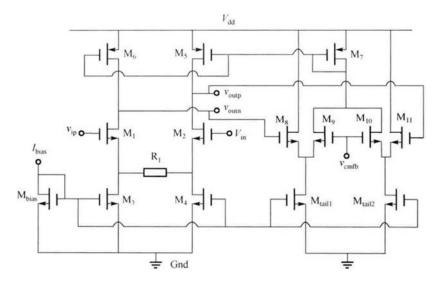
$$IIP3 = \frac{8g_{\rm m}^2}{3\beta^2} (1 + g_{\rm m} R_{\rm s})^3$$

通过加入源退化电阻前后的跨导和线性度公式可以看出,源退化电阻增加了线性度的同时降低了差分对的等效跨导。假设 gmRs =9,那么等效跨导线性化后变为线性化前的 1/10,而线性度可以提高 1000 倍。

#### 2.3 OTA 电路设计

在实际应用中,我们选用带源退化电阻的差分对跨导结构作为 OTA 的主要部分。由于其输出共模电压不稳定,因此需要搭配共模反馈电路一同使用。完整电路图如图所示。

根据本次专题研究参考书中设计的 OTA 指标要求,列出各元件参数如下:



其中,Ibias 为外部输入的偏置电流,可以用来控制内部各 mos 管的电流大小,从而实现对等效跨导的调节; Mbias、Mtail1、Mtail2、M3、M4、M5、M6、M7构成电流镜结构,作为各 mos 管的偏置电流源; M1、M2 为差分对输入管,用于实现差分对跨导的基本功能; M8、M9、M10、M11组成共模反馈,用于给输出端提供稳定的共模电压 Vcmfb。

共模反馈电路的工作原理如下: 当输入电压 Vin 增大时, M2 电流增大,则 M8 电流减小。由于 Mbias 电流恒定,则 M9 电流增大,M7 电流也增大。因此 VGS7 增大,VGS6 增大。此时 Vout 就会减小,起到负反馈的作用。

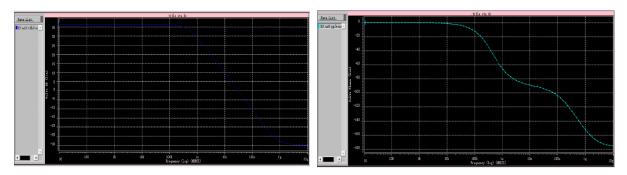
根据本次专题研究参考书中设计的 OTA 指标要求,列出各元件参数如下:

$$R_1$$
 9000  $M_{
m bias}$  n18 W=20u L=1u $^{
m cl}$   $M_1$  (  $M_2$  ) n18 W=75u L=2u $^{
m cl}$   $M_3$  (  $M_4$  ) n18 W=20u L=1u $^{
m cl}$   $M_5$  (  $M_6$  、  $M_7$  ) p18 W=158u L=2u $^{
m cl}$   $M_8$  (  $M_9$  、  $M_{10}$  、  $M_{11}$  ) n18 W=75u L=2u $^{
m cl}$   $M_{
m tail1}$  (  $M_{
m tail2}$  ) n18 W=20u L=1u $^{
m cl}$ 

#### 2.4 OTA 电路仿真

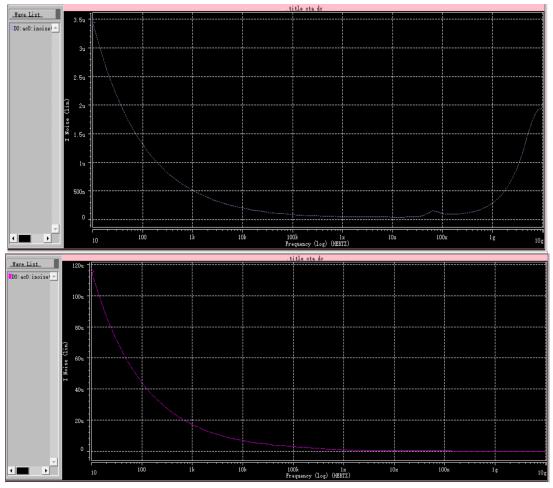
```
≡ OTA_DC.sp
      .title OTA_DC
      .SUBCKT OTA Ibias gnd vcmfb vdd vin vip voutn voutp
      R1 net39 net29 9000
     Mbias Ibias Ibias gnd gnd n18 W=20u L=1u M=1
     M1 voutn vip net39 gnd n18 W=75u L=2u M=1
     M2 voutp vin net29 gnd n18 W=75u L=2u M=1
     M3 net39 Ibias gnd gnd n18 W=20u L=1u M=1
     M4 net29 Ibias gnd gnd n18 W=20u L=1u M=1
     M5 voutp net0124 vdd vdd p18 W=158u L=2u M=1
     M6 voutn net0124 vdd vdd p18 W=158u L=2u M=1
     M7 net0124 net0124 vdd vdd p18 W=158u L=2u M=1
     M8 vdd voutn net065 gnd n18 W=75u L=2u M=1
     M9 net0124 vcmfb net065 gnd n18 W=75u L=2u M=1
     M10 net0124 vcmfb net053 gnd n18 W=75u L=2u M=1
     M11 vdd voutp net053 gnd n18 W=75u L=2u M=1
     Mtail1 net065 Ibias gnd gnd n18 W=20u L=1u M=1
     Mtail2 net053 Ibias gnd gnd n18 W=20u L=1u M=1
      .ENDS
     x1 Ibias gnd vcmfb vdd vin vip voutn voutp OTA
     Iibias vdd ibias 100u
     vvcmfb vcmfb gnd 0.9
     vvdd vdd 0 1.8
      vgnd gnd 0 0
      vvin vin 0 0.9 ac 1 0
      vvip vip 0 0.9 ac 1 180
     .tf v(voutn) vvin
     .noise v(voutp) vvip 10
      .lib 'E:\EE\project\spice\2.0\ms018.lib' tt
     .ac dec 10 10 10g
     .option post accurate probe
      .probe noise inoise onoise
     .probe vdb(voutn) vp(voutn)
```

#### 交流小信号仿真:



可以看出,OTA 的单位增益带宽约为 31.62MHz,通带内增益为 36.55dB,相位裕度为约为 86.22°,符合稳定工作的要求。

也可以输出 OTA 的噪声特性如图:



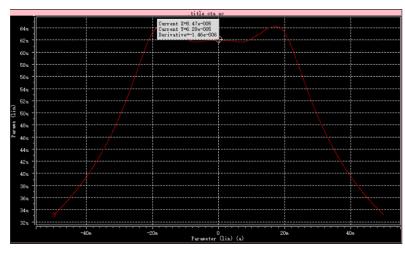
从图中可以看出,在滤波器的中心频率 6MHz 左右,输出噪声约为 104nV/Hz,等效输入噪声约为 42nV/Hz,对输出结果干扰较小。

408	****	small-signal transfer	characteristi	CS	
409					
410	v(	voutn)/vvin			33.5990
411	in	vvin		1.000e+20	
412	ou	tput resistance at v(vou	tn)		204.3222k

可以从中读出,OTA 单边增益约为 33.6dB,输入阻抗为 1e20,输出阻抗 204.32k。 直流仿真:

```
■ OTA_AC.sp

      .title OTA AC
      .SUBCKT OTA Ibias gnd vcmfb vdd vin vip voutn voutp
      R1 net39 net29 9000
     Mbias Ibias Ibias gnd gnd n18 W=20u L=1u M=1
     M1 voutn vip net39 gnd n18 W=75u L=2u M=1
     M2 voutp vin net29 gnd n18 W=75u L=2u M=1
     M3 net39 Ibias gnd gnd n18 W=20u L=1u M=1
     M4 net29 Ibias gnd gnd n18 W=20u L=1u M=1
     M5 voutp net0124 vdd vdd p18 W=158u L=2u M=1
     M6 voutn net0124 vdd vdd p18 W=158u L=2u M=1
     M7 net0124 net0124 vdd vdd p18 W=158u L=2u M=1
     M8 vdd voutn net065 gnd n18 W=75u L=2u M=1
     M9 net0124 vcmfb net065 gnd n18 W=75u L=2u M=1
     M10 net0124 vcmfb net053 gnd n18 W=75u L=2u M=1
     M11 vdd voutp net053 gnd n18 W=75u L=2u M=1
     Mtail1 net065 Ibias gnd gnd n18 W=20u L=1u M=1
     Mtail2 net053 Ibias gnd gnd n18 W=20u L=1u M=1
      . ENDS
21
      x1 Ibias gnd vcmfb vdd vin vip voutn voutp OTA
      Iibias vdd ibias 100u
      vvcmfb vcmfb gnd 0.9
      vvdd vdd 0 1.8
      vgnd gnd 0 0
      vvin vin 0 '-a/2+0.9'
      vvip vip 0 'a/2+0.9'
      .lib 'E:\EE\project\spice\2.0\ms018.lib' tt
      .dc a -50.001m 50.001m 0.01m
      .probe gm=par('i(x1.R1)/(v(vip)-v(vin))')
      .option post accurate probe
```



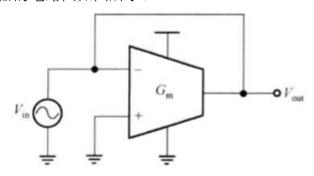
可以看出,输入信号在±9mV 范围内时,跨导值 Gm 基本保持恒定,大小为 61.9uS。

#### 三、 OTA 与滤波器设计

#### 1. 有源电阻与有源电感

#### 1.1 有源可调电阻器

由于电阻器在集成电路中需要占用大量的芯片面积,相对应的,晶体管占用芯片面积较少, 因此,用有源器件代替无源器件成为电路设计者用来节省面积的首选。用跨导器有源模拟电 阻器,高频性能较好。又因为跨导器的跨导具有联系可调节性,从而使得电阻也有可调节的 特点。其实现有源电阻器的电路图如图所示:



对该结构进行分析可以得出:

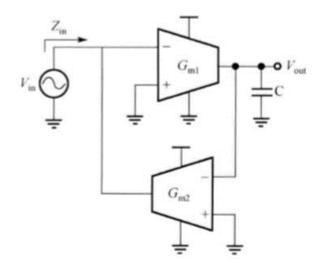
$$I_{\text{out}} = -G_{\text{m}} V_{\text{in}} = -I_{\text{in}}$$

$$R_{eq} = V_{in} / I_{in} = 1 / G_{m}$$

因此该有源电阻器的电阻值即为跨导器等效跨导的导数。改变跨导器输出电流时,也可以改变等效电阻器的阻止。

#### 1.2 有源电感器

在芯片中,由于电感器会占用非常大的面积,导致较高的成本。同时,电感值也无法做得很大,为设计电路带来了诸多限制。因此,可以利用跨导器 Gm 和电容器来设计电感。Gm 可以连续调节,便于改变 L 的大小。用 Gm 和电容器实现的有源电感器电路图所示。



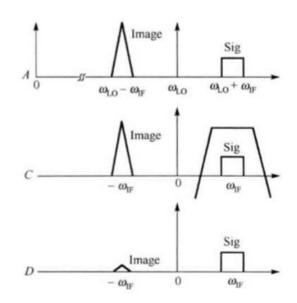
对两个跨导放大器进行虚短虚断分析,可以计算出其等效电感:

$$Z_{\rm in} = V_{\rm in} / I_{\rm in} = \frac{sC}{G_{m1}G_{m2}}$$

$$L = \frac{C}{G_{m1}G_{m2}}$$

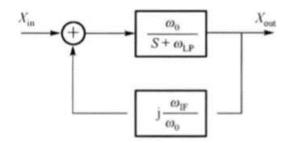
#### 2. 复数滤波器原理

对于低中频接收机,射频信号通过正交的本振信号进行下变频后,所需信号和镜像信号会分列于虚轴的两侧。而传统滤波器的滤波特性是关于虚轴对称的,无法在保留原信号的前提下滤去镜频信号。此时就需要一个在频域上非虚轴对称的滤波器来对信号进行滤波,从而滤除镜像信号来得到所需要的信号。这种滤波器由于在时域上表现为复数形式,被称为复数滤波器。



复数滤波器也分有源和无源两种。无源的复数滤波器主要采用 RC-CR 移相网络来实现,电路结构比较简单,但是会增加链路损耗,也不具备通道选择功能。有源的复数滤波器在移除镜像信号的同时,也可以起到通道选择的作用。因此,本次专题研究中使用有源复数滤波器进行滤波。

有源复数滤波器的设计通常是通过低通滤波器进行频移来得到,其传递函数结构如图所示。



以一阶低通滤波器为例,其传输函数 H(s) 关于虚轴对称。

$$H(s) = \frac{\omega_0 \leftarrow}{S + \omega_{LP} \leftarrow}$$

而我们希望得到的复数滤波器应当是关于中频 wIF 对称的。

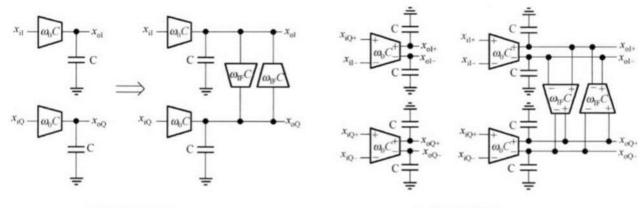
$$H(s)_{CF} = \frac{\omega_0^{\leftarrow}}{S - j\omega_{IF} + \omega_{LP}}$$

为了实现这个频率的移动,需要在原有的低通滤波器的基础上加上一个负反馈模块,即:

$$X_{\text{out}} = \frac{\omega_0}{S + \omega_{TP}} (X_{in} + j \frac{\omega_{IF}}{\omega_0} \cdot X_{out})$$

$$X_{\text{out}} = X_{in} \cdot \frac{\omega 0}{S - j\omega_{IF} + \omega_{LP}}$$

要实现这个有源复数滤波器 ,可以采用有源 RC 滤波器和 Gm-C 滤波器两种结构。由于在射频接收机应用中,功耗是一个着重考虑的重要指标,而 Gm-C 滤波器的功耗更低,应用更广,因此此处采用 Gm-C 滤波器进行复数滤波器的设计。其基本结构如图所示。



(a) 单端实现方式

(b) 差分实现方式

从单端输出来看,如果没有移频单元,则有:

$$X_{\text{ol}} = X_{\text{il}} \cdot \frac{\omega_0}{\text{s}}$$
$$X_{\text{oQ}} = X_{\text{iQ}} \cdot \frac{\omega_0}{\text{s}}$$

为了达到移频效果,在 IQ 两路输出之间各接入一个移频跨导单元,则输出变为:

$$\begin{split} X_{\text{ol}} &= (X_{\text{il}} \cdot \omega_0 C \text{-} X_{\text{oQ}} \cdot \omega_{\text{IF}} C) \cdot \frac{1}{\text{sC}} \\ X_{\text{oQ}} &= (X_{\text{iQ}} \cdot \omega_0 C \text{+} X_{\text{ol}} \cdot \omega_{\text{IF}} C) \cdot \frac{1}{\text{sC}} \end{split}$$

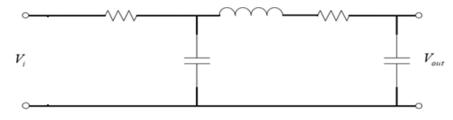
将两路输出相加可以得到单端输出:

$$X_{\text{o}} = X_{\text{ol}} + jX_{\text{oQ}} = \frac{\omega_0}{\text{s-j}\omega_{IF}} \cdot X_{\text{i}}$$

由公式可以看出,实现了对低通滤波器的移频。如果采用双端输入输出结构,则电路如图(b) 所示 ,同理可以推导出移频公式。

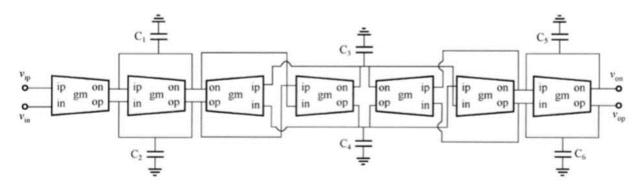
#### 3. 低通滤波器设计与仿真

由于 N 阶复数滤波器的综合过程是通过 N 阶有源低通滤波器进行频移得到的,而且在设计中通常需要高阶的复数滤波器来满足镜像抑制比的要求,因此本次实验中采用三阶低通滤波器进行构建。其电路图如下图 $^1$ 所示。



<sup>1</sup> 注,上面的电路图经周老师纠正有误。电感应在两侧,中间为电容,呈 T 型结构

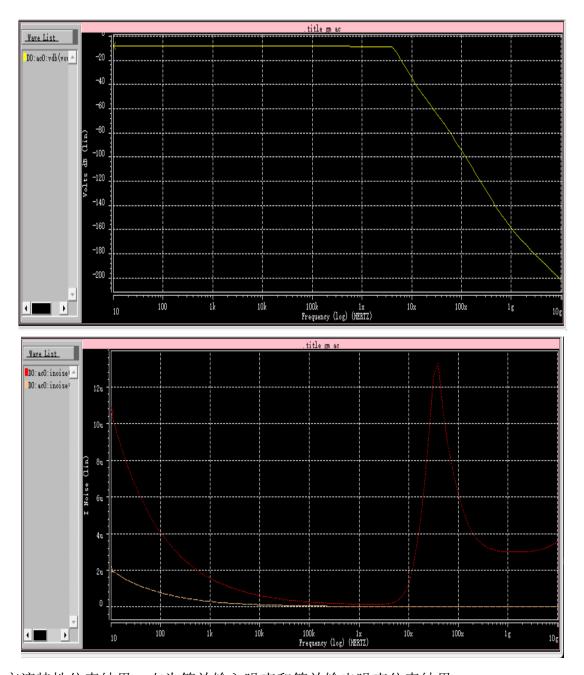
如果用上文提到的有源可调电阻器和有源电感器对这些无源器件进行替代,则可以得到如下电路图。



根据以上电路图,可以编写 Hspice 交流仿真代码如下图所示。

```
≡ gm_ac.sp

       .title gm_ac
       .SUBCKT OTA Ibias gnd vcmfb vdd vin vip voutn voutp
      R1 net39 net29 9000
      Mbias Ibias Ibias gnd gnd n18 W=20u L=1u M=1
M1 voutn vip net39 gnd n18 W=75u L=2u M=1
      M4 net29 Ibias gnd gnd n18 W=20u L=1u M=1
M5 voutp net0124 vdd vdd p18 W=158u L=2u M=1
      M7 net0124 net0124 vdd vdd p18 W=158u L=2u M=1
M8 vdd voutn net065 gnd n18 W=75u L=2u M=1
      Mtail1 net065 Ibias gnd gnd n18 W=20u L=1u M=1
      Mtail2 net053 Ibias gnd gnd n18 W=20u L=1u M=1
       .SUBCKT gm_c_3th_lowpass Ibias gnd vcmfb vdd vin_I vin_IB vout_I vout_IB
      XI45 Ibias gnd vcmfb vdd net055 net056 net056 net055 / OTA
      XI49 Ibias gnd vcmfb vdd vout_IB vout_I net84 net83 / OTA
      XI46 Ibias gnd vcmfb vdd net056 net055 net84 net83 / OTA
      XI47 Ibias gnd vcmfb vdd net84 net83 vout_I vout_IB / OTA
      XI1 Ibias gnd vcmfb vdd vin_IB vin_I net056 net055 / OTA
      XI44 Ibias gnd vcmfb vdd net83 net84 net056 net055 / OTA
      XI48 Ibias gnd vcmfb vdd vout_IB vout_I vout_I vout_IB/ OTA
      CC4 net83 gnd 4.331p
      CC6 vout_IB gnd 8.815p
      x1 Ibias gnd vcmfb vdd vin_I vin_IB vout_I vout_IB gm_c_3th_lowpass
      Iibias vdd ibias 700u
      vvdd vdd 0 1.8
      vgnd gnd 0 0
      vvcmfb vcmfb 0 0.9
      vvin_I vin_I 0 0.9 ac 1 0
      vvin_IB vin_IB 0 0.9 ac 1 180
       .option post accurate probe nomod captab
```



左为交流特性仿真结果, 右为等效输入噪声和等效输出噪声仿真结果。

从结果图中可以看到,通带内增益约为-8dB,带内增益平摊。-3dB 带宽约为 4MHz。而在 4MHz 时,等效输入噪声为 212,等效输出噪声为 46.9.

查看仿真 lis 文件:

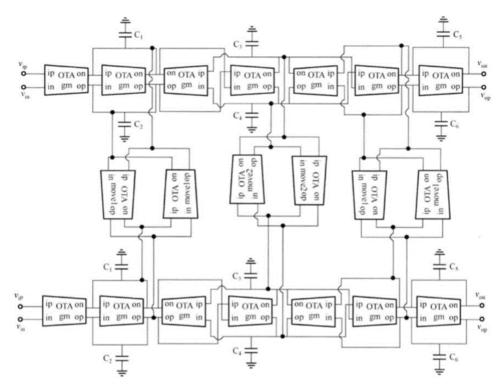
可以读出单边增益为-190m,输入阻抗 1e20,输出阻抗为 1.7875k。

#### 4. 复数滤波器的设计与仿真

在完成低通滤波器的基础上,只需要在每个移频电容和电感处加入移频单元即可完成复数滤波器。在实际设计中,为降低跨导设计难度,低通滤波器中的每个跨导值都相同,而起移频 作用的跨导则由该节点的电容值和复数滤波器的中心频率决定,即:

$$g_{mi} = \omega_{IF} C_i$$

因此,改变跨导单元的跨导值以及移频节点的电容值即可改变移频的频率。完整电路图设计如下。



在设计电路之前,首先需要对三个移频模块的跨导值进行计算,来确定其源退化电阻值。

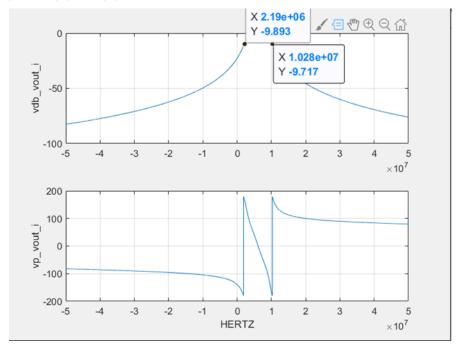
$$g_{mi} = \omega_{IF} C_i$$

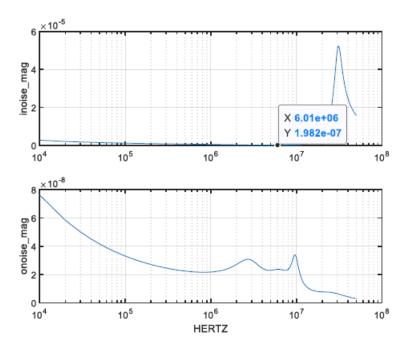
$$G_{\rm m} = \frac{g_{\rm m}}{1 + g_{\rm m} R_{\rm s}}$$

由移频 6MHz 来计算和仿真尝试可得, $R1=2000\,\Omega$   $R2=4000\,\Omega$ 。可以建立仿真网表如下:

```
.SUBCKT The frequency move 1 Ibias gnd vcmfb vdd vin vip voutn voutp
R1 net39 net29 2000
.ENDS
.SUBCKT OTA frequency_move_2 Ibias gnd vcmfb vdd vin vip voutn voutp
R1 net39 net29 4000
.ENDS
.SUBCKT gyrator3 Ibias cap_connect_1 cap_connect_2 gnd vcmfb vdd vin vip voutn voutp
XI37 Ibias gnd vcmfb vdd vin vip cap_connect_1 cap_connect_2 OTA_gm
XI38 Ibias gnd vcmfb vdd cap connect 2 cap connect 1 vin vip OTA gm
XI39 Ibias gnd vcmfb vdd voutp voutn cap_connect_1 cap_connect_2 DTA gm
XI40 Ibias gnd vcmfb vdd cap_connect_1 cap_connect_2 voutn voutp OTA_gm
. ENDS
.SUBCKT GM_c_3th_bandpass Ib1 Ib2 Ib3 Ib4 Ib5 Ib6 Ibias Ibias1 Ibias1_b Ibias_b gnd
XI78 Ib1 gnd vcmfb vdd net143 net144 net120 net119 OTA_frequency_move_1
XI79 Ib2 gnd vcmfb vdd net120 net119 net144 net143 OTA frequency move 1
XI80 Ib5 gnd vcmfb vdd net2 net1 net1b net2b / OTA_frequency_move_2
XI81 Ib6 gnd vcmfb vdd net1b net2b net1 net2 / OTA_frequency_move_2
XI82 Ib3 gnd vcmfb vdd vout_IB vout_I vout_Q vout_QB OTA_frequency_move_1
XI83 Ib4 gnd vcmfb vdd vout_Q vout_QB vout_I vout_IB OTA_frequency_move_1
XI72 Ibias1 net1 net2 gnd vcmfb vdd net144 net143 vout IB vout I / gyrator3
XI73 Ibias1_b net1b net2b gnd vcmfb vdd net120 net119 vout_QB vout_Q / gyrator3
XI76 Ibias_b gnd vcmfb vdd net119 net120 net120 net119 / OTA_gm
XI75 Ibias_b gnd vcmfb vdd vin_QB vin_Q net120 net119 / OTA_gm
XI74 Ibias_b gnd vcmfb vdd vout_QB vout_Q vout_Q vout_QB / OTA_gm
XI71 Ibias gnd vcmfb vdd vin_IB vin_I net144 net143 / OTA_gm
XI45 Ibias gnd vcmfb vdd net143 net144 net144 net143 / OTA_gm
XI48 Ibias gnd vcmfb vdd vout_IB vout_I vout_I vout_IB / OTA_gm
.ENDS
```

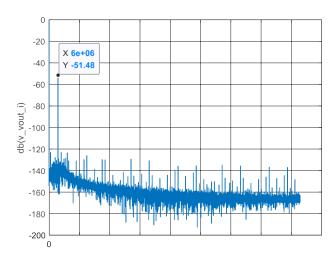
#### 首先进行交流特性仿真, 仿真结果如下图所示。





由仿真结果可以看出,复数滤波器-3dB 带宽为 2.2MHz~10.2MHz,即中心频率被移频到了 6MHz 处,与理论结果相符。在频率为 6MHz 时,等效输入噪声为 198。

完成交流特性仿真后,可以进行 FFT 仿真来验证频谱精度,仿真结果为:带内信号频谱为-51.5dB,噪声底板约为-130dB,动态范围约为 80dB,符合设计要求。



## 四、 项目总结

- ADS 无汉化,上手并不容易;
- 参考书目与网上资料并不是 100%正确,例如蒋学长的 ADS 仿真中,G5 不应该是 24 而 是 66,RF\_pwr 为-108;
- SPICE 仿真出图后,操作不熟练,读数据用 cusor 后不会消除,只能读一下删一下;

- 电路级仿真理解欠佳,更多的是照猫画虎;
- 原计划的预算增益仿真和瞬态信号仿真没有按时完成,会在报告里补上;
- 由于回家后阳性持续发烧头痛不解,导致耽误了不少时间。

## 五、 参考文献

- 1. 可调带宽低功耗超带宽 Gm c 低通滤波器的研究与设计 东尚清
- 2. CMOS 模拟集成电路设计与仿真实例——基于 Hspice
- 3. CMOS 电路模拟与设计-基于 Hspice
- 4. HSPICE 的使用
- 5. ADS 射频电路设计基础与典型应用
- 6. ADS 应用详解-射频电路设计与仿真