2.任意波形发生电路

设计任意波形发生器电路，包括参数配置电路，相位计算电路，波形映射电路、波形控制电路。题目包含基本要求和发挥部分。题目不涉及实体硬件电路，所有功能的设计及仿真均在EDA开发环境中实现，竞赛根据总体设计框图及说明、各个模块电路设计说明、时序说明、仿真结果、资源报告、设计总结和程序源代码评定成绩。

1. **任务**

设计一个任意波形发生电路，产生正弦波、锯齿波、三角波和矩形脉冲等，对于正弦波，实现扫频功能，模拟存在多普勒效应下的正弦波形。对于矩形脉冲波形，实现脉冲占空比可调。

任意波形发生电路的基本结构如图1所示。主要包括控制和DDS两个部分。DDS是波形产生的核心部分，通过相位累加和波形查表两个模块组成。控制部分主要完成通过对频率控制字*FW*和相位控制字*PW*的配置实现正弦波扫频控制和脉冲占比控制。



图1 任意波形发生电路的基本结构框图

1. **要求**
2. **器件采用CycloneII EP2C35F672C6。**
3. **基本要求**
4. 设计DDS电路：
5. DDS工作时钟*fs*为100MHz；
6. DDS能够产生正弦、锯齿波、三角波和矩形脉冲波；
7. 各个波形的相位和频率均可配置。
8. 实现要求：内部ROM的查询深度不少于1024，顶层模块如图2所示，其中sel信号为多路输出选通信号，当为二进制“00”时输出正弦波，当为二进制“01”时输出锯齿波，当为二进制“10”时输出三角波，当为二进制“11”时输出矩形脉冲波形。freq\_w为频率控制字，位宽位宽为32位，pha\_w为相位控制字，位宽为32位，wave\_o1为波形输出，位宽为16。



图2

1. 设计扫频控制模块
2. 实现两种扫频模式，分别是线性扫频和正弦扫频；
3. 线性扫频模式，以输出频率1MHz为例，线性扫频起始频率为，以1kHz/us的扫描速度，线性扫描至最大频偏+100kHz，再以-1kHz/s的扫描速度，扫描至最小频偏-100kHz，扫描轨迹可视为三角波，扫频过程循环往复，扫描轨迹尽可能连续；
4. 正弦扫频模式，即扫频轨迹为正弦曲线，扫频范围同样为[-100kHz,+100kHz]，最大扫描速率为1kHz/us。同样，扫描轨迹尽可能连续。
5. 实现要求：顶层模块如图3所示，rst为复位信号，‘0’有效，sel为扫频模式选择，‘1’为线性扫频，‘0’为正弦波扫频。wave\_o2为扫频波形输出，位宽为16位。ctrl\_o为扫频控制波形，位宽为32位。



图3

1. 设计占空比控制模块
2. 分别以1/2， 1/4两种占空比输出矩形脉冲波形，脉冲波形的频率为5MHz；
3. 以1/3、1/7两种占空比输出矩形脉冲波形，脉冲波形的频率同上；
4. 尽量保证占空比的精度。
5. 实现要求：顶层模块如图4所示，rst为复位信号，‘0’有效，sel为多路选通信号，“00”为占空比为1/2的矩形脉冲波形，“01”为占空比为1/4的矩形脉冲波形，“10”为占空比为1/3的矩形脉冲波形，“11”为占空比为1/7的矩形脉冲波形，wave\_o3为输出的矩形脉冲，位宽为1。



图4

1. **发挥部分**
2. 要求扫频模式可配置，扫频参数可配置：
3. 扫频模式可配置为线性扫频和正弦扫频两种方式；
4. 线性扫频，扫频范围和扫频速度可配置，扫频范围配置可限制在[-200kHz, +200kHz]，扫频速度配置可限制在[-4kHz/us, +4kHz/us]；
5. 正弦扫频，扫频范围和扫频最高速度可配置，扫频范围配置可限制在[-200kHz, +200kHz]，扫频速度配置可限制在[-4kHz/us, +4kHz/us]。
6. 实现要求：顶层模块如图5所示，rst为复位信号，‘0’有效，sel为‘1’输出线性扫频波形，sel为‘0’输出正弦扫频波形，scan\_r为扫频范围输入，位宽为18，最小表示量为1Hz，scan\_v为扫频速率，位宽为12，最小表示量为1Hz/us。Wave\_o4为输出扫频波形，位宽为16，ctrl\_o为扫频控制波形，位宽为16位。



图5

1. 要求矩形脉冲波形的占空比可连续可调。

实现要求：顶层模块如如6所示，rst为复位信号，‘0’有效，pul\_r为占空比输入，位宽为10，10位均为小数位，即最小量为1/1024。wave\_o5为输出矩形脉冲波形，位宽为16。



图6

1. **说明**

DDS简介。DDS的核心是相位累加器和ROM查找表。在系统时钟*fs*的控制下，相位累加器对频率控制字进行线性累加*FW*，输出的和再与相位控制字*PW*相加后作为地址，对ROM进行查表。其中

1. **评分标准**

|  |  |  |  |
| --- | --- | --- | --- |
| 设计报告 | 项目 | 主要内容 | 分值 |
| 系统方案 | 方案选择、论证 | 4 |
| 理论分析与计算 | 进行必要的分析、计算 | 4 |
| 电路与程序设计 | 电路设计  程序设计 | 4 |
| 测试方案与测试结果 | 表明测试方案和测试结果 | 4 |
| 设计报告结构及规范性 | 表格的规范性 | 4 |
| 小计 |  | **20** |
| 基本要求 | 完成第（1）项目 | | 30 |
| 完成第（2）项目 | | 15 |
| 完成第（3）项目 | | 15 |
| 小计 | | **60** |
| 发挥部分 | 完成第（1）项目 | | 10 |
| 完成第（2）项目 | | 10 |
| 小计 | | **20** |
| 总分 | | | **100** |

实验报告内容：

1. 设计思路概述

2. 总体设计框图及详细说明（针对每一个顶层实体分别说明）

3. 模块设计框图、引脚说明、相关时序

4. 代码及必要注释

5. 仿真结果及分析

6. 结论及资源和时序情况说明

7. 其它需要说明的内容