



郑州大学
ZHENGZHOU UNIVERSITY



中国科学院计算技术研究所
INSTITUTE OF COMPUTING TECHNOLOGY, CHINESE ACADEMY OF SCIENCES



DUET:一种基于FPGA加速的软硬件联合 Difftest RISC-V 芯片敏捷验证框架

张寿林^{1,2} 张子卿² 包云岗² 石侃²

¹郑州大学

²中国科学院计算技术研究所

2024.8.21

目录

- 背景
- DUET架构
- 性能评估
- 总结

背景

- **敏捷验证方法成为处理器开发的迫切需要**

- 处理器验证成为开发过程中的主要瓶颈
- RISC-V处理器支持多种扩展，带来更复杂的验证需求

- **协同仿真**

- 构建一个同时运行处理器及参考模型，支持模型间通信的结构框架。
- 处理器实时传递微结构状态，与参考模型进行比对

- **DiffTest^[1]**

- 开源的指令级在线协同仿真框架
- 基于体系结构状态和指令集规范对处理器核的执行精确性进行验证
- 提供指令级别的错误定位能力

```
1: while !cpu.is_end():
2:     try:
3:         cpu.exec(1)
4:     except:
5:         cpu.handle_exception()
6:     sync(CPU_TO_REF)
7:     try:
8:         ref.exec(1)
9:     except:
10:        ref.handle_exception()
11:    compare_state(ref, cpu)
```

[1] MICRO'22: Towards Developing High Performance RISC-V Processors Using Agile Methodology

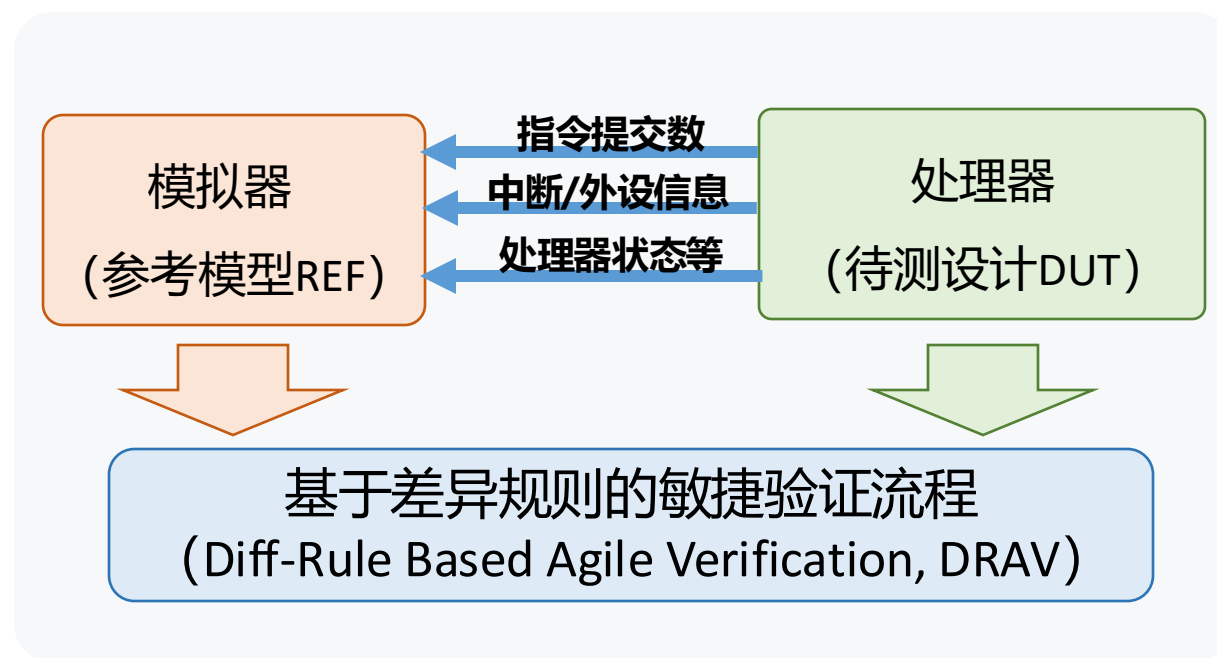
背景

• DiffTest

- DiffTest提出一种基于差异规则的敏捷验证流程（DRAV），围绕指令集架构（ISA）设计17类处理器检查状态。
- 参考模型(REF)：ISA 模拟器
 - 如NEMU
- 待测模型(DUT)：软件 RTL仿真器
 - 如Verilator

• 验证流程

- 处理器仿真
- 处理器向模拟器提交指令/同步
- 模拟器执行相同指令
- 比较二者状态，报错或继续



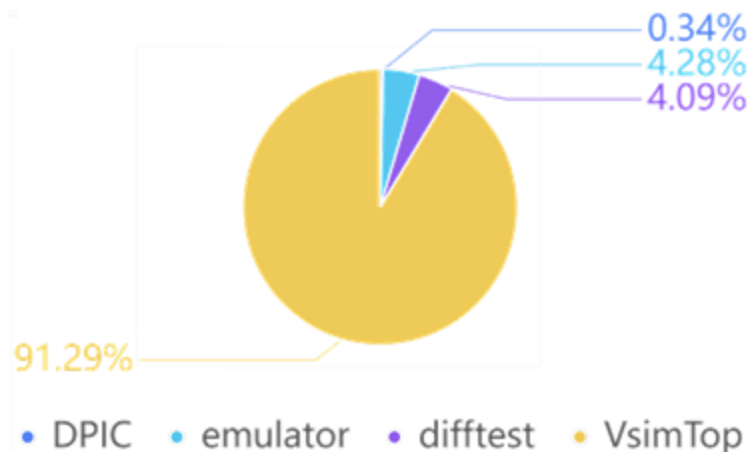
背景

- **软件仿真成为协同仿真过程中的重要瓶颈**

- 通过软件方法仿真大规模电路设计需要耗费大量的时间
- 数字电路仿真缺乏并行性，难以利用并行计算方法和硬件

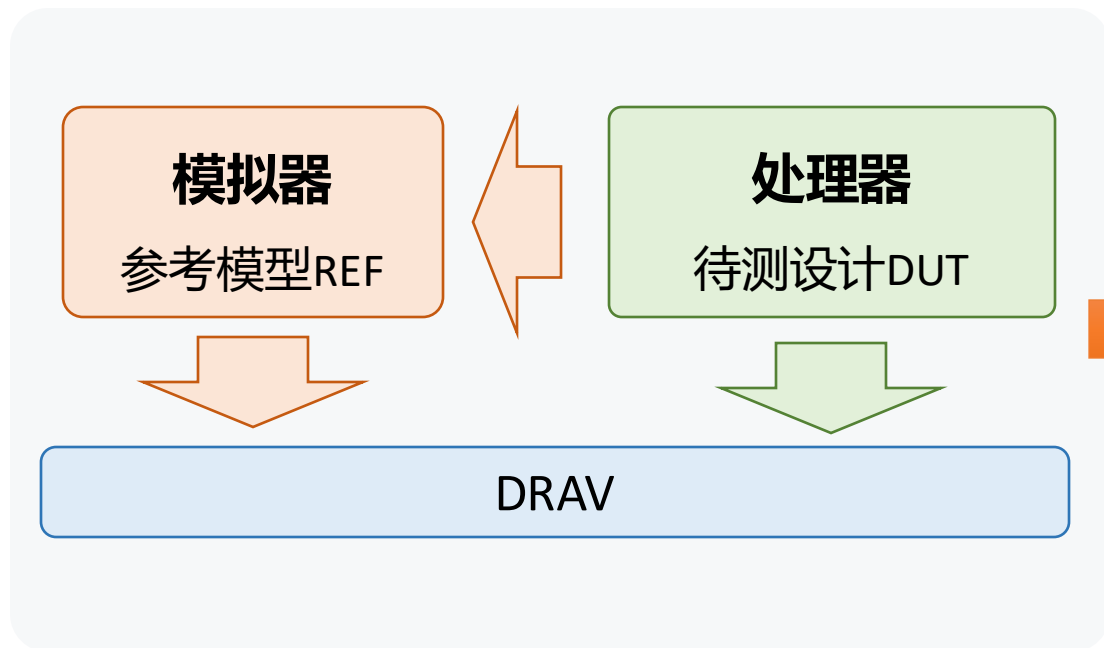
- **实例：通过DiffTest对NutShell进行仿真过程的耗时分解**

- Nutshell：由 OSCP(大学开源芯片项目)团队开发的一款RISC-V处理器
- 使用perf工具对DiffTest主要流程的耗时进行分析
- DUT的软件仿真(VSimTop)占据绝大部分时间

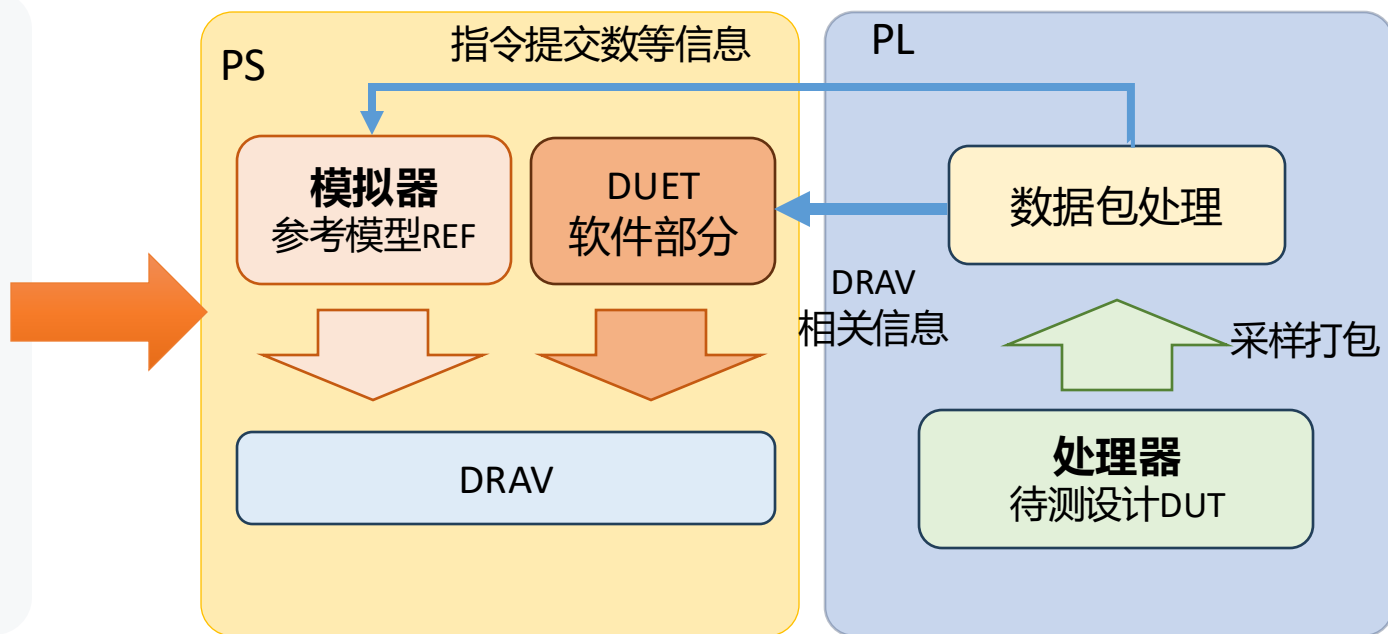


- emulator: 4.28%
- DPIC: 0.34%
- difftest: 4.09%
- VsimTop: 91.29%

我们的方法



DiffTest方法设计



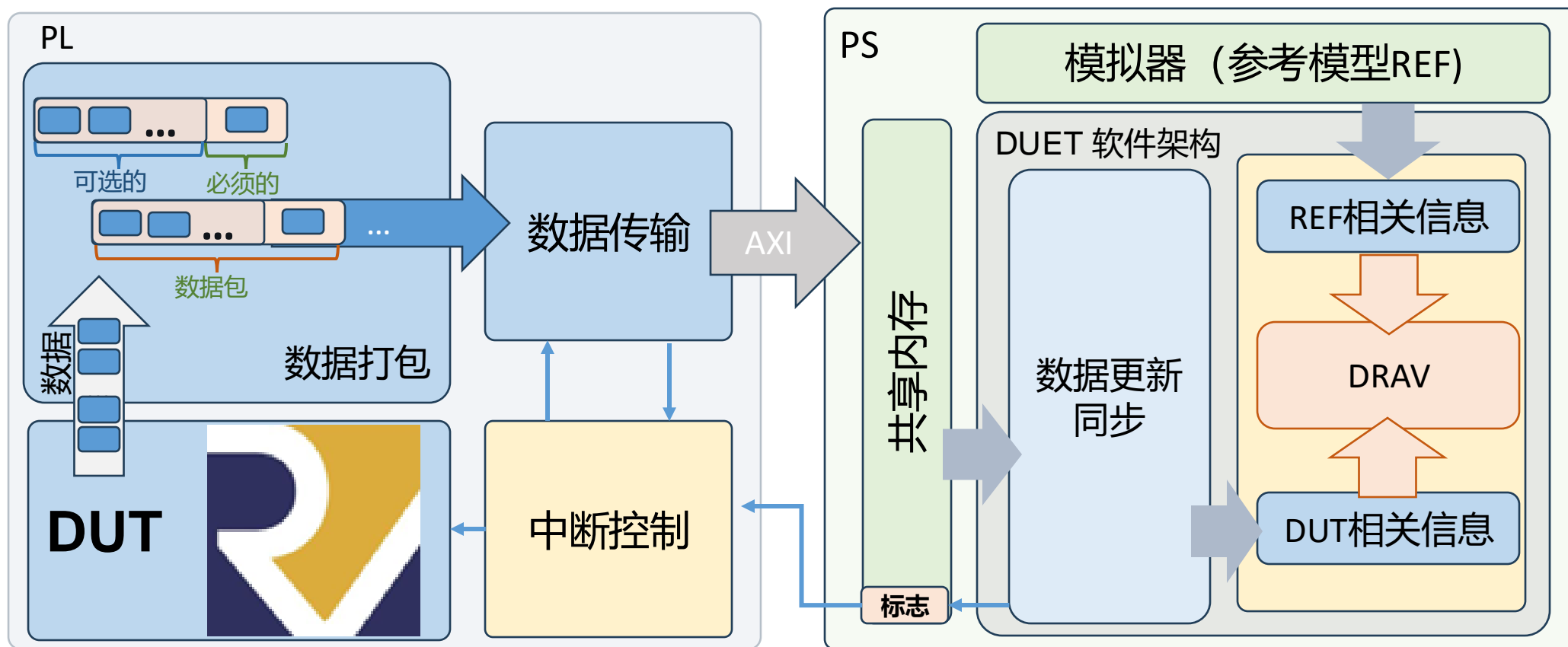
DUET方法设计

目录

- 背景
- DUET架构
 - 总体架构设计
 - 硬件模块设计
 - 软件模块设计
- 性能测试
- 总结

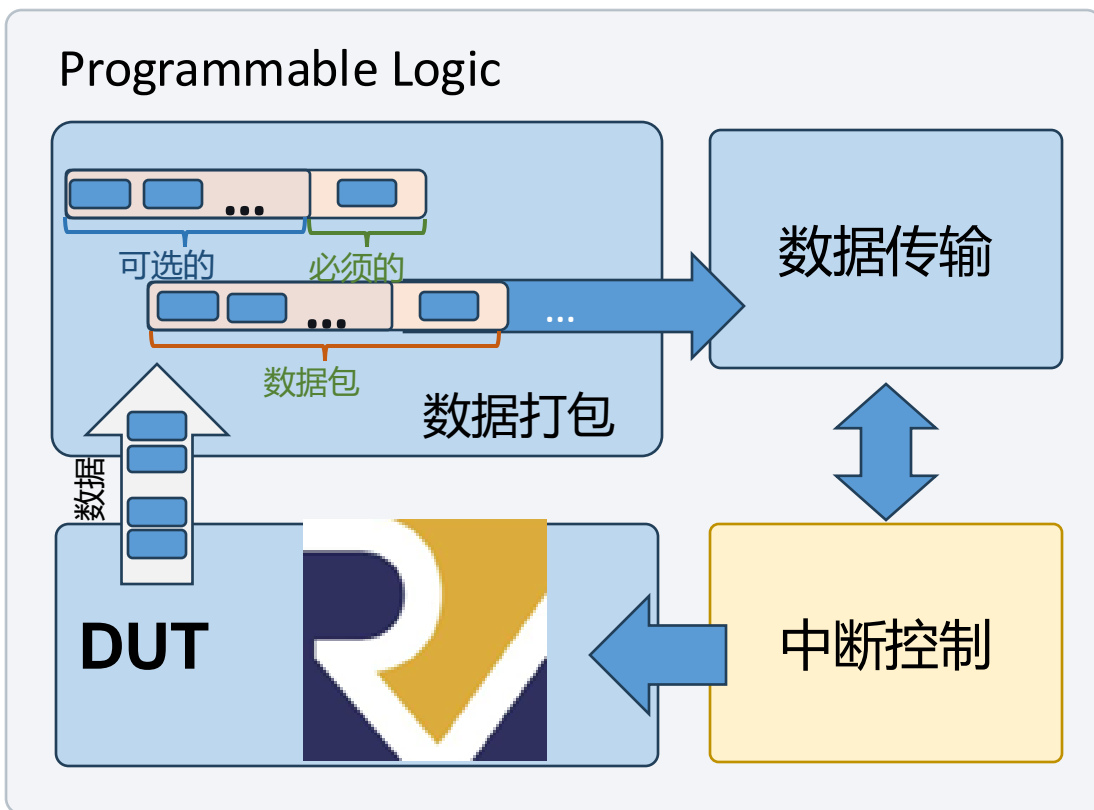
DUET架构

- DUET架构是一个基于FPGA的敏捷验证框架
 - 支持通过FPGA与CPU进行异构协同仿真



DUET架构——硬件架构部分

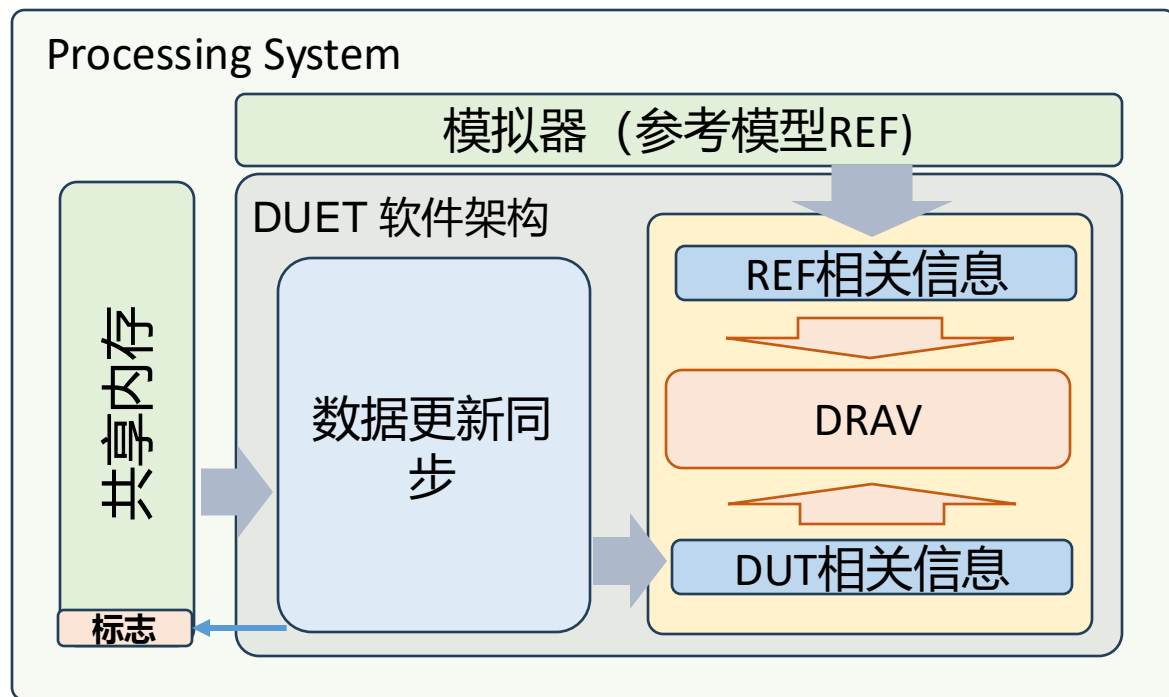
- 将DUET软件模块中需要的数据进行打包并传输到软件端的共享内存中。
- 通过标志位的信息来进行同步。



- 数据打包模块
 - 将数据进行压缩并打包成固定数据包格式
 - 数据包分为两部分，根据不同需要进行打包
- 数据传输模块
 - 通过AXI总线将数据包传输到共享内存中
 - 在共享内存4K边界满时暂停发送
- 中断控制模块
 - 负责控制FPGA中其他模块中断和继续

DUET架构——软件架构部分

- 读取共享内存中的数据包更新dut结构体和相关信息。
- 同步DUT和REF，让其状态保持一致。
- 进行基于DRAV的difftest后半部分验证流程。



- 数据更新模块
 - 根据数据包同步REF和更新dut结构体数据
 - 通过标志位来保持DUT和REF的同步
- 数据比较模块
 - 让参考模型REF执行相同的指令
 - 比较dut和ref的状态，报错或继续

目录

- 背景
- DUET架构
- 性能评估
 - 仿真速率分析
 - 粒度
- 总结

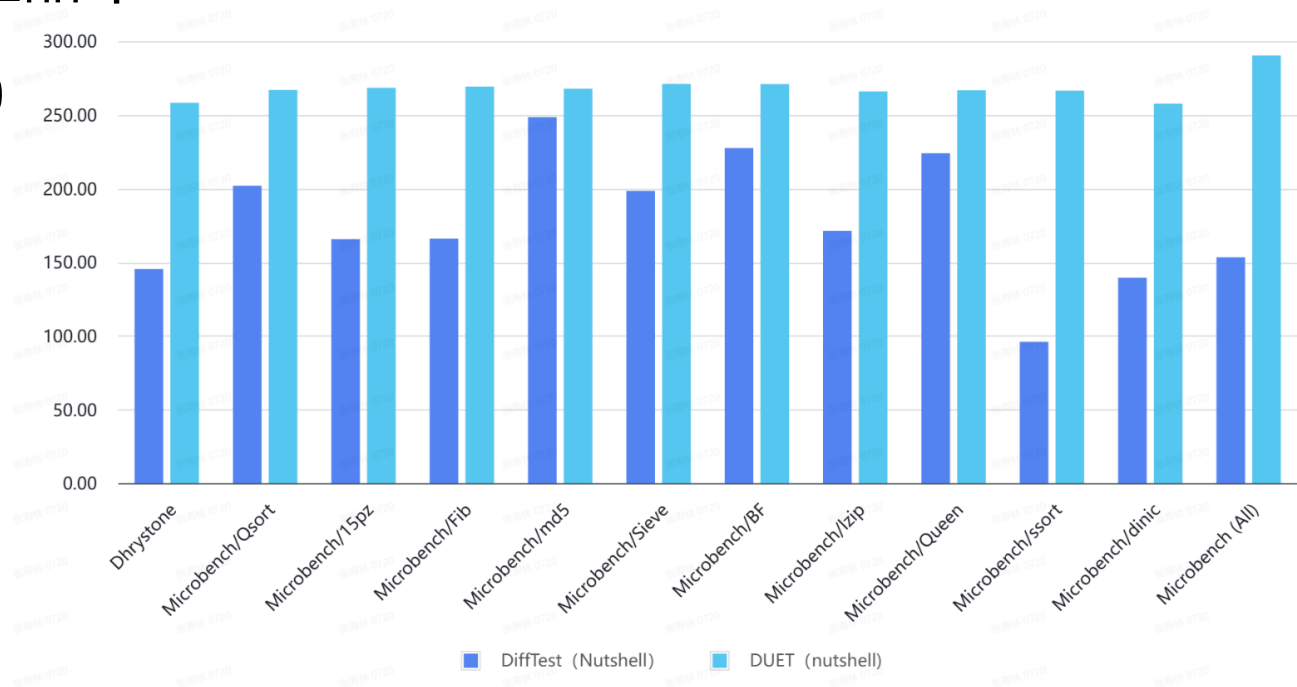
性能评估

- DUET与DiffTest的性能比较

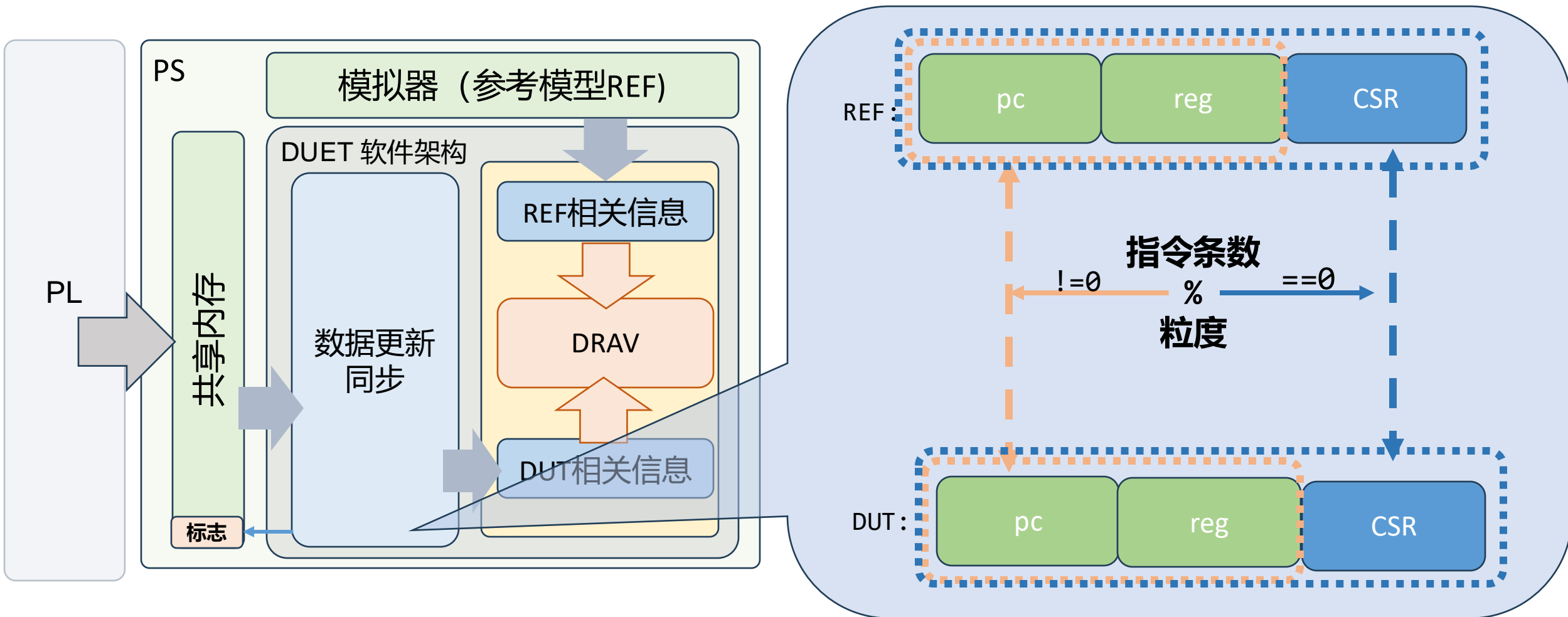
- KIPS为每一千指令条数。
- DUET运行在ARM Cortex-A53处理器中
- DiffTest运行在Intel Core i7-11700

- 待测设计为Nutshell

- DiffTest速度约为170KIPS
- DUET速度约为255KIPS
- DUET 比DiffTest快1.8X~2.2X.

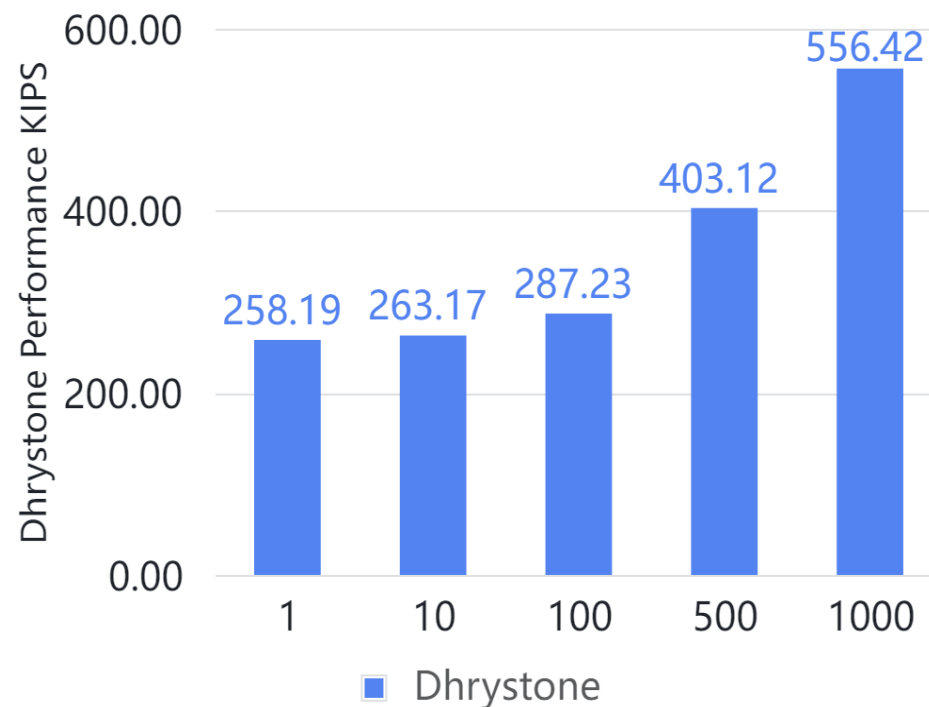


性能评估



性能评估

- DUET不同粒度的性能测试
 - 在达到粒度时进行一次比较
 - 在未达到设置的粒度时只进行部分比较和读取基本的数据包信息
- 实验结果：
 - 粒度越大速度越快
 - 当粒度为1000时，速度有较大提升但精度没有受到太大影响



总结

- **DUET是一个面向RISC-V芯片敏捷验证框架：**
 - 基于Difftest进行了FPGA硬件加速
 - 具有良好的细粒度的验证能力
- **DUET框架基于FPGA硬件加速的同时拥有软件调试能力**
 - 具有良好的FPGA硬件加速验证和软件调试能力
 - 能在单块FPGA同时运行待测设计和软件参考模型
- **相关工作已经发表于ISED'A'24会议，欢迎交流合作！**
 - 本人邮箱: zzsl1117@gs.zzu.edu.cn
 - 石侃老师邮箱: shikan@ict.ac.cn