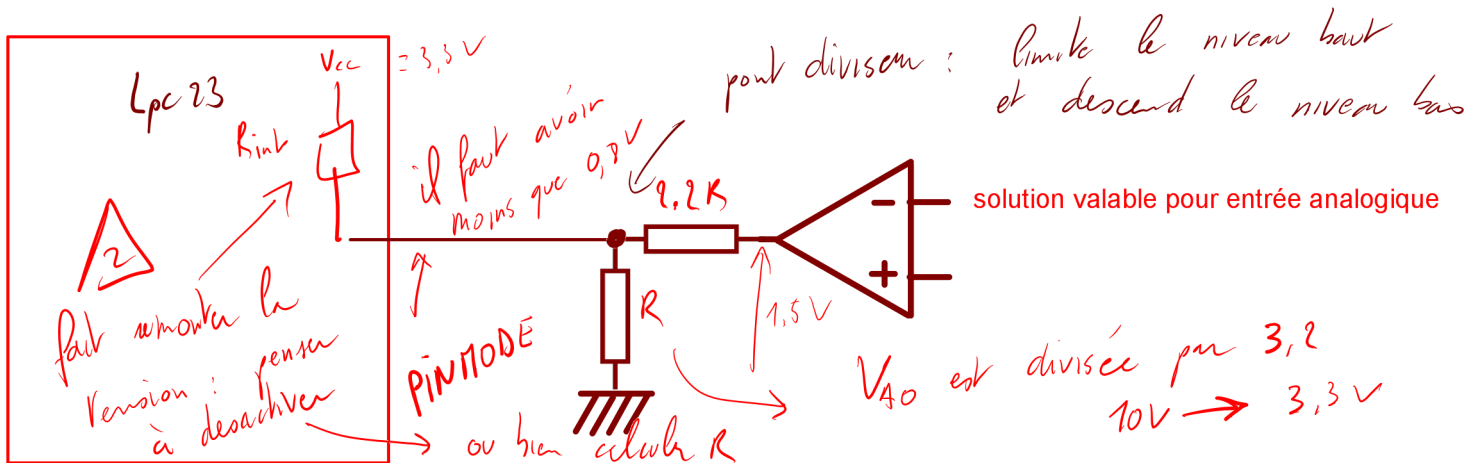


si une tension en entrée est supérieure à V_{ih} , le micro lit un 1 logique $V_{IH} = 2.4V$
 si une tension en entrée est inférieure à V_{il} , le micro lit un zéro logique $V_{IL} = 0.8V$

Rappel un TL082 en alim 0/12V, ne peut descendre en dessous de 1.5V supérieur à V_{IL} ... niveau bas pas vu...

DANGER, PRESENTER PLUS QUE 3V3 sur l'entrée du micro-contrôleur est totalement destructif....



le mieux est d'utiliser des composants spécialisés : comparateur

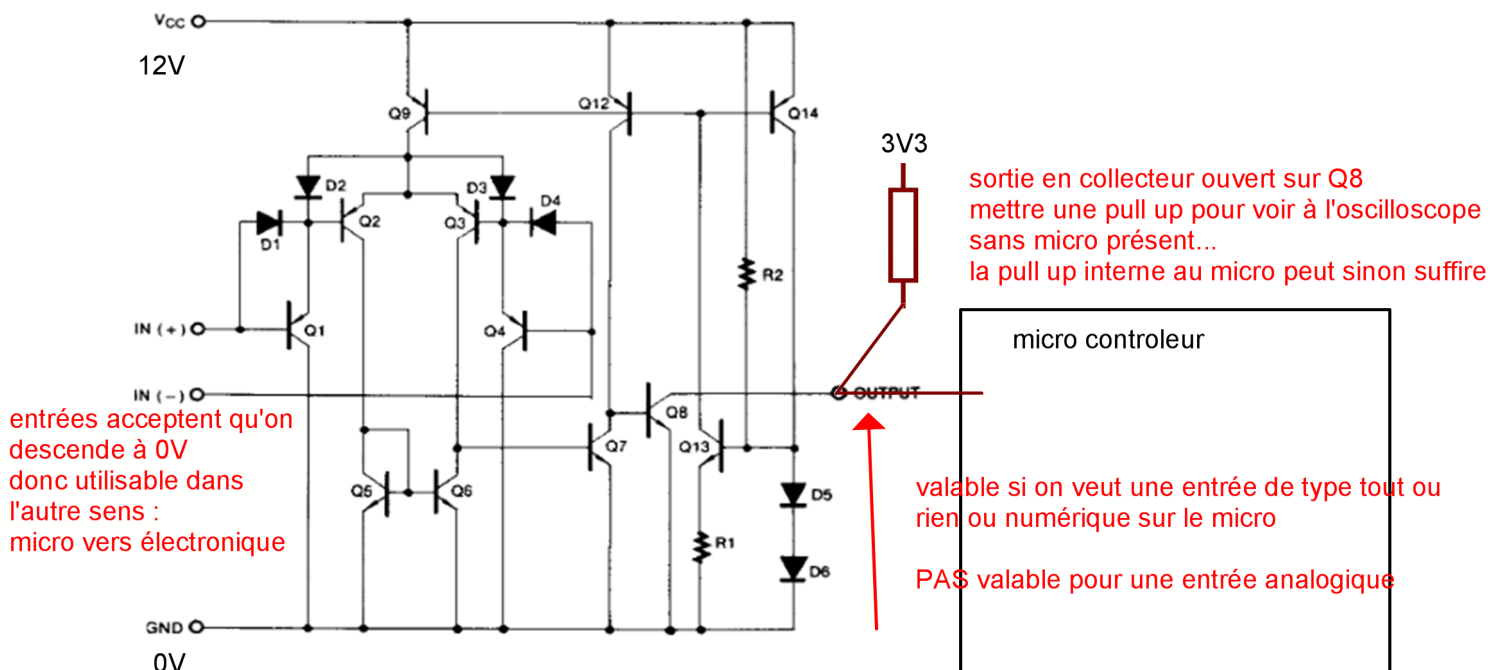
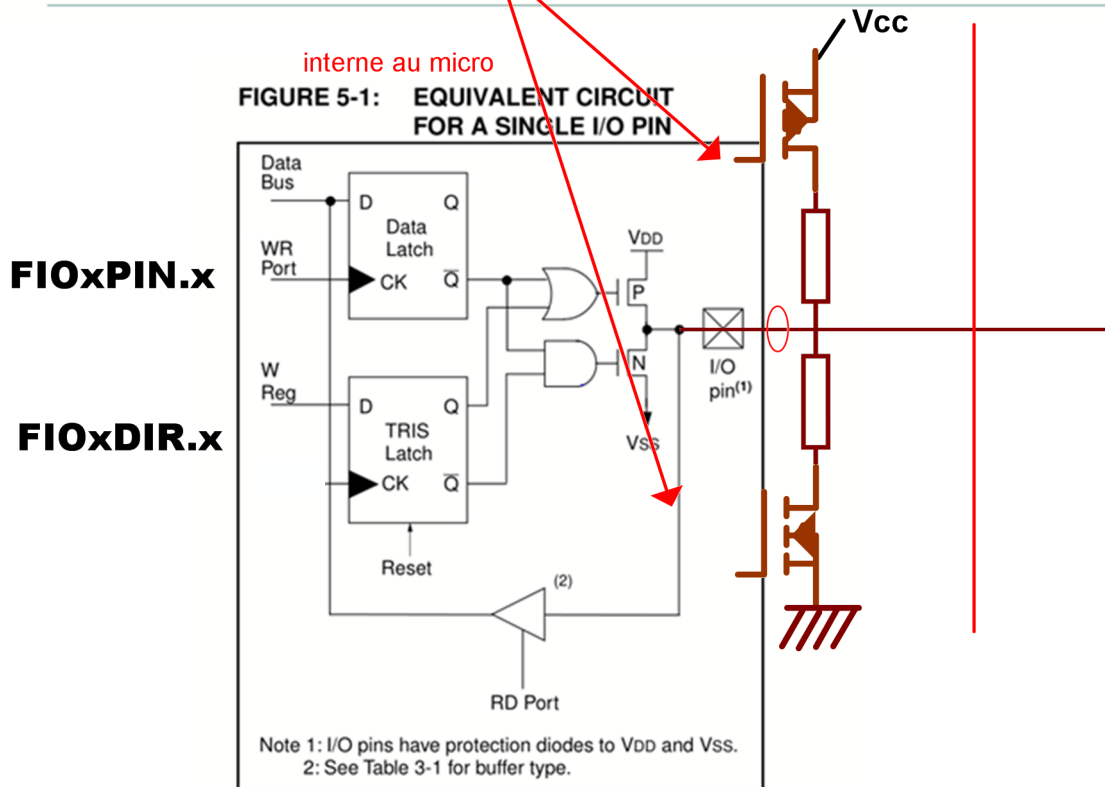


Table 121. Pin Mode select register 0 (PINMODE0 - address 0xE002 C040) bit description

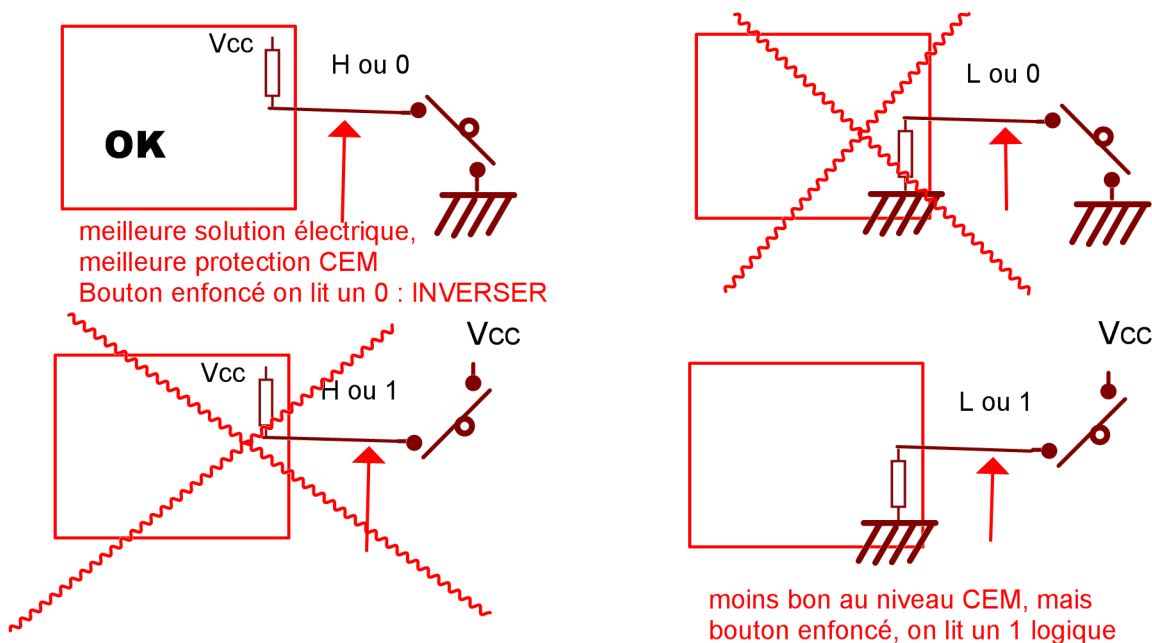
PINMODE0	Symbol	Value	Description	Reset value
1:0	P0.00MODE	00	PORT0 pin 0 on-chip pull-up/down resistor control.	00
		01	P0.00 pin has a pull-up resistor enabled.	
		10	Reserved. This value should not be used.	
		11	P0.00 pin has neither pull-up nor pull-down.	
...				
31:30	P0.15MODE		PORT0 pin 15 on-chip pull-up/down resistor control.	00



Se demander quel état on veut par défaut en entrée : H (pull up) ou L (pull down) ou Z (ni up ni down)

cet état sera superposé à des interrupteurs :

connecté à la masse : (Z si ouvert, 0 si fermé) connecté à Vcc : (Z si ouvert, 1 si fermé)



gérer un clavier matricé

on va interroger des lignes et voir ce qu'on récupère sur les colonnes

micro lit les colonnes sur 3 entrées

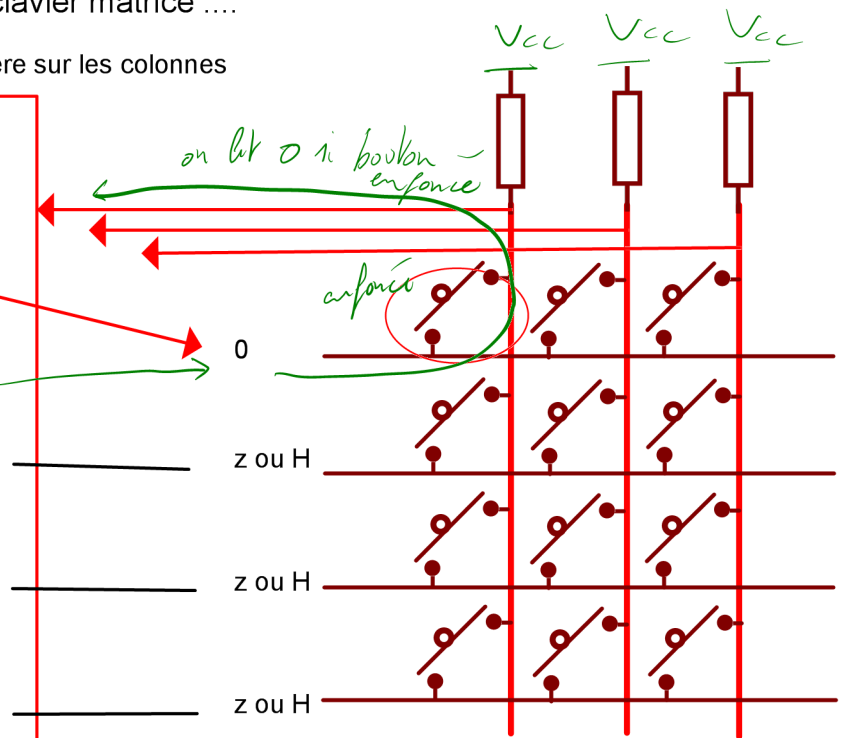
et met une seule ligne parmi les 4 à 0
(les autres restent en entrée pour ne pas faire de conflit)

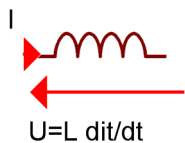
le 0 va être propagé sur les entrées colonnes
dont les interrupteurs sont fermés

pour lire les autres lignes :
on met 0 sur la ligne que l'on veut regarder
on met Z (ou H si pull up laissée) sur les autres lignes

on parcourt toutes les lignes...

Problématique temps réel :
Lire assez souvent pour rien rater et pas faire
attendre l'utilisateur (plus de 10 fois par
seconde tout le clavier)





$U = L di/dt$: mémoire de courant : toute variation brutale du courant va se payer par une surtension
La self s'oppose aux variations de courant

Cela aller jusqu'à :

- arc électrique : bougie du moteur à explosion, étincelle rupture dans un relai
- destruction d'un composant : La self cherche le composant qui en mourant permettra au courant de continuer à circuler...

on se protège de cela en rajoutant une diode de roue libre

Au moment où on cherche à bloquer le transistor, la tension augmente aux bornes du transistor et de son condensateur équivalent, V_c monte au dessus de V_{cc} ...

(la diode devient passante et bride la montée en tension)

Sans la diode la montée en tension continue, dans le but de diminuer le courant jusqu'à 0

Sans autre endroit d'écoulement, la tension monte jusqu'à atteindre le

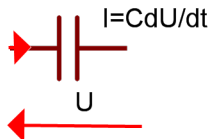
ABOSLUTE MAXIMUM RATING de la tension V_{ce} du transistor, la dépasse

C'est destructif pour le transistor qui part en avalanche à cause de la force $F = qE$ suffisante pour arracher les électrons des atomes et un courant s'établit à nouveau...

courant fort, tension élevée, puissance à dissiper maximale, dissipation thermique, fusion, vaporisation

destruction du transistor....

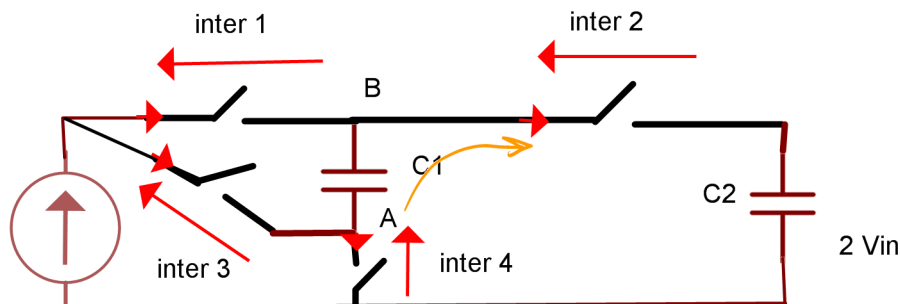
$I = C dU/dt$: mémoire de tension : toute variation brutale de tension va se payer par un courant élevé qui va circuler à travers le condensateur



Cela peut aller :

Courant forcé très intense si on décharge un condensateur brutalement
exemple : soudure par décharge brutale de condensateur

condensateur abandonné chargé, reste chargé.... extrêmement utile pour faire des transfert d'énergie : exemple du doubleur de tension



première phase : on ferme inter 1 et inter 4, on ouvre 2 et 3
 C_1 se charge à la tension V_{in}

un courant positif circule dans inter 1 et inter 4
aux bornes de inter 3, on a V_{in} ,
aux bornes de inter 2, on a une tension négative sur inter 2

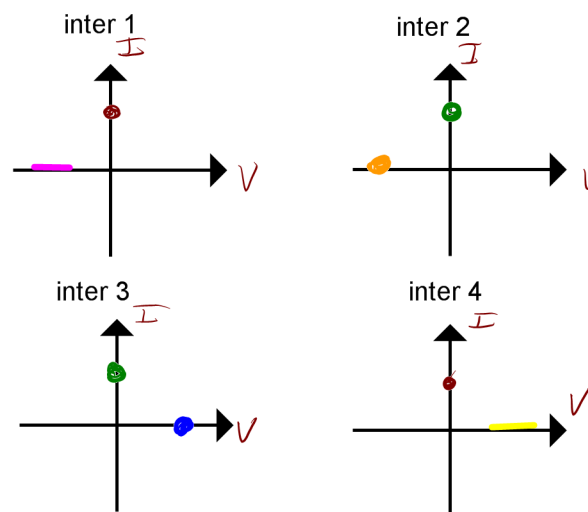
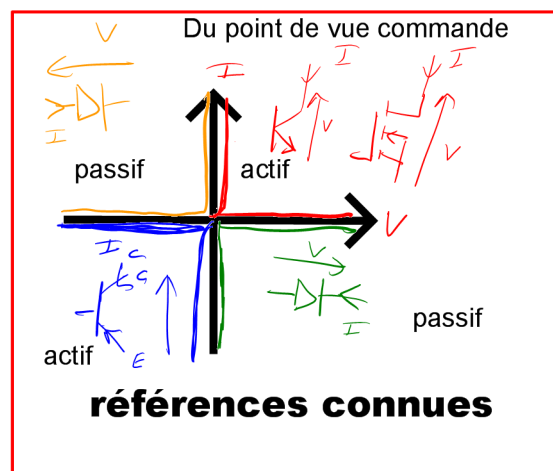
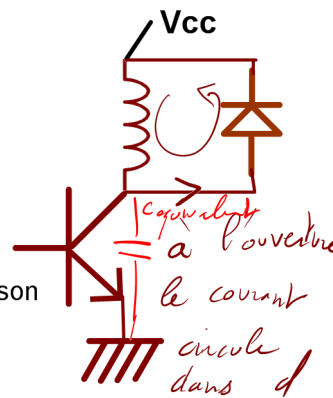
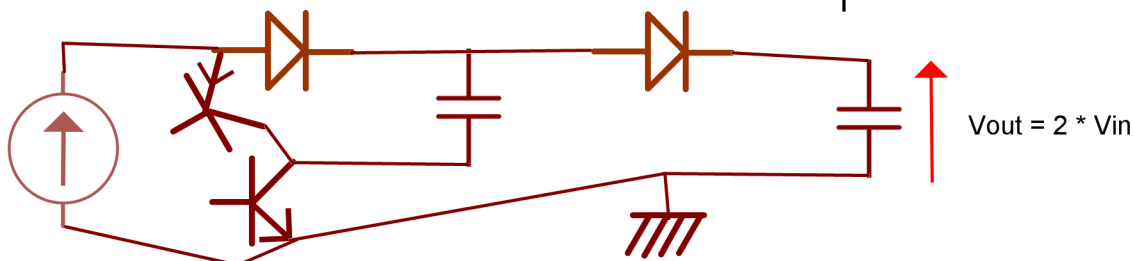
phase 1' : on ouvre les 4 interrupteurs : C_1 reste chargé

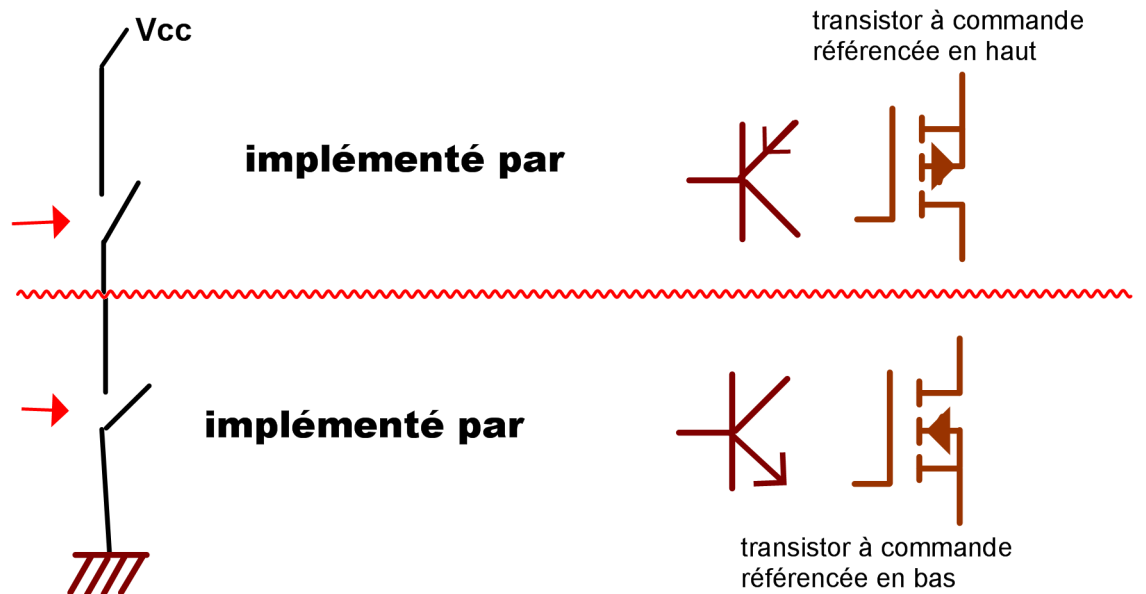
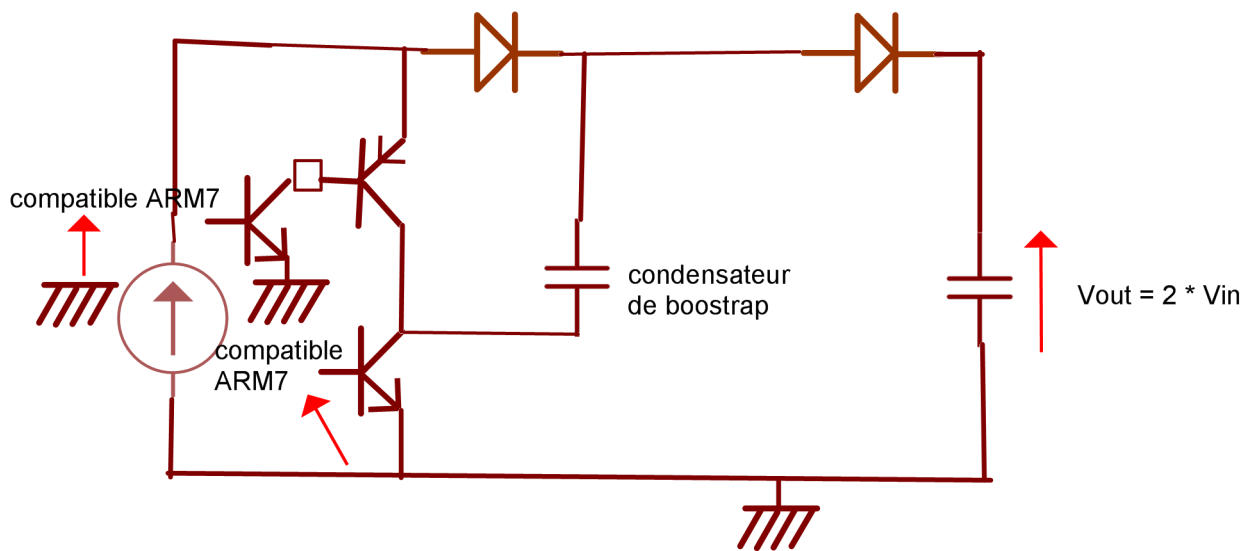
seconde phase : on ferme inter 2 et inter 3, on ouvre 1 et 4

on a $V_{BA} = V_{in}$ et $V_A = V_{in}$ donc $V_B = 2V_{in}$

on décharge via l'inter 2 C_1 dans le condensateur réserve C_2
qui contient maintenant le double de la tension d'entrée
les courants de inter 3 et inter 2 sont positifs
pour l'inter ouvert 1 : tension négative
pour l'inter ouvert 4 : tension positive

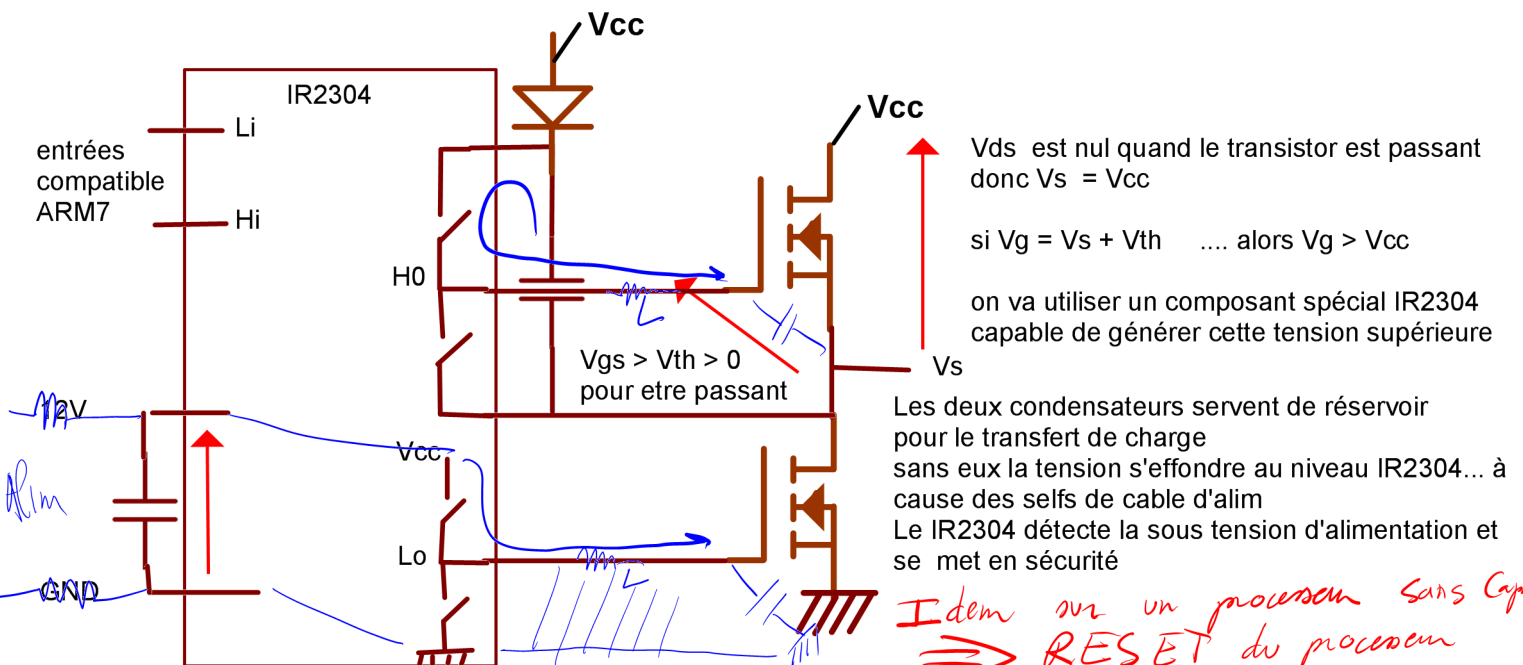
inter 1 et inter 2 sont réalisés par des interrupteurs passifs : DIODE
inter 3 et inter 4 sont des interrupteurs commandés : transistors

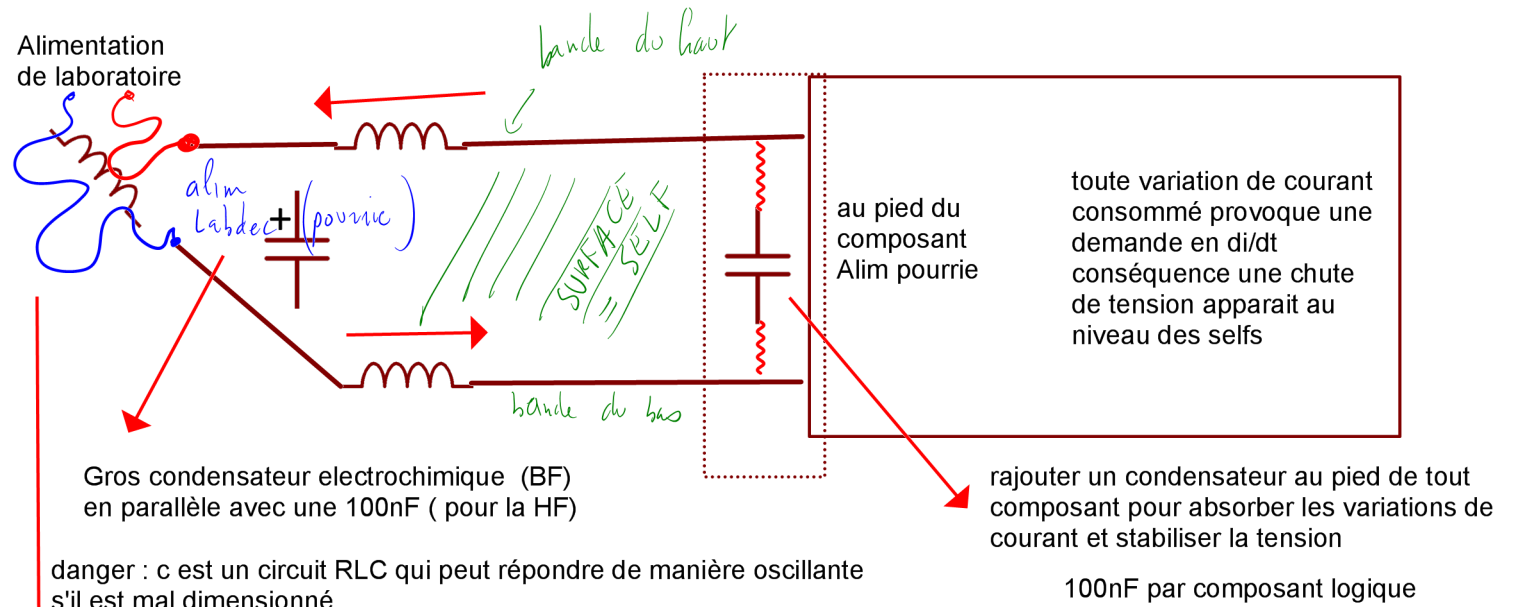




défaut : les transistors PNP et PMOS sont moins performants ou plus coûteux à performance égale...
(porteur de type P moins mobiles que les porteurs de type N)

idéalement on aimerait mettre à la place un transistor performant de type NPN ou NMOS...

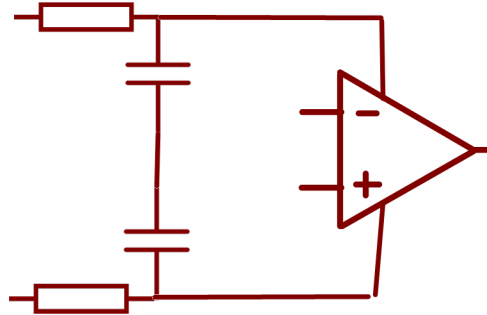




danger : c est un circuit RLC qui peut répondre de manière oscillante s'il est mal dimensionné....

augmenter C , réduire L , rajouter r série

torsader les alims pour réduire la surface et augmenter un couplage capacitif et réduire les parasites captés....



si le taux de réjection de l'alimentation par l'ampli opérationnel n'est pas suffisant pour dégager les parasites...