

تحويل در روز دوشنبه مورخ ۹۷/۱۲/۲۷ ساعت ۲۳:۵۵ از طریق سایت درس

نکاتی در رابطه با نوع تمرین

هر سری از تمرین‌ها، از چهار بخش تشکیل شده است:

- مرور و تثبیت مفاهیم: پرسش‌های این بخش جهت مرور و یادآوری مفاهیم درسی آورده شده است و با مطالعه مفاهیم درسی گفته‌شده در کلاس درس و اسلایدهای درس خواهید توانست به آن‌ها پاسخ دهید. پاسخ آن‌ها مورد ارزیابی قرار نخواهد گرفت، لذا نیازی به ارسال پاسخ آن‌ها نیست.
- تحلیل و طراحی مدار: پرسش‌های این بخش جهت درک عمیق مفاهیم درسی و افزایش قدرت تحلیل و طراحی سیستم‌های دیجیتال آورده شده است. پاسخ به آن‌ها الزامی بوده و مورد ارزیابی قرار خواهد گرفت.
- توصیف و پیاده‌سازی: پرسش‌های این بخش جهت افزایش مهارت شما در پیاده‌سازی مدارهای دیجیتال، بررسی درستی عملکرد آن و استفاده از ابزارهای طراحی آورده شده است. پاسخ به آن‌ها الزامی بوده و مورد ارزیابی قرار خواهد گرفت.
- طراحی و پیاده‌سازی سامانه پیشرفته: پرسش‌های این بخش ممکن است کمی پیچیده‌تر و دشوارتر از سایر بخش‌ها باشد. الزامی یا اختیاری بودن آن‌ها در صورت پرسش ذکر شده است.

نکاتی در رابطه با نحوه‌ی ارسال تمرین

ارسال تمرینات به‌صورت الکترونیکی و از طریق سایت دروس خواهد بود. فایل ارسالی شما فایل zip با نام [studentID].HW#.zip است که studentID شماره دانشجویی و HW# شماره سری تمرین است. یک قالب آماده در سامانه دروس قرار داده شده است تا پاسخ تمرین را در قالب تعیین‌شده بنویسید. پرسش‌هایی که پاسخ آن‌ها ماهیت تشریحی و تحلیلی دارد را مانند فایل نمونه در یک فایل PDF بنویسید و برای پرسش‌هایی که ماهیت کد نویسی دارند یک پوشه با نام آن ایجاد کرده و در داخل آن کدها و سایر فایل‌ها را قرار دهید.

زمان تحويل هر سری از تمرینات مشخص بوده و پاسخ تمرین پس از موعد مقرر شده در سایت درس قرار داده خواهد شد لذا امکان تغییر آن وجود ندارد. در حل تمرینات، می‌توانید به‌صورت دوتایی یا چندتایی باهم همفکری و بحث نمایند ولی هر شخص می‌بایست در نهایت جواب و استدلال خود را به‌صورت انفرادی بنویسد و در صورت شباهت پاسخ، تمامی افراد نمره تمرین را از دست خواهند داد.

چنانچه ابهامی در زمینه تمرینات دارید، می‌توانید اشکالات خود را از طریق پست الکترونیکی زیر با موضوع DA.2019 رفع نمایید.

ali.mohammadpour@aut.ac.ir

محمدپور

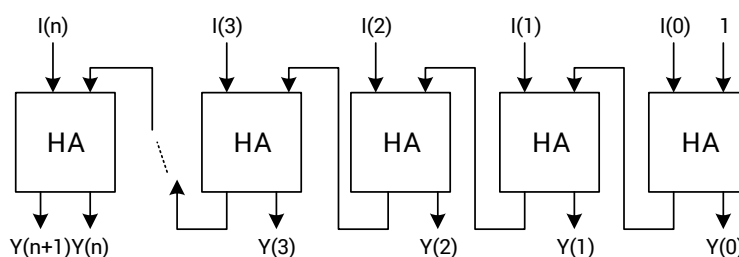
موفق و پیروز باشید!

تحويل در روز دوشنبه مورخ ۹۷/۱۲/۲۷ ساعت ۲۳:۵۵ از طریق سایت درس

پرسش‌های مرور و تثبیت مفاهیم

(نیازی به ارسال پاسخ این بخش نیست.)

الف) مدار شکل ۱-۲ یک واحد INCREMENT است که عدد N بیتی به صورت مکمل دو (two's complement) را گرفته و یک واحد به آن اضافه می‌کند.



شکل ۱-۲ مدار افزون‌گر n بیتی

- ابتدا یک نیم جمع‌کننده طراحی نمایید. سپس با استفاده از دستور Generate در زبان VHDL یک مدار INCREMENT طراحی نمایید. جهت مشخص کردن تعداد بیت ورودی از متغیرهای Generic استفاده کنید.
- مدار فوق را طوری تغییر دهید که نیازی به تعریف متغیر Generic نداشته باشد. در واقع طول بردار ورودی محدودیت نداشته باشد. (از attribute های موجود در زبان VHDL استفاده کنید.)

ب) قسمت Architecture مدار قسمت الف را با استفاده از عملگر + پیاده‌سازی کنید. سپس هر دو مدار قسمت الف و ب را سنتز کرده و شماتیک طراحی شده را مقایسه کنید.

پ) یک واحد آزمون طراحی کنید که دو نمونه مدار INCREMENT هشت بیتی ایجاد نماید. به این صورت که یکی از نمونه‌های ایجاد شده از معماری طراحی شده در قسمت الف و دیگری از مدار طراحی شده در قسمت ب استفاده کند. سپس خروجی‌های آن‌ها را نظیر به نظیر XNOR کرده و با شبیه‌سازی شکل موج را تحلیل کنید.

ت) با استفاده از دستور Record برای اعداد مختلط یک داده‌ساختار طراحی نمایید.

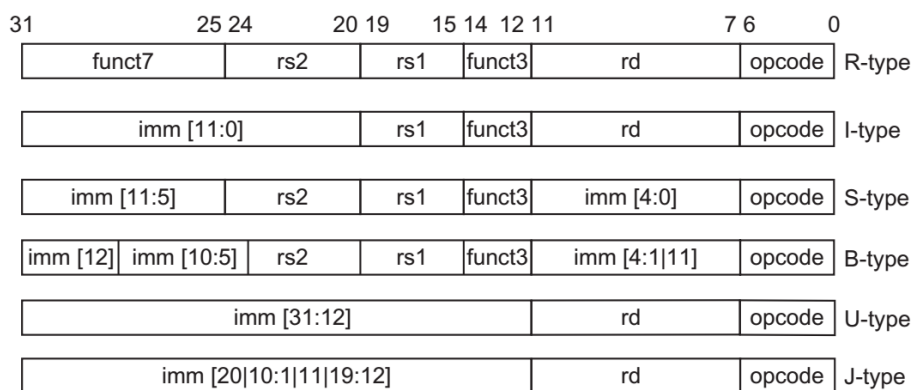
$$\text{Complex Number} \left\{ \begin{array}{l} \text{Real Part} \\ \text{Imaginary Part} \end{array} \right\}$$

ث) در زبان VHDL تفاوت Buffer و Inout را در نظر بگیرید. آیا همواره می‌توان از Inout به جای Buffer استفاده کرد؟ چرا؟

تحويل در روز دوشنبه مورخ ۹۷/۱۲/۲۷ ساعت ۲۳:۵۵ از طریق سایت درس

پرسش‌های تحلیل و طراحی مدار، توصیف و پیاده‌سازی
(ارسال پاسخ این بخش الزامی است.)

(۱) شکل ۲-۲ انواع دستورالعمل‌های پایه معماری RISC-V است که هر دستورالعمل ۳۲ بیتی است.

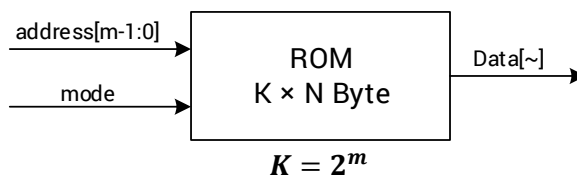


شکل ۲-۲ مجموعه دستورالعمل‌های پایه معماری RISC-V

الف) با استفاده از دستورات type، subtype و ... انواع جدیدی برای پوشش بخش‌های مختلف دستورالعمل‌های شکل ۲-۲ تعریف کنید.

ب) با استفاده از دستورات record یک داده‌ساختار برای هر یک از دستورالعمل‌های معماری RISC-V طراحی کنید.

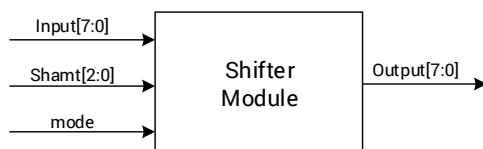
(۲) مطابق شکل ۳-۲ یک حافظه‌ی فقط خواندنی توصیف کنید که طول داده‌ها و اندازه‌ی آن قابل تغییر باشد. اگر ورودی mode برابر صفر باشد، داده‌ی خروجی به صورت Big-Endian خواهد بود، در غیراین صورت Little-Endian خواهد بود. عمل خواندن از این حافظه را نیز توصیف کنید. (n و m را به صورت Generic تعریف کنید.)



شکل ۳-۲ حافظه فقط خواندنی $2^m \times n$ byte (Data به صورت n بایتی است)

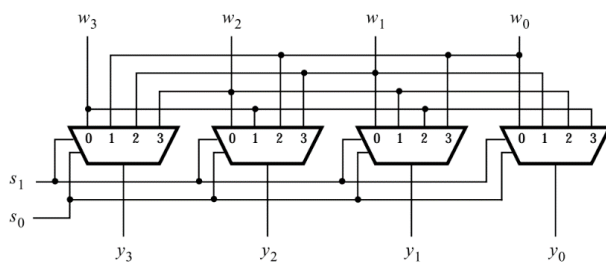
تحويل در روز دوشنبه مورخ ۹۷/۱۲/۲۷ ساعت ۲۳:۵۵ از طریق سایت درس

(۳) در زبان VHDL با استفاده از عملگرهای شیفت، مداری توصیف کنید که یک عدد ۸ بیتی (Input) را به عنوان ورودی و عددی ۳ بیتی (Shamt) را به عنوان تعداد بیت‌های شیفت گرفته و حاصل شیفت داده شده را به خروجی بفرستد. اگر ورودی mode برابر صفر باشد، خروجی شیفت به راست منطقی و اگر یک باشد شیفت به راست حسابی خواهد بود.



شکل ۲-۴ مدار شیفت‌دهنده ترکیبی

(۴) شکل ۲-۵ یک Barrel-Shifter است که با استفاده از مالتی‌پلکسر طراحی شده است و عمل شیفت دورانی انجام می‌دهد.



شکل ۲-۵ Barrel-Shifter

الف) با ایجاد تغییرات در ساختار Barrel-Shifter مداری طراحی کنید که عملیات شیفت پرسش ۳ را انجام دهد. سپس یک توصیف ساختاری به زبان VHDL برای این مدار بنویسید.
ب) هر دو پرسش ۳ و ۴ را سنتز نمایید و شماتیک طراحی‌شده و گزارش منابع استفاده‌شده را مقایسه کنید.

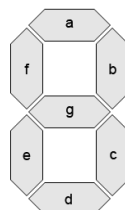
(۵) با فرض این‌که نام موجودیت (entity) در پرسش ۳ و ۴ یکسان است، یک محیط آزمون (test bench) توصیف نموده و دو نمونه از مدار شیفت در آن ایجاد نمایید. سپس برای این محیط آزمون، یک فایل Configuration بنویسید که در آن، یکی از نمونه‌ها از معماری پرسش ۳ و دیگری از معماری پرسش ۴ استفاده کند. قطعه کد زیر را به عنوان بردار آزمون استفاده کرده و شکل موج خروجی را ارائه دهید.

```
signal mode : std_logic := '0';
signal input : std_logic_vector(6 downto 0) := (others => '0');
...
mode <= '0',
        '1' after 20 ns,
        '0' after 40 ns;

input <= b"1_101_10_1" after 10 ns, -- b stands for binary and underscores
        b"0_101_11_0" after 30 ns; -- are ignored by the compiler.
```

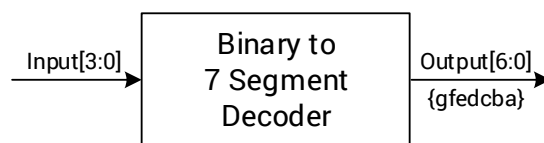
تحويل در روز دوشنبه مورخ ۹۷/۱۲/۲۷ ساعت ۲۳:۵۵ از طریق سایت درس

۶) شکل ۲-۴ ساختار یک نمایشگر هفت قسمتی (Seven Segment Display) را نشان می‌دهد. در هفت قسمتی آند-مشترک، قسمت‌هایی (segments) روشن می‌شوند که ورودی متناظر آن برابر یک باشد. به‌عنوان مثال کد "0000111" برای نشان دادن عدد هفت به‌کار می‌رود.



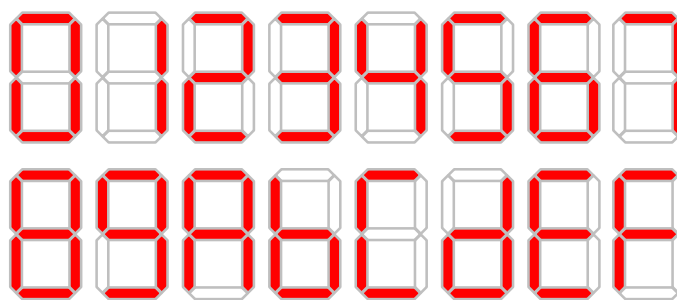
شکل ۲-۶ نمایشگر هفت قسمتی

الف) با استفاده از دستور with-select مدار مبدل عدد چهار بیتی بدون علامت به کد هفت قسمتی آند-مشترک را توصیف نمایید. (g را بارزترین و a را کم‌ارزشترین بیت خروجی در نظر بگیرید. همه‌ی حالت‌های شکل ۲-۸ را در نظر بگیرید).



شکل ۲-۷ مبدل عدد چهار بیتی به کد هفت قسمتی

ب) قسمت الف را با استفاده از دستور when-else توصیف کنید.
ج) هر دو مدار فوق را سنتز نمایید. سپس شماتیک مدار تولیدشده پس از سنتز را مقایسه کنید. آیا تفاوتی بین آن‌ها است؟ از چه واحدهایی برای پیاده‌سازی آن استفاده شده است؟



شکل ۲-۸ حالت‌های هفت قسمتی برای اعداد صفر الی ۱۵