



طراحی سیستم‌های دیجیتال برنامه‌پذیر
نیمسال دوم 1397-1398
قالب آماده جهت تحویل تمرین و تکالیف



تمرین اول
طراحی سیستم‌های دیجیتال برنامه‌پذیر
دکتر صاحب‌الزمانی



طراحی سیستم‌های دیجیتال برنامه‌پذیر
نیمسال دوم 1397-1398



شماره دانشجویی	نام و نام خانوادگی
۹۵۳۱۰۸۶	زهرایوسفی
تمرین سری ۱	

پرسش‌های تحلیل و طراحی مدار

(۱)

(الف)

ASIC	FPGA	
1510000000	210000000	1000
1550000000	1050000000	5000
1600000000	2100000000	10000

(ب)

$$1.5 * 10^9 + 10^4x < 210 * 10^3x \rightarrow x > 7500$$

(۲)

PLA مخفف عبارت Programmable Logic Array است که از دو سطح گیت‌های AND و OR برنامه‌پذیر ساخته شده است. در مقابل آن PAL قرار دارد که مخفف عبارت Programmable Array Logic بوده و مشابه PLA از دو سطح گیت‌های AND و OR ساخته شده است اما تنها سطح گیت‌های AND آن برنامه‌پذیر است و گیت‌های OR آن ثابت هستند. در نتیجه در حالت کلی PLA برنامه‌پذیرتر است و در نتیجه تعداد توابع جبری بیشتری را می‌توان با استفاده از آن پیاده‌سازی کرد.

ساخت و طراحی PAL نسبت به PLA راحت‌تر است و در نتیجه هزینه کمتری نیز دارد.

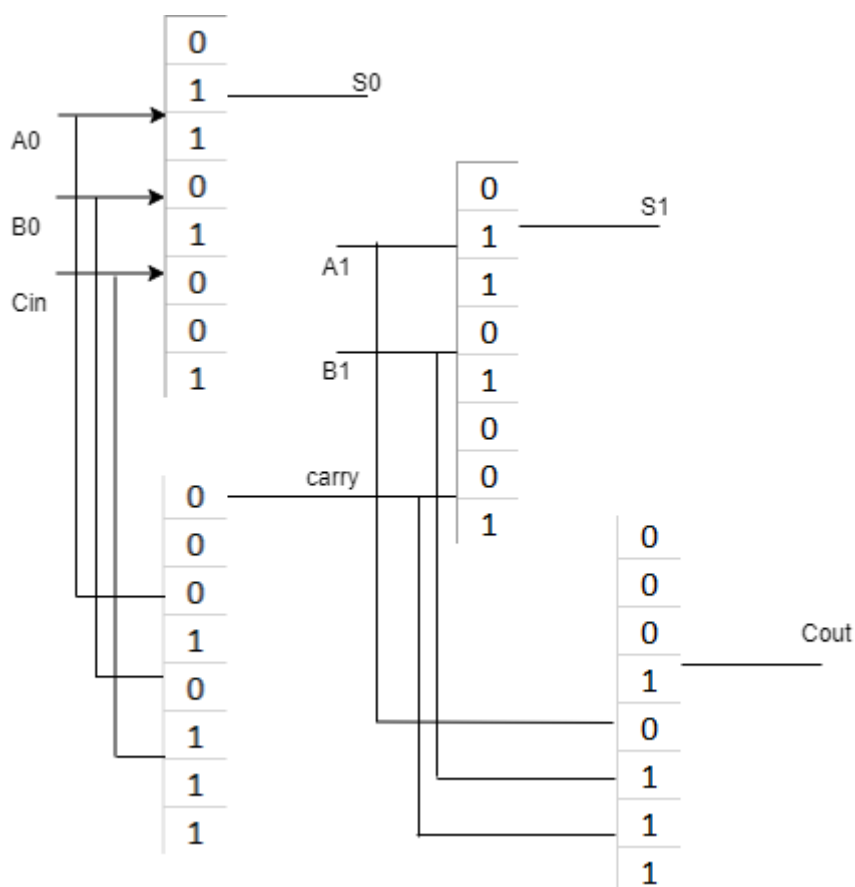
PLA نسبت به PAL انعطاف‌پذیر بوده و برنامه‌های متفاوتی می‌توان روی آن پیاده‌سازی کرد اما در حالت کلی سرعت آن نسبت به PAL کمتر است که این موضوع ناشی از ثابت بودن سطح گیت‌های OR است.

$$s_0 = (\bar{a}_0 \text{ AND } \bar{b}_0 \text{ AND } cin) \text{ OR } (\bar{a}_0 \text{ AND } b_0 \text{ AND } \overline{cin}) \text{ OR } (a_0 \text{ AND } \bar{b}_0 \text{ AND } \overline{cin})$$

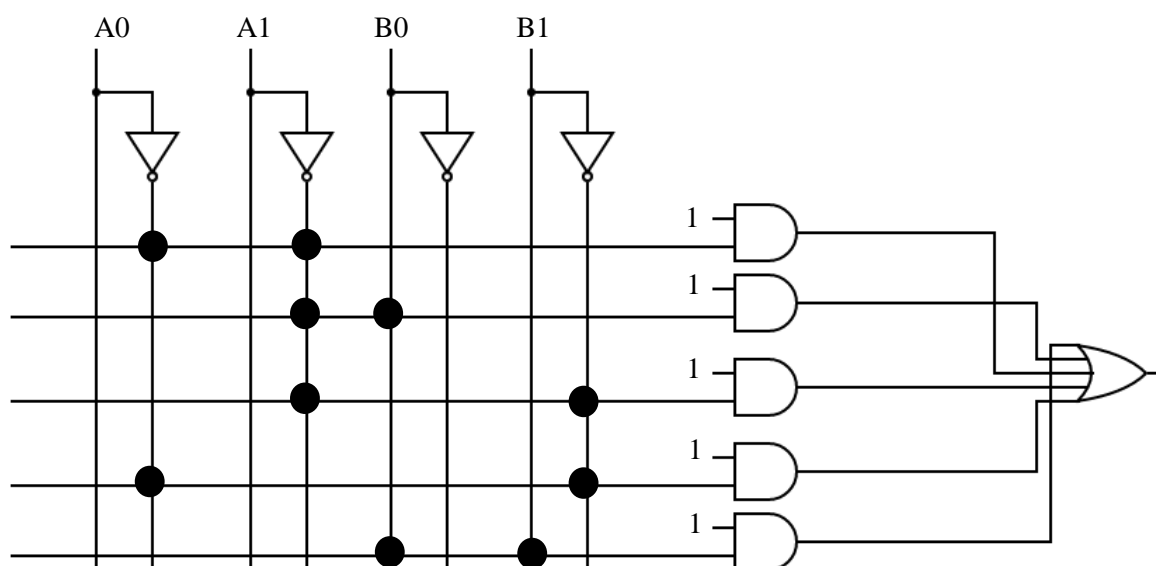
$$carry = (a_0 \text{ AND } \bar{b}_0 \text{ AND } cin) \text{ OR } (\bar{a}_0 \text{ AND } b_1 \text{ AND } cin) \text{ OR } (a_0 \text{ AND } b_0)$$

$$s_1 = (\bar{a}_1 \text{ AND } \bar{b}_1 \text{ AND } carry) \text{ OR } (\bar{a}_1 \text{ AND } b_1 \text{ AND } \overline{carry}) \text{ OR } (a_1 \text{ AND } \bar{b}_1 \text{ AND } \overline{carry})$$

$$cout = (a_1 \text{ AND } \bar{b}_1 \text{ AND } carry) \text{ OR } (\bar{a}_1 \text{ AND } b_1 \text{ AND } carry) \text{ OR } (a_1 \text{ AND } b_1)$$



(۴)



این مدار یک مقایسه‌کننده است.