【案例】单总线结构指令执行过程

【说明】单总线结构的CPU结构图如图6-2，所需的控制信号已经标在图上。

试分析以下几条指令的执行过程，并标出所需的控制信号。

(1)ADD Z,(MEM) ；Z为累加器，MEM为内存单元地址，运算结果保存

在累加器中

(2)ADD R3,R1,R2 ；(R1) + (R2)→R3

(3)STA 40 ；将累加器Z的内容送到40号单元中

(4)ROL (MEM) ；将内存中MEM单元的数据循环左移1位(假设寄

存器R1具有循环左移功能)

(5)JMP X ；直接转移指令

(6)LOAD R1,MEM

(7)STORE MEM,R1

(8)BR offs(offs是相对转移地址)

【分析】 执行过程：首先PC→MAR，PC+1→PC是相同，其余的都是执行各自加减等指令。

【解答】(1)指令ADD Z,(MEM) 的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

IR(A)→MAR ；IR(A)o，MARi

DBUS→MDR ；R

MDR→Y ；MDRo，Yi

Z+Y→Z ；Zo，ADD

(2)指令ADD R3,R1,R2的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

R1→Y ；R1o，Yi

R2+Y→Z ；R2o，ADD

Z→R3 ；Zo，R3i

(3)指令STA 40的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

IR(A)→MAR ；IR(A)o，MARi

Z→MDR→M ；Zo，MDRi，W

(4)指令ROL (MEM)的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR →IR ；R，MDRo，IRi

IR(A)→MAR ；IR(A)o，MARi

DBUS→MDR ；R

MDR→R1 ；MDRo，R1i

ROL R1 ；ROL

R1→MDR→M ；R1o，MDRi，W

(5)指令JMP X的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

IR(A) →PC ；IR(A)o，PCi

(6)指令LOAD R1,MEM的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

IR(A)→MAR ；IR(A)o，MARi

DBUS→MDR ；R

MDR→R1 ；MDRo，R1i

(7)指令STORE MEM,R1的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

IR(A)→MAR ；IR(A)o，MARi

R1→MDR→M ；R1o，MDRi，W

(8)指令BR offs的执行过程

PC→MAR ；PCo，MARi

PC+1→PC ；+1PC

DBUS→MDR→IR ；R，MDRo，IRi

PC→Y ；PCo，Yi

Y+IR(A)→Z ；IR(A)o，+

Z→PC ；Zo，PCi