

Синхронизация последовательных схем Divide et impera

Проектирование цифровой техники
с применением ПЛИС и аппаратного
языка разработки System Verilog

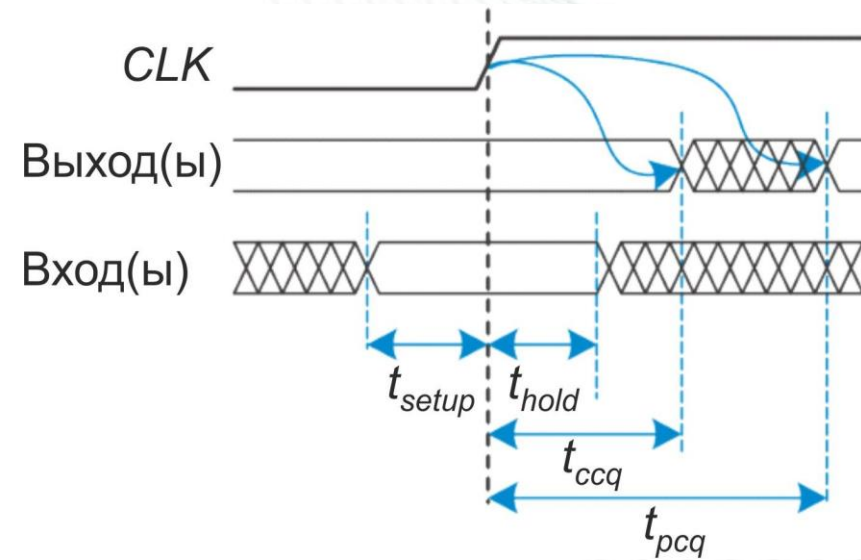
Максим Викторович Кулешов
Ведущий инженер-электроник ООО «ЛЭМЗ-Т»

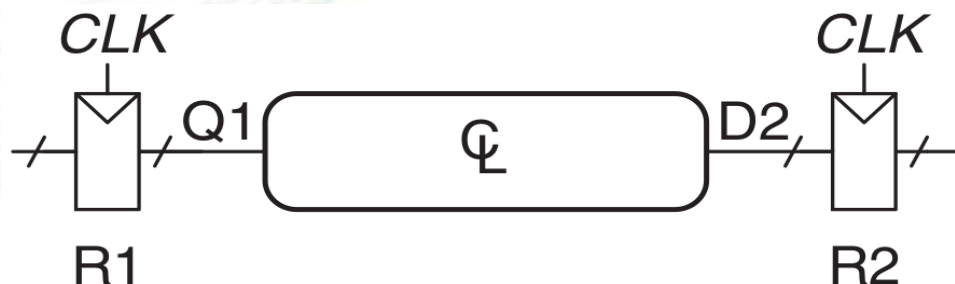
Входы: апертурное время.

1. Setup Time.
2. Hold Time.

Выходы: время реакции (*Propagation delay*).

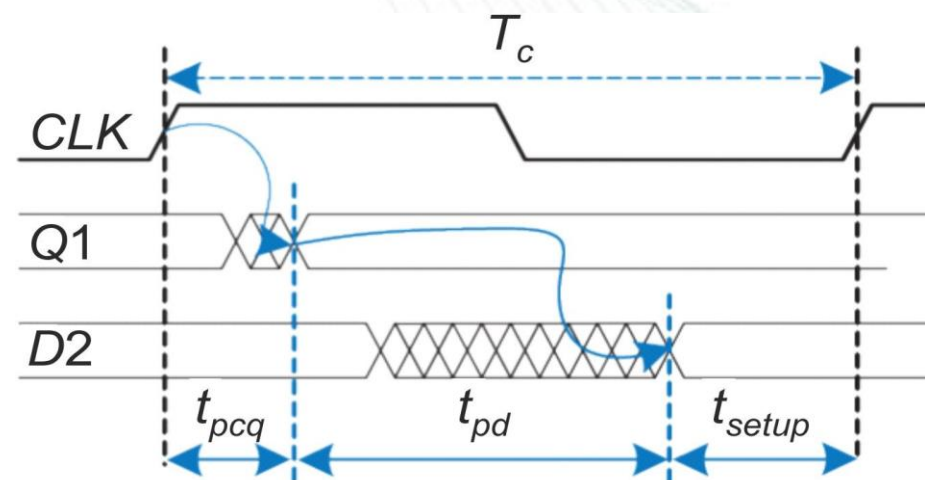
1. t_{ccq} — задержка реакции (min).
2. t_{pcq} — задержка распространения (max).

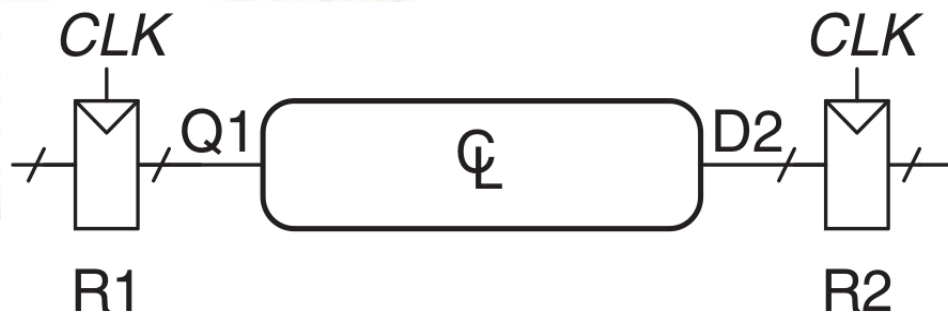




Ограничение времени предустановки
(*setup*), или критический путь

$$T_c \geq t_{pcq} + t_{pd} + t_{setup},$$
$$t_{pd} \leq T_c - (t_{pcq} + t_{setup}).$$

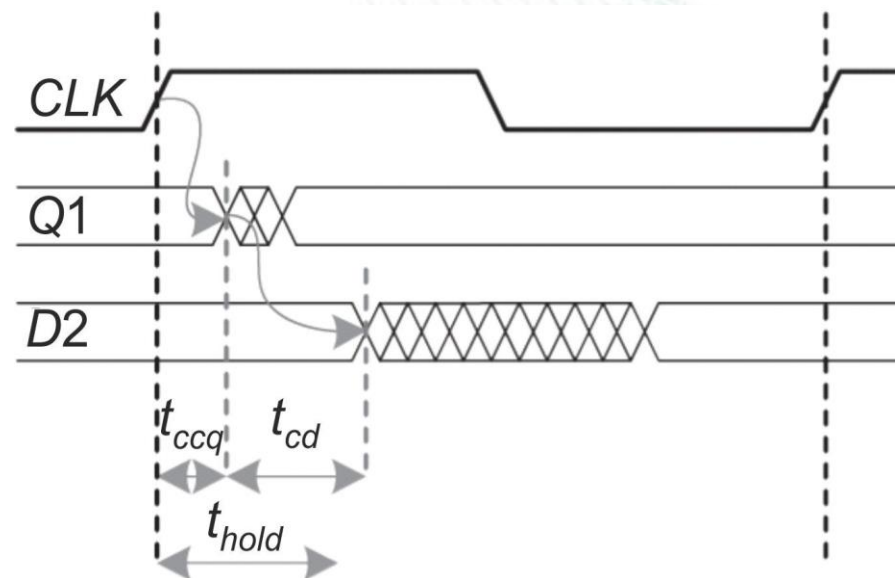




Ограничение времени удержания (*hold*), или короткий путь

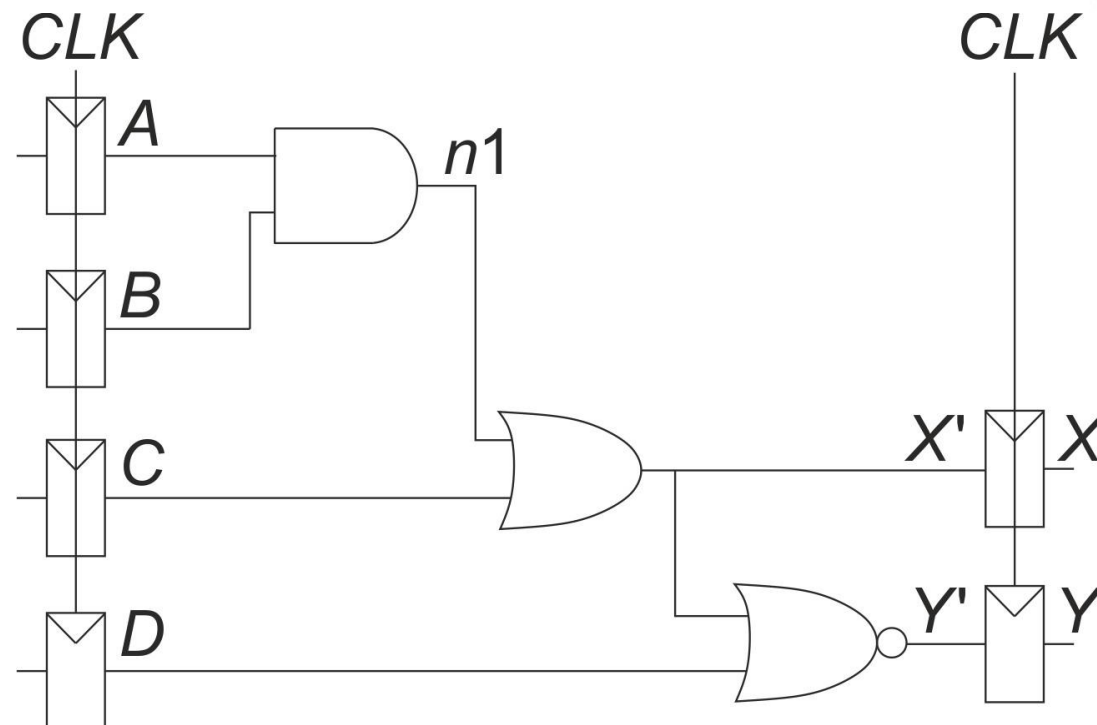
$$t_{ccq} + t_{cd} \geq t_{hold},$$

$$t_{cd} \geq t_{hold} - t_{ccq}.$$



Временные характеристики системы

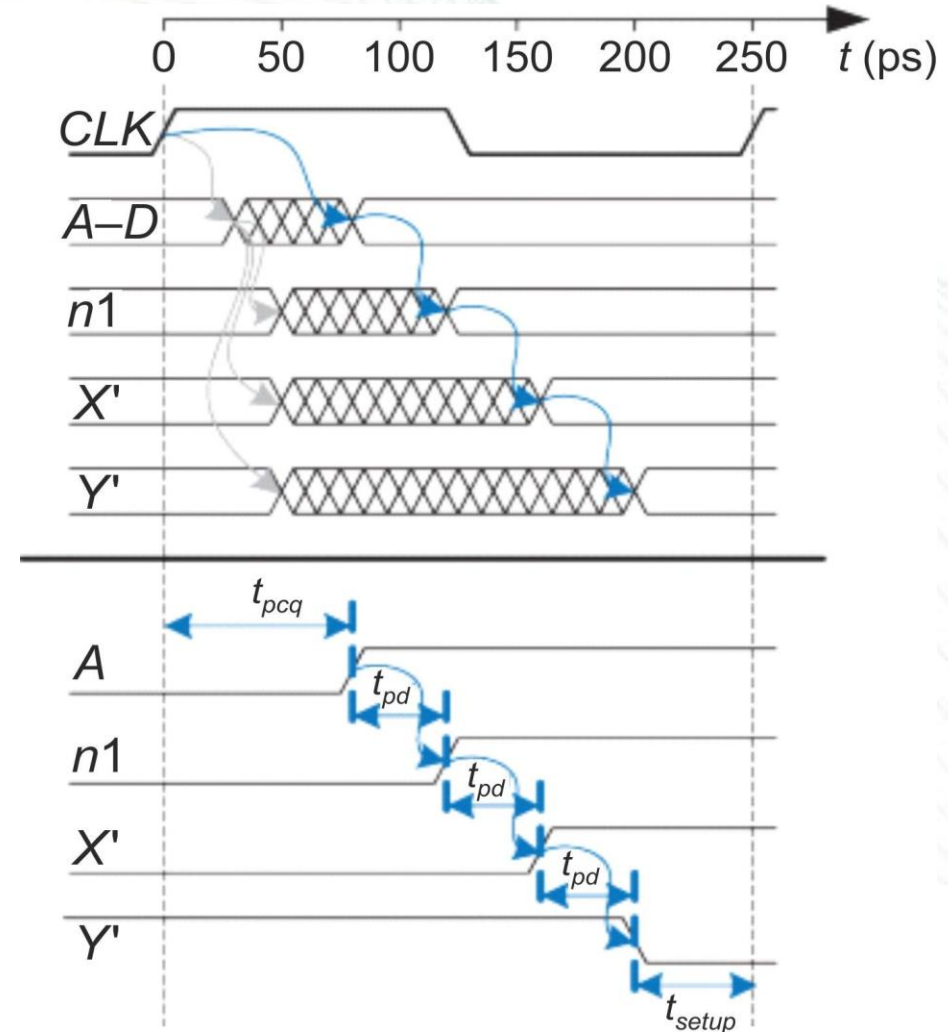
- Задержка реакции $t_{ccq} = 30$ пс (min PD).
- Задержка распространения $t_{pcq} = 80$ пс (max PD).
- Время предустановки $t_{setup} = 50$ пс (*setup*).
- Время удержания $t_{hold} = 60$ пс (*hold*).
- Задержка реакции ЛЭ $t_{cd} = 25$ пс (min PD).
- Задержка распространения ЛЭ $t_{pd} = 40$ пс (max PD).



Временные характеристики системы

Критический путь: ограничение ТЧ.

- $T_c \geq t_{pcq} + 3t_{pd} + t_{setup}$.
- $T_c \geq 80 + 3 \times 40 + 50$.
- $T_c \geq 250$ пс.
- $f_{c \max} = 1/T_{c \min} = 4$ ГГц.



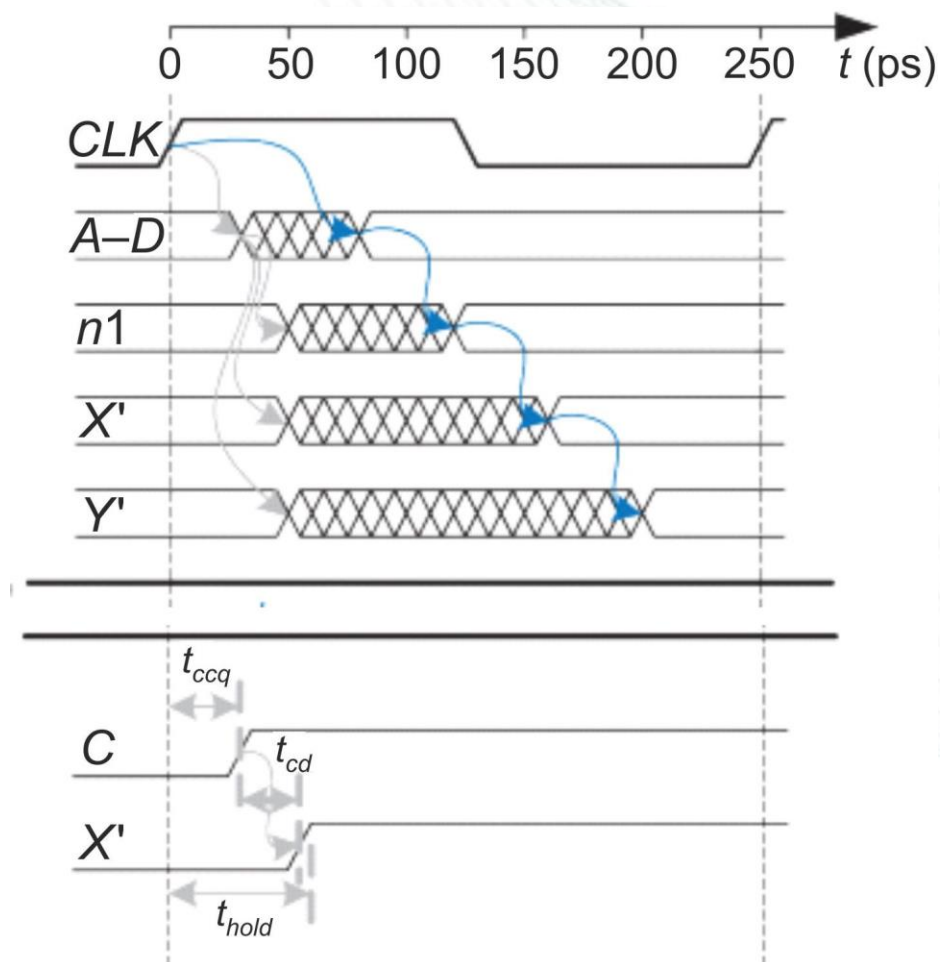
Временные характеристики системы

Короткий путь: техпроцесс.

Время удержания t_{hold} должно быть меньше $t_{ccq} + t_{cd}$.

$$t_{ccq} + t_{cd} = 30 + 25 = 55 \text{ пс. Не выполняется!}$$

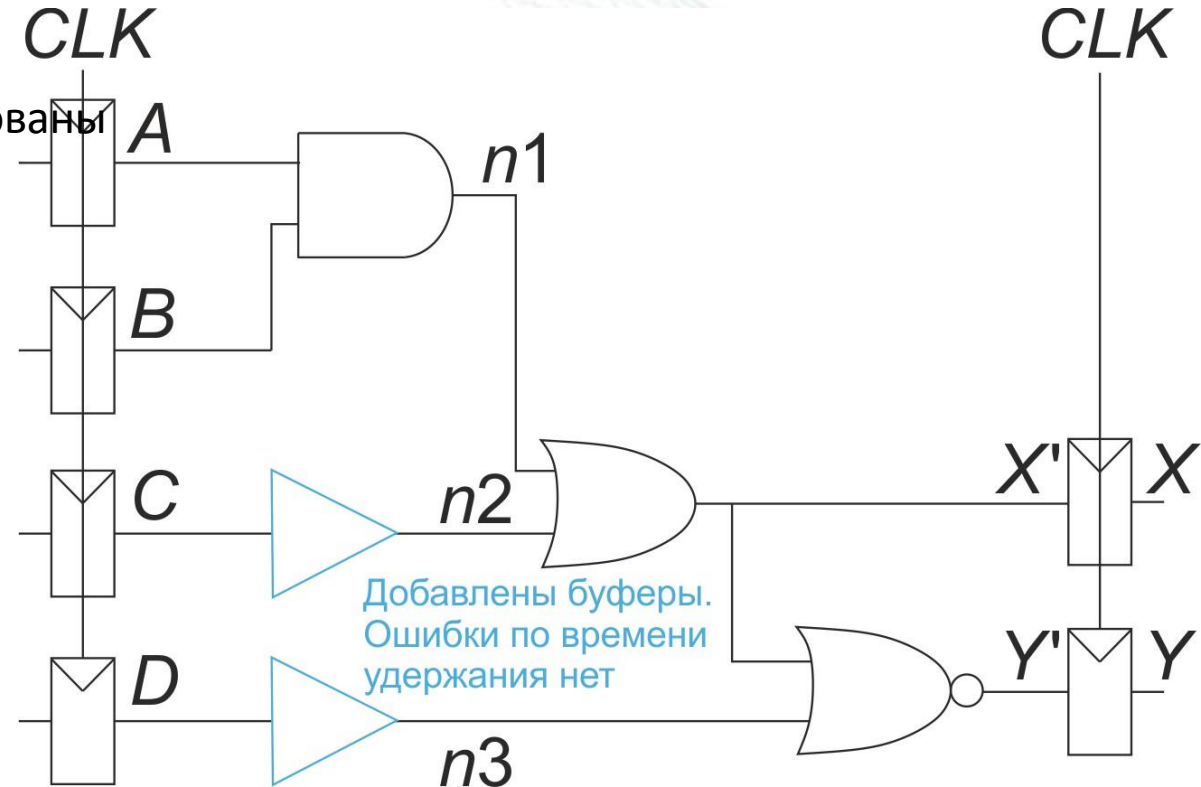
Схема будет работать нестабильно.



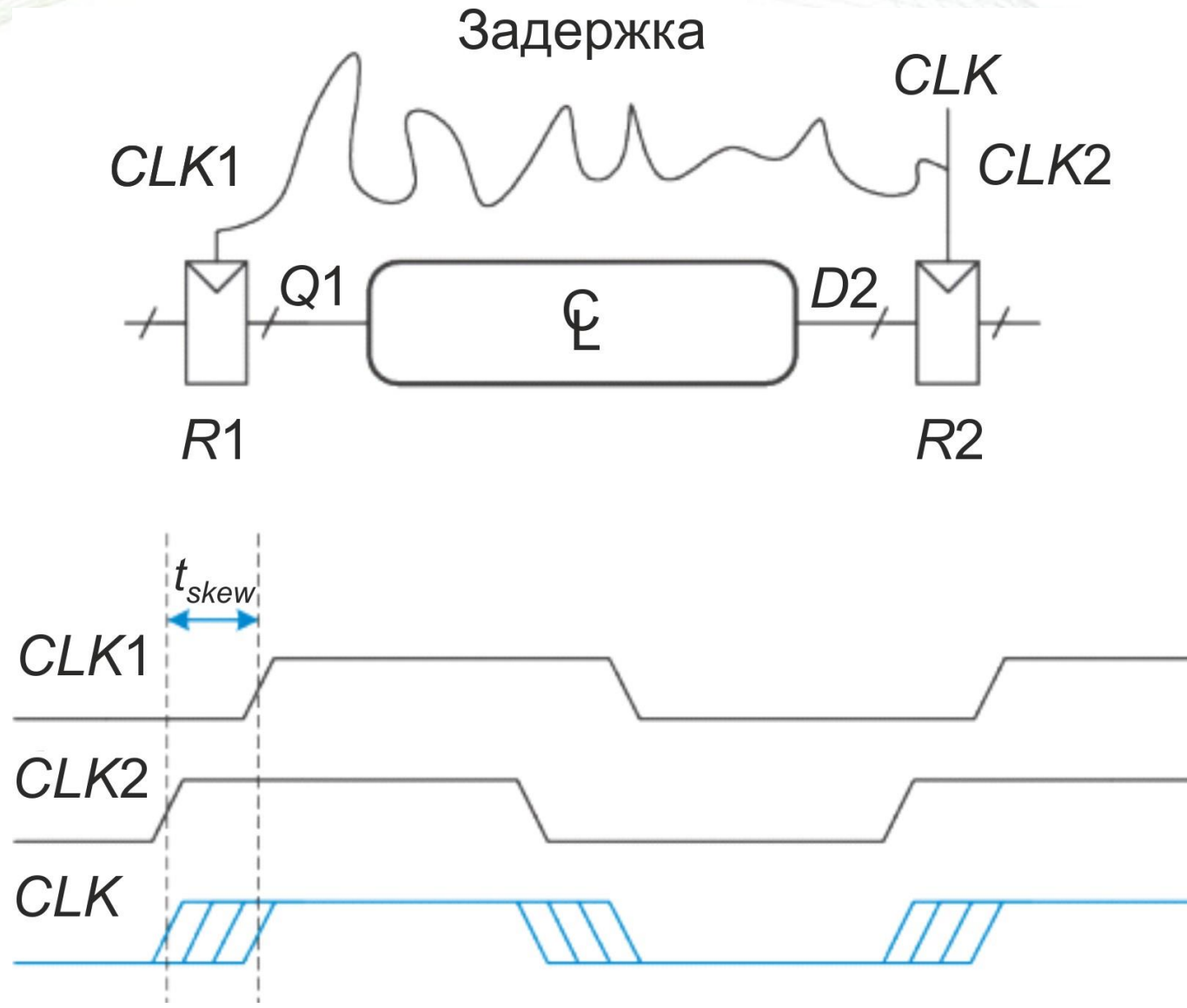
Временные характеристики системы

$$t_{ccq} + 2t_{cd} = 30 + 2 \times 25 = 80 \text{ пс.}$$

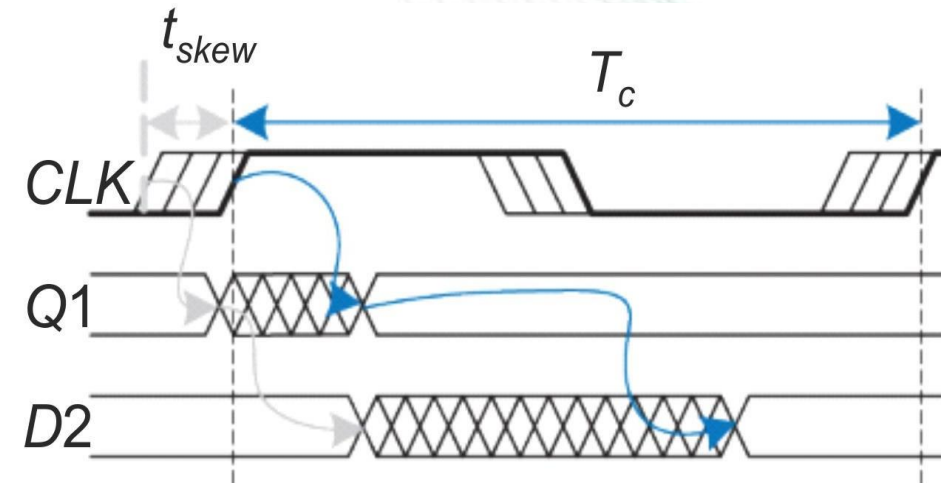
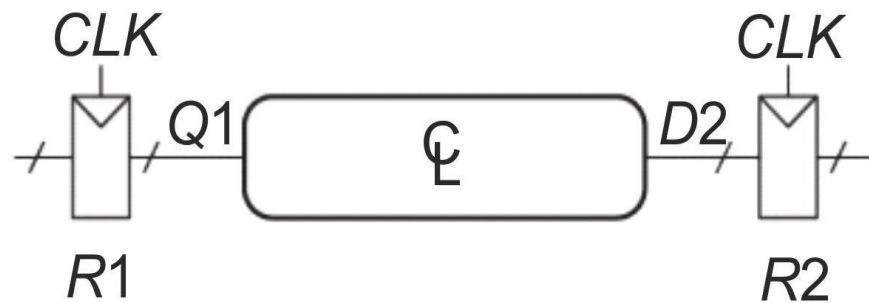
В современных ПЛИС триггеры спроектированы так, что $t_{hold} < t_{ccq}$.



Временные характеристики системы. Расфазировка тактовых сигналов

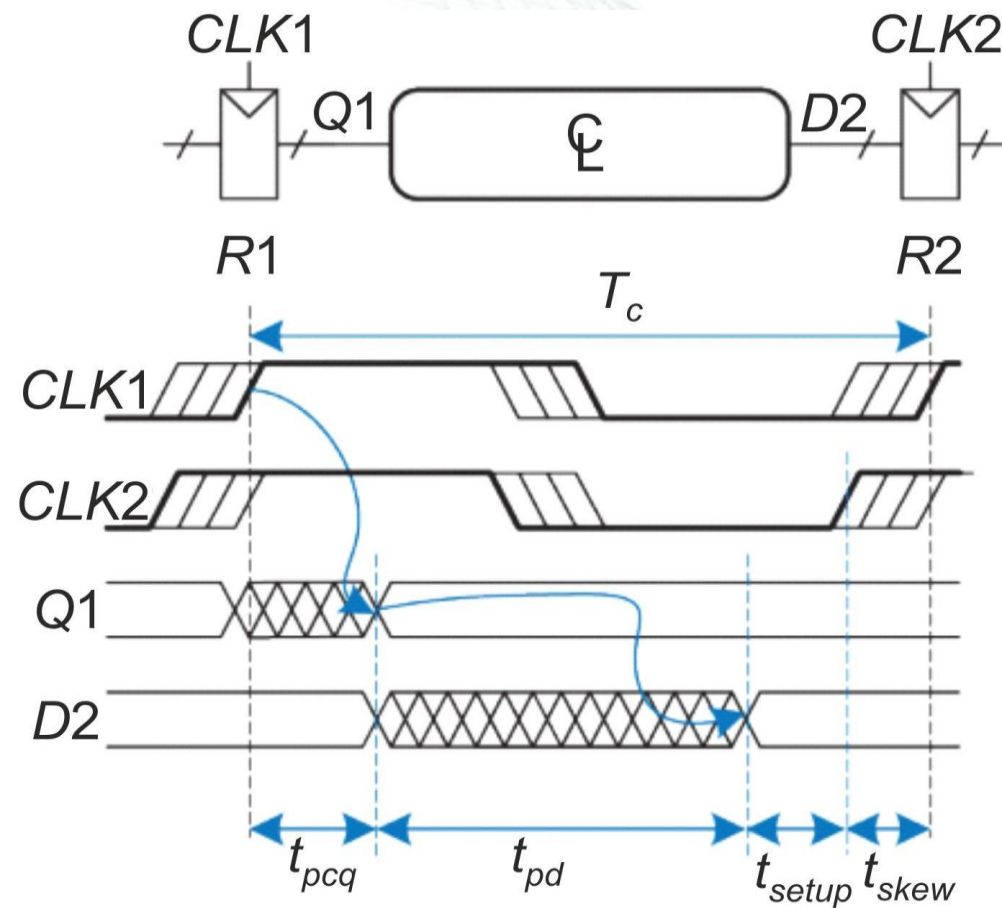


Временные характеристики системы. Расфазировка тактовых сигналов



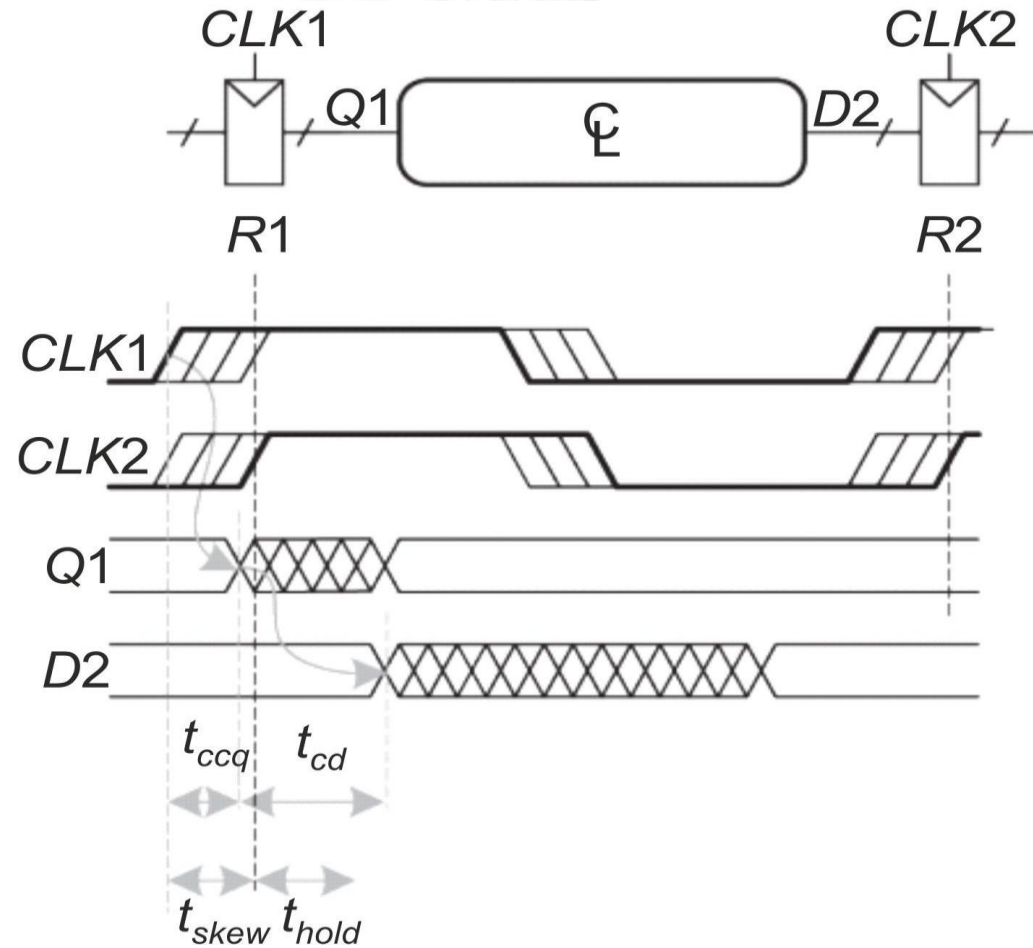
Временные характеристики системы. Расфразировка тактовых сигналов

$$T_c \geq t_{pcq} + t_{pd} + t_{setup} + t_{skew}.$$



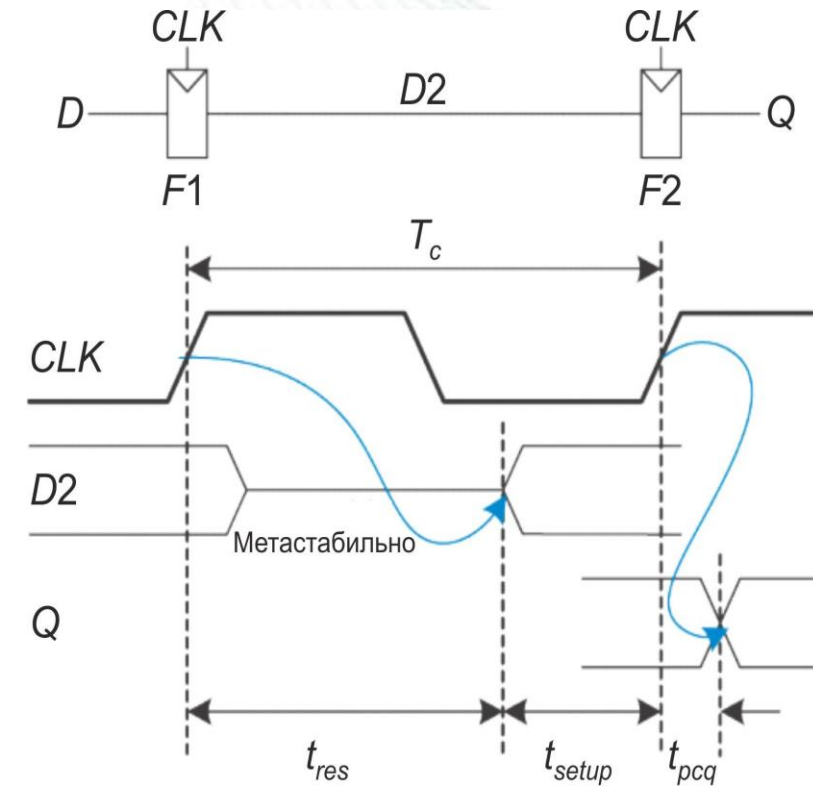
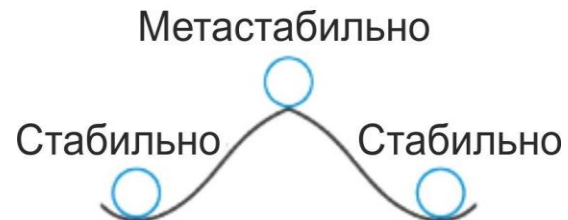
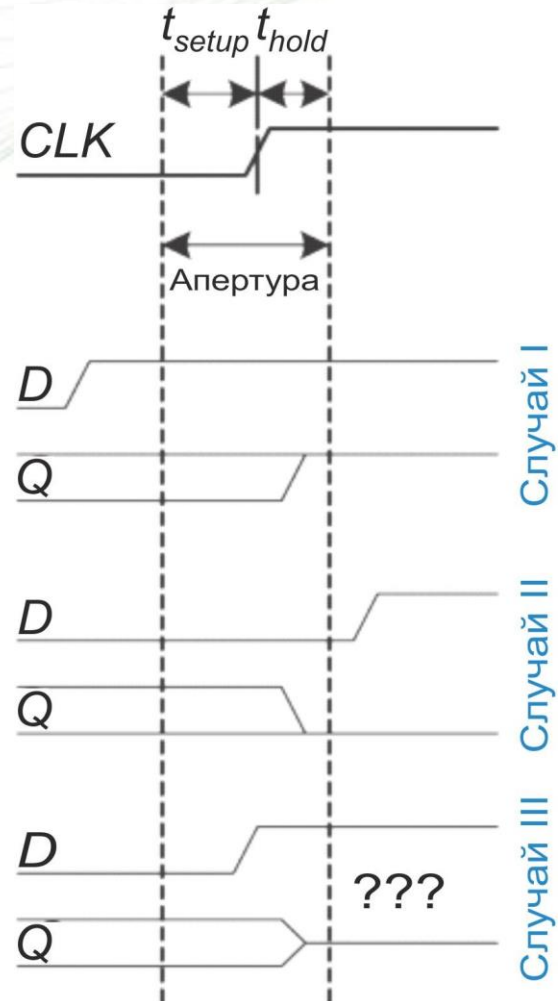
Временные характеристики системы. Расфразировка тактовых сигналов

$$t_{ccq} + t_{cd} \geq t_{hold} + t_{skew},$$
$$t_{cd} \geq t_{hold} + t_{skew} - t_{ccq}.$$



Временные характеристики системы.

Метастабильность

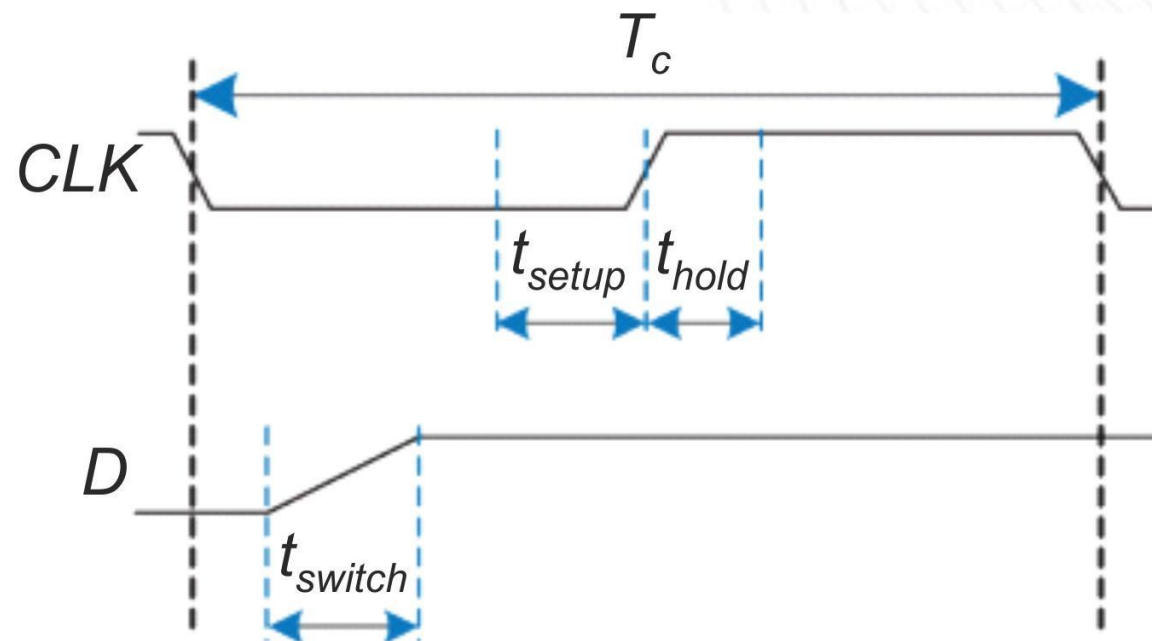


Временные характеристики системы. Вычисление времени разрешения

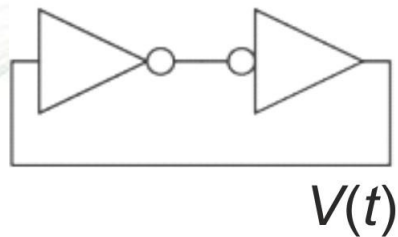
$$P(t_{res} > t) = P(\text{samples changing input}) \cdot P(\text{unresolved})$$

$$P(\text{samples changing input}) = \frac{t_{switch} + t_{setup} + t_{hold}}{T_c}$$

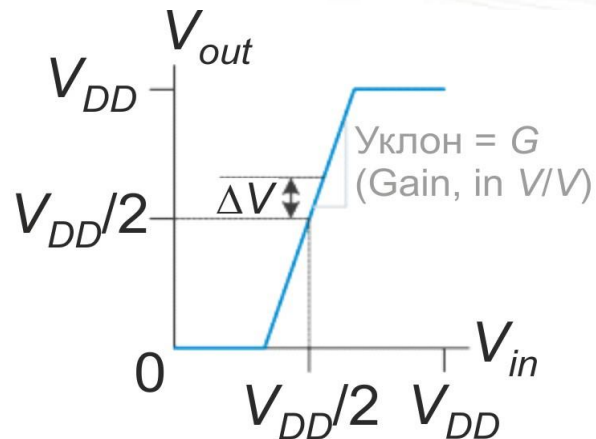
$$\tau = \frac{RC}{G - 1}$$



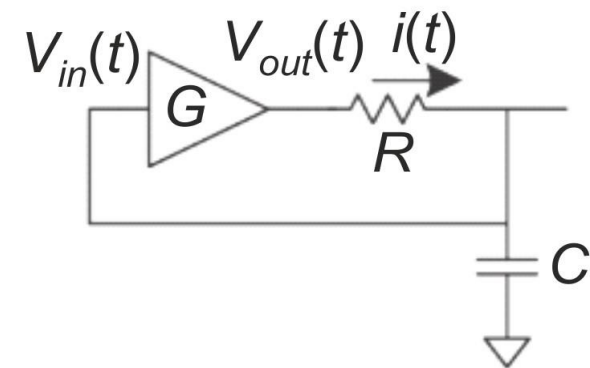
Временные характеристики системы. Вычисление времени разрешения



a)



b)

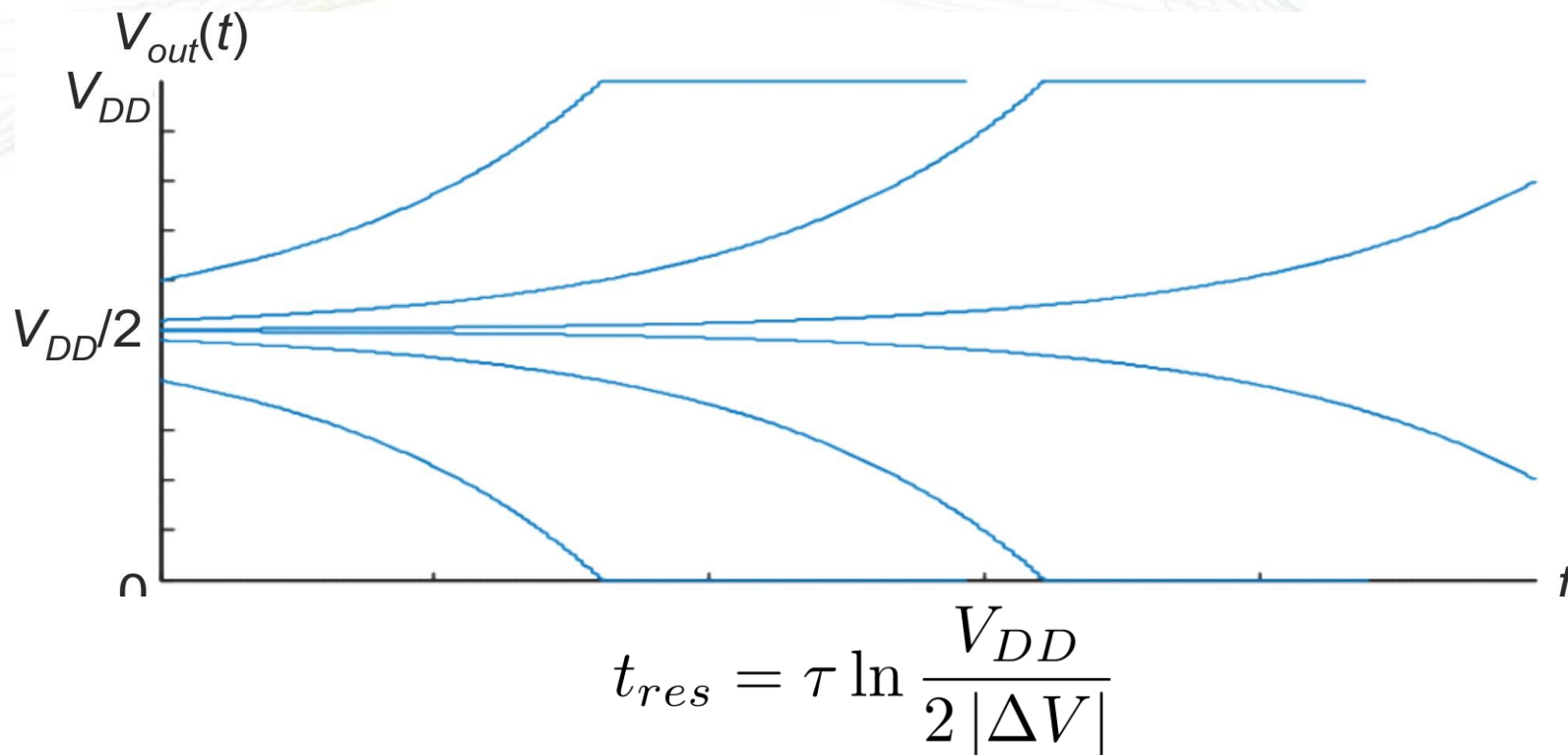


c)

$$\frac{dv_{out}(t)}{dt} = \frac{1}{\tau} \left(v_{out} - \frac{V_{DD}}{2} \right)$$

$$v_{out}(t) = \frac{V_{DD}}{2} + \Delta V e^{\frac{t}{\tau}}$$

Временные характеристики системы. Вычисление времени разрешения



$$P(\text{unresolved}) = P\left(\left|v_{in}(0) - \frac{V_{DD}}{2}\right| < \frac{\Delta V_{res}}{G}\right) = \frac{2 \cdot \Delta V_{res}}{G \cdot V_{DD}}$$

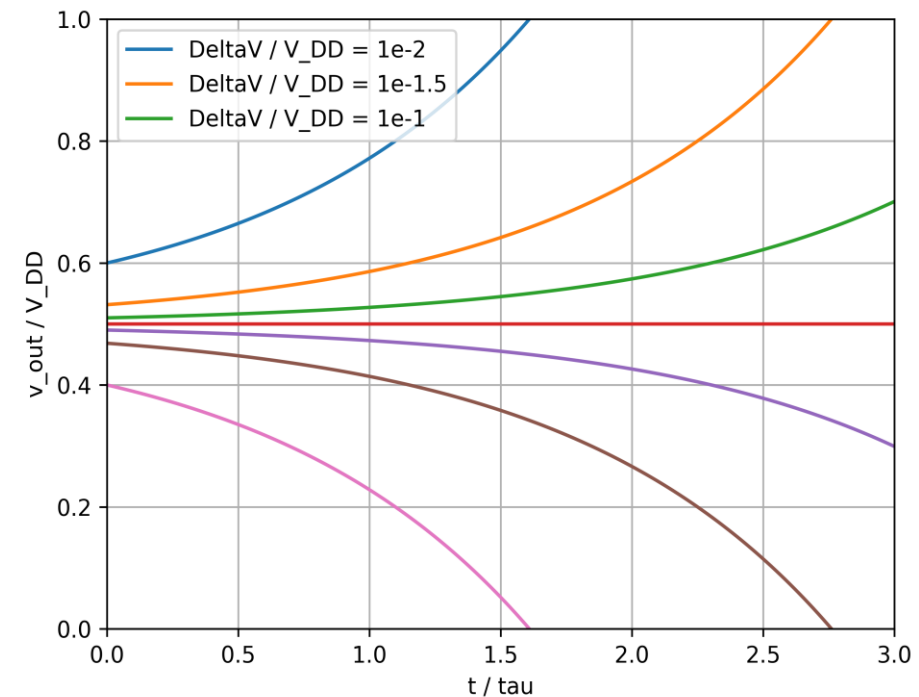
$$P(t_{res} > t) = \frac{t_{switch} + t_{setup} + t_{hold}}{G \cdot T_c} e^{-\frac{t}{\tau}}$$

Временные характеристики системы.

Вычисление времени разрешения

```
1 # Metastability resolution trajectories
2 import numpy as np
3 import matplotlib.pyplot as plt
4
5 # Initialize parameters
6 V_DD = 1 # power supply voltage (logic "1"), [normalized]
7 K = np.logspace(-2, -1, 3) # logarithmically scaled offset multiplier
8 DeltaV = V_DD * np.concatenate((K[::-1], [0], -K)) # voltage offsets
9
10 tau = 1 # time constant of the system: tau = R * C / (G - 1), [normalized]
11 t = np.linspace(0, 3 * tau, 100) # time vector for X axis
12
13 # Loop over all DeltaVs and plot each curve
14 plt.figure()
15 for DeltaV_i in DeltaV:
16     v_out = V_DD / 2 + DeltaV_i * np.exp(t / tau)
17     plt.plot(t, v_out)
18
19 plt.title('Resolution (exp. growth): v_out(t) = V_DD / 2 + DeltaV * e^(t / tau)\n')
20 plt.xlabel('t / tau')
21 plt.ylabel('v_out / V_DD')
22 plt.legend([f'DeltaV / V_DD = 1e{np.log10(k):.2g}' for k in K])
23 plt.xlim([0, t[-1]])
24 plt.ylim([0, V_DD])
25 plt.grid()
26 plt.show()
```

Resolution (exp. growth): $v_{out}(t) = V_{DD} / 2 + \Delta V * e^{(t / \tau)}$



Проектирование цифровой техники
с применением ПЛИС и аппаратного языка
разработки System Verilog