

## Contrôle Terminal– 15 Mai 2018

Durée : 2h

**Aucun document autorisé (sauf feuille A4 recto/verso manuscrite)**

**Calculatrice et téléphone non autorisés**

**Tout résultat non justifié par les calculs intermédiaires ne sera pas validé**

N° Étudiant :	Nom :	Prénom :
---------------	-------	----------

### 1. Problème (Durée conseillée 40 min) 8 pts

Nous souhaitons étudier la commande d'un store pouvant être piloté au travers de deux modes de fonctionnement (manuel ou automatique). Le store est équipé :

- de deux capteurs  $E$  et  $V$  permettant de mesurer respectivement l'ensoleillement et le vent,
- d'un interrupteur  $I$  permettant de choisir entre le mode automatique et le mode manuel,
- d'un bouton à bascule  $B$  permettant de demander la montée ou la descente du store manuellement,
- et d'un bloc moteur à deux commandes  $M$  et  $D$  pour la montée ou la descente du store respectivement.

Le capteur  $E$  est à 1 lorsque la luminosité est importante, à 0 sinon. De même, le capteur  $V$  est à 1 lorsque le vent est violent, à 0 sinon. L'interrupteur  $I$  est à 1 en mode automatique, à 0 en mode manuel. Le bouton à bascule  $B$  est à 1 lorsque la montée est sélectionnée, à 0 lorsque la descente est sélectionnée. Enfin, les commandes de montée  $M$  et de descente  $D$  du bloc moteur doivent être mises à 1 pour être activées ; elles sont inactives lorsqu'elles sont à 0. Le bloc moteur est équipé de détecteurs de fin de course : il s'arrête automatiquement lorsque le store est complètement ouvert ou complètement fermé, quel que soit l'état des commandes  $M$  et  $D$  respectivement.

En mode automatique, le pilotage de la commande du store se fait par le capteur d'ensoleillement  $E$ . Lorsque la luminosité est importante le store descend automatiquement ; lorsque la luminosité est faible le store remonte automatiquement.

Indépendamment de l'état de  $E$ ,  $I$  et  $B$ , la remontée du store est enclenchée automatiquement en cas de vent violent.

1. Identifier les entrées et sorties du système. 0,5 pt

Entrées :  $B$ ,  $E$ ,  $I$ ,  $V$  :

Sorties :  $M$ ,  $D$

2. Établir la table de vérité en classant les entrées par ordre alphabétique. 4 pts 0,25 pt par ligne

$B$	$E$	$I$	$V$	$D$	$M$
0	0	0	0	1	0
0	0	0	1	0	1
0	0	1	0	0	1
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	0	1

0	1	1	0	1	0
0	1	1	1	0	1
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	0	1
1	0	1	1	0	1
1	1	0	0	0	1
1	1	0	1	0	1
1	1	1	0	1	0
1	1	1	1	0	1

Pour les question 3, 4 et 5 compter la moitié des points si résultats justes à partir d'une table de vérité fausse

3. Donner la relation qui relie les sorties entre elles. 0,5 pt

$$M = \bar{D}$$

4. Extraire à l'aide de tableaux de Karnaugh, l'expression simplifiée des sorties logiques.

2 pts : 1 point pour M et 1 point pour D (0,25 pour la table, 0,5 pour les regroupements et 0,25 pour l'équation) Si M donné à partir de D sans passé par Karnaugh mettre 1 point également

Tableau pour D

IV	00	01	11	10
BE				
00	1	0	0	0
01	1	0	0	1
11	0	0	0	1
10	0	0	0	0

$$D = \bar{B}.\bar{I}.\bar{V} + E.I.\bar{V}$$

$$M = \bar{D} = \overline{\bar{B}.\bar{I}.\bar{V} + E.I.\bar{V}} = (B + I + V).(\bar{E} + \bar{I} + V)$$

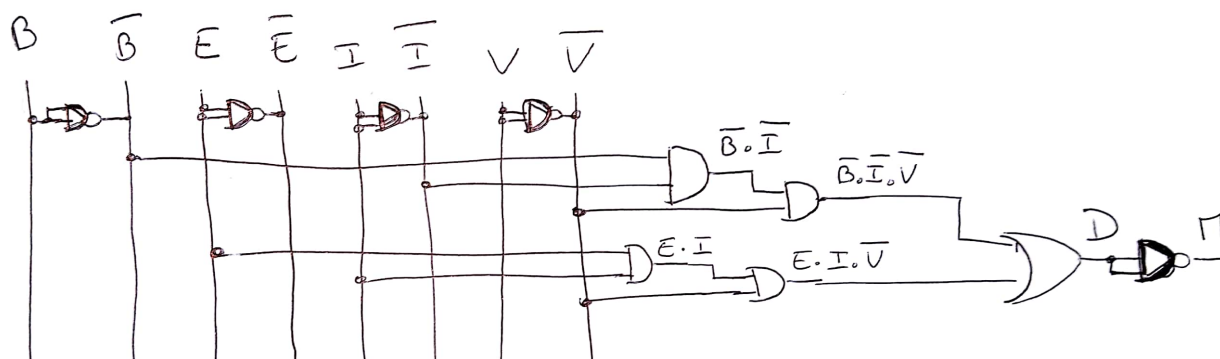
Tableau pour M

IV	00	01	11	10
BE				
00	0	1	1	1
01	0	1	1	0
11	1	1	1	0
10	1	1	1	1

$$M = V + B.\bar{E} + B.\bar{I} + \bar{E}.I$$

$$\text{ou } M = V + B.\bar{I} + \bar{E}.I$$

5. Tracer le logigramme des sorties avec des portes à 2 entrées. 1 pt : enlever 0,25 pt si l'équation de M n'est pas donnée à partir de D, enlever 0,25 pt si les compléments sont fait avec des inverseurs à la place des NAND



## 2. Exercices indépendants (Durée conseillée 1h20) (13 pts)

### 2.1. Conversions 3 pts (0,25 par réponse juste)

si les résultats ne sont pas justifiés par des calculs mettre 0

Effectuer les changements de base pour les nombres fractionnaires donnés, en conservant la précision de départ. Compléter les tableaux directement sur le sujet et détailler l'ensemble des calculs sur votre copie.

Octal	Hexadécimal	Décimal	Binaire
131,514	59,A6	89,65	0101 1001,1010 011
726,423	1D6,898	470,537	111 010 110,100 010 011

#### 1. Décimal → Hexadécimal

Conversion de la partie entière :

$$(89)_{10} = (59)_{16} \quad \text{par division successive par 16.}$$

Conversion de la partie fractionnaire :

$$\frac{1}{16^2} < \frac{1}{10^2} < \frac{1}{16^1} \quad \text{2 chiffres après la virgule en base 10 correspond à 2 chiffres après la virgule en base 16.}$$

$$0,65 \times 16 = 10,4$$

$$0,4 \times 16 = 6,4$$

$$(0,65)_{10} = (0,A6)_{16}$$

$$\text{Donc : } (89,65)_{10} = (59,A6)_{16}$$

#### Décimal → Binaire

Conversion de la partie entière :

$$(89)_{10} = (59)_{16} = (0101 1001)_2 \quad 2^4=16 \text{ donc on fait des groupements de 4 bits.}$$

Conversion de la partie fractionnaire :

$$\frac{1}{2^7} < \frac{1}{10^2} < \frac{1}{2^6} \quad \text{2 chiffres après la virgule en base 10 correspond à 7 chiffres après la virgule en base 2.}$$

$$(0,65)_{10} = (0,A6)_{16} = (0,1010 011)_2 \quad 2^4=16 \text{ donc on fait des groupements de 4 bits.}$$

Donc :  $(89,65)_{10} = (0101\ 1001,1010\ 011)_2$

### Décimal → Octal

*Conversion de la partie entière :*

$(89)_{10} = (01\ 011\ 001)_2 = (131)_8$        $2^3=8$  donc on fait des groupements de 3 bits.

*Conversion de la partie fractionnaire :*

$\frac{1}{8^3} < \frac{1}{10^2} < \frac{1}{8^2}$       2 chiffres après la virgule en base 10 correspond à 3 chiffres après la virgule en base 8.

$0,65 \times 8 = 5,2$

$0,2 \times 8 = 1,6$

$0,6 \times 8 = 4,8$

$(0,65)_{10} = (0,514)_8$

Donc :  $(89,65)_{10} = (131,514)_8$

### 2. Octal → Binaire

*Conversion de la partie entière :*

$(726)_8 = (111\ 010\ 110)_2$        $2^3=8$  donc on fait des groupements de 3 bits.

*Conversion de la partie fractionnaire :*

$\frac{1}{2^9} < \frac{1}{8^3} < \frac{1}{2^8}$       3 chiffres après la virgule en base 8 correspond à 9 chiffres après la virgule en base 2.

$(0,423)_8 = (0,100\ 010\ 011)_2$        $2^3=8$  donc on fait des groupements de 3 bits.

Donc :  $(726,423)_8 = (111\ 010\ 110,100\ 010\ 011)_2$

### Octal → Hexadécimal

*Conversion de la partie entière :*

$(726)_8 = (0001\ 1101\ 0110)_2 = (1D6)_{16}$        $2^4=16$  donc on fait des groupements de 4 bits.

*Conversion de la partie fractionnaire :*

$\frac{1}{16^3} < \frac{1}{8^3} < \frac{1}{16^2}$       3 chiffres après la virgule en base 8 correspond à 3 chiffres après la virgule en base 16.

$(0,423)_8 = (0,4230)_8 = (0,100\ 010\ 011\ 000)_2 = (0,1000\ 1001\ 1000)_2 = (0,898)_{16}$

Donc :  $(726,423)_8 = (1D6,898)_{16}$

### Octal → Décimal

*Conversion de la partie entière :*

$(726)_8 = (7 \times 8^2) + (2 \times 8) + 6 = (470)_{10}$

*Conversion de la partie fractionnaire :*

$\frac{1}{10^3} < \frac{1}{8^3} < \frac{1}{10^2}$       3 chiffres après la virgule en base 8 correspond à 3 chiffres après la virgule en base 10.

$(0,423)_8 = (4 \times 8^{-1}) + (2 \times 8^{-2}) + (3 \times 8^{-3}) = (0,537)_{10}$

Donc :  $(726,423)_8 = (470,537)_{10}$

	Codage en « Valeur absolue et signe »	Codage en « Complément à 2 »
Valeur décimale ↓		
<b>8229</b>	<b>2025</b>	<b>2025</b>
<b>471</b>	<b>01D7</b>	<b>01D7</b>
<b>-306</b>	<b>8132</b>	<b>FECE</b>

### [1] Conversion CA2 base 16 → décimal

$(2025)_{16} = (0010\ 0000\ 0010\ 0101)_2 \rightarrow \text{Nombre} > 0$

Le codage représente la valeur absolue

$$(2025)_{16} = 2 * 16^3 + 2 * 16^1 + 5 * 16^0 = 2 * 4096 + 2 * 16 + 5 = (8229)_{10}$$

#### Conversion CA2 base 16 → VAS

Nombre > 0 → même codage en VAS

### [2] Conversion décimal → VAS

Nombre > 0 →  $(471)_{10} = (0000\ 0001\ 1101\ 0111)_2 = 01D7$  (Valeur quasi identique à celle de la 2<sup>nd</sup> ligne du 1<sup>er</sup> tableau)

#### Conversion décimal → CA2

Nombre > 0 → Même codage en CA2 qu'en VAS

### [3] Conversion VAS base 16 → décimal

$(8132)_{16} = (1000\ 0001\ 0011\ 0010)_2 \rightarrow \text{Nombre} < 0$

Valeur absolue =  $(0132)_{16} = (1 * 16^2 + 3 * 16 + 2)_{10} = (256 + 48 + 2)_{10} = (306)_{10} \rightarrow (-306)_{10}$

#### Conversion VAS base 16 → CA2

Nombre < 0 → Prendre le complément à 1 de la VAS et ajouter 1

→  $(1111\ 1110\ 1100\ 1101)_2 + 1 = (1111\ 1110\ 1100\ 1110)_2 = (FECE)_{16}$

On rappelle que  $\log(10)/\log(2) \approx 3,32$  ;  $\log(10)/\log(8) \approx 1,11$  ;  $\log(10)/\log(16) \approx 0,83$

Les puissances de 2, de 16 et de 8 sont les suivantes :

<b>2<sup>8</sup></b>	<b>2<sup>7</sup></b>	<b>2<sup>6</sup></b>	<b>2<sup>5</sup></b>	<b>2<sup>4</sup></b>		<b>2<sup>3</sup></b>	<b>2<sup>2</sup></b>	<b>2<sup>1</sup></b>
256	128	64	32	16		0,125	0,0625	0,03125
<b>2<sup>6</sup></b>	<b>2<sup>7</sup></b>	<b>2<sup>8</sup></b>	<b>2<sup>9</sup></b>	<b>2<sup>10</sup></b>		<b>2<sup>11</sup></b>		
0,015625	0,0078125	0,00390625	0,001953125	0,000976562		0,000488281		

<b>16<sup>5</sup></b>	<b>16<sup>4</sup></b>	<b>16<sup>3</sup></b>	<b>16<sup>2</sup></b>		<b>16<sup>1</sup></b>	<b>16<sup>2</sup></b>	<b>16<sup>3</sup></b>	<b>16<sup>4</sup></b>
1048576	65536	4096	256		0,0625	0,00390625	0,000244141	0,000015259
<b>8<sup>5</sup></b>	<b>8<sup>4</sup></b>	<b>8<sup>3</sup></b>	<b>8<sup>2</sup></b>		<b>8<sup>1</sup></b>	<b>8<sup>2</sup></b>	<b>8<sup>3</sup></b>	<b>8<sup>4</sup></b>
32768	4096	512	64		0,125	0,015625	0,001953125	0,00024414

## 2.2. Addition 1 pt si faux 0

Effectuer l'addition sur 16 bits de  $(7E8F)_{16}$  et  $(821F)_{16}$ .

Retenues : 1 1 1  
 7 E 8 F  
 + 8 2 1 F  
 (1) 0 0 A E

L'addition sur 16 bits de  $(7E8F)_{16}$  et  $(821F)_{16}$  vaut  $(00AE)_{16}$ .

### 2.3. Algèbre de Boole et tableaux de Karnaugh (4 pts)

1. Soit la fonction  $f_1$  suivante : 1 pt

$$f_1(a, b, c, d) = \overline{(a + b + c + d)} + \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot d + \bar{a} \cdot b \cdot \bar{c} \cdot d + a \cdot \bar{b} \cdot \bar{c} + \overline{(\bar{a} + b + \bar{c} + \bar{d})} + a \cdot \bar{b} \cdot c \cdot \bar{d}$$

a. Donner la première forme canonique de  $f_1$ .

$$\begin{aligned} f_1(a, b, c, d) &= \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot \bar{d} + \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot d + \bar{a} \cdot b \cdot \bar{c} \cdot d + a \cdot \bar{b} \cdot \bar{c} \cdot (d + \bar{d}) + a \cdot \bar{b} \cdot c \cdot d + a \cdot \bar{b} \cdot c \cdot \bar{d} \\ &= \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot \bar{d} + \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot d + \bar{a} \cdot b \cdot \bar{c} \cdot d + a \cdot \bar{b} \cdot \bar{c} \cdot d + a \cdot \bar{b} \cdot \bar{c} \cdot \bar{d} + a \cdot \bar{b} \cdot c \cdot d + a \cdot \bar{b} \cdot c \cdot \bar{d} \end{aligned}$$

$$f_1(a, b, c, d) = \sum m(0, 1, 5, 8, 9, 10, 11)$$

b. Donner la table de Karnaugh de  $f_1$  et en déduire les expressions simplifiées conjonctive (produit de somme) et disjonctive (somme de produit).

0,5 pt pour le tableau + 0,5 pt pour les regroupements + 0,5 pt pour forme conjonctive + 0,5 pt pour forme disjonctive (somme de produit), si tableau faux compter 0 pour toute la question car même si ils trouvent pas la question précédente il peuvent faire à partir de la fonction donnée

cd	00	01	11	10
ab				
00	1	1	0	0
01	0	1	0	0
11	0	0	0	0
10	1	1	1	1

$$f_1(a, b, c, d) = (\bar{a} + \bar{b}) \cdot (\bar{b} + d) \cdot (a + \bar{c})$$

$$f_1(a, b, c, d) = a \cdot \bar{b} + \bar{a} \cdot \bar{c} \cdot d + \bar{b} \cdot \bar{c}$$

2. Soit la fonction suivante :  $f_2(r, s, t, u) = \bar{r} \cdot t + s \cdot t \cdot \bar{u}$

a. Donner une expression de  $f_2$  n'utilisant que des opérateurs NOR 1 pt

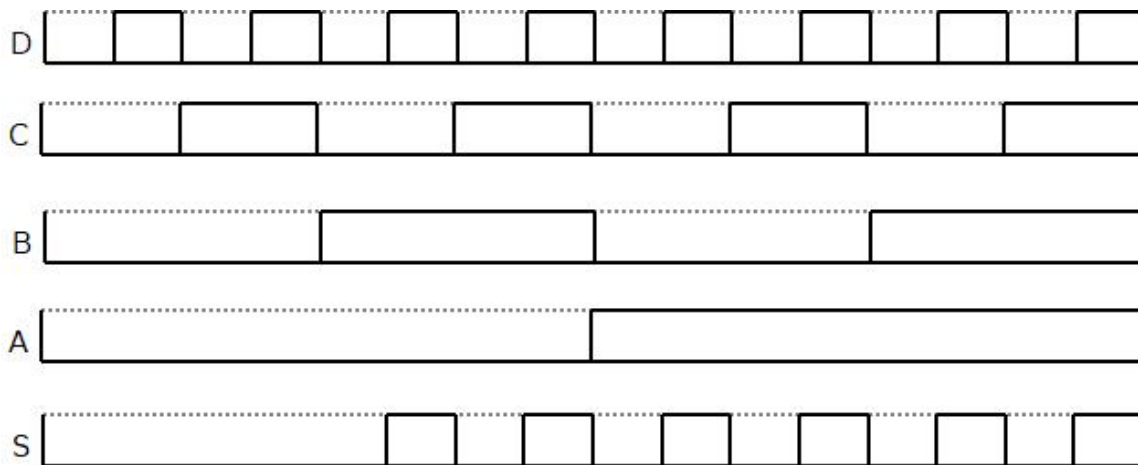
$$f_2(r, s, t, u) = \overline{\overline{\bar{r} \cdot t + s \cdot t \cdot \bar{u}}} = \overline{\overline{\bar{r} \cdot t} \cdot \overline{s \cdot t \cdot \bar{u}}} = \overline{(r + \bar{t}) \cdot (\bar{s} + \bar{t} + u)} = \overline{(r + \bar{t})} + \overline{(\bar{s} + \bar{t} + u)}$$

### 2.4. Chronogramme 2 pts

On considère la fonction S décrite par la table de vérité suivante :

A	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
B	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
C	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
S	0	0	0	0	0	1	0	1	0	1	0	1	0	1	0	1

1. À partir de la table de vérité, dessiner le chronogramme de S. **1 pt uniquement si toutes les entrées et sorties sinon 0**



2. En déduire la première forme canonique de S et montrer que l'équation simplifiée est donnée par :  $S = B.D + A.D$

0,5 pt pour 1<sup>ère</sup> forme canonique +0,5 pt pour équation simplifiée (0,25 pt pour la table avec regroupement + 0,25 équation)

Première forme canonique :

$$S = \bar{A}.B.\bar{C}.D + \bar{A}.B.C.D + A.\bar{B}.\bar{C}.D + A.\bar{B}.C.D + A.B.\bar{C}.D + A.B.C.D$$

C D	00	01	11	10
A B				
00	0	0	0	0
01	0	1	1	0
11	0	1	1	0
10	0	1	1	0

$$S = B.D + A.D$$

## 2.5. Électronique numérique (3 pts)

Pour réaliser la fonction C décrite par la Fig. 1, on dispose de portes ET 74ALS08 dont les caractéristiques électriques sont données ci-dessous (extraits de la datasheet) :

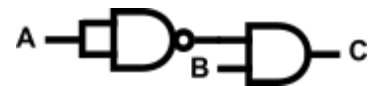


Fig. 1 : Logigramme de C

## Quad 2-input AND gate

74ALS08

## ABSOLUTE MAXIMUM RATINGS

(Operation beyond the limit set forth in this table may impair the useful life of the device.  
Unless otherwise noted these limits are over the operating free-air temperature range.)

SYMBOL	PARAMETER	RATING	UNIT
$V_{CC}$	Supply voltage	-0.5 to +7.0	V
$V_{IN}$	Input voltage	-0.5 to +7.0	V
$I_{IN}$	Input current	-30 to +5	mA
$V_{OUT}$	Voltage applied to output in High output state	-0.5 to $V_{CC}$	V
$I_{OUT}$	Current applied to output in Low output state	16	mA
$T_{amb}$	Operating free-air temperature range	0 to +70	°C
$T_{stg}$	Storage temperature range	-65 to +150	°C

## RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	LIMITS			UNIT
		MIN	NOM	MAX	
$V_{CC}$	Supply voltage	4.5	5.0	5.5	V
$V_{IH}$	High-level input voltage	2.0			V
$V_{IL}$	Low-level input voltage			0.8	V
$I_{IK}$	Input clamp current			-18	mA
$I_{OH}$	High-level output current			-0.4	mA
$I_{OL}$	Low-level output current			8	mA
$T_{amb}$	Operating free-air temperature range	0		+70	°C

## DC ELECTRICAL CHARACTERISTICS

(Over recommended operating free-air temperature range unless otherwise noted.)

SYMBOL	PARAMETER		TEST CONDITIONS <sup>1</sup>	LIMITS			UNIT	
				MIN	TYP <sup>2</sup>	MAX		
V <sub>OH</sub>	High-level output voltage		V <sub>CC</sub> ±10%, V <sub>IL</sub> = MAX, V <sub>IH</sub> = MIN, I <sub>OH</sub> = -0.4mA	V <sub>CC</sub> - 2			V	
V <sub>OL</sub>	Low-level output voltage		V <sub>CC</sub> = MIN, V <sub>IL</sub> = MAX, V <sub>IH</sub> = MIN	I <sub>OL</sub> = 4mA		0.25	0.40	V
				I <sub>OL</sub> = 8mA		0.35	0.50	V
V <sub>IK</sub>	Input clamp voltage		V <sub>CC</sub> = MIN, I <sub>I</sub> = I <sub>IK</sub>		-0.73	-1.5	V	
I <sub>I</sub>	Input current at maximum input voltage		V <sub>CC</sub> = MAX, V <sub>I</sub> = 7.0V			0.1	mA	
I <sub>IH</sub>	High-level input current		V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7V			20	μA	
I <sub>IL</sub>	Low-level input current		V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.5V			-0.1	mA	
I <sub>O</sub>	Output current <sup>3</sup>		V <sub>CC</sub> = MAX, V <sub>O</sub> = 2.25V	-30		-112	mA	
I <sub>CC</sub>	Supply current (total)	I <sub>CCH</sub>	V <sub>CC</sub> = MAX	V <sub>I</sub> = 4.5V		1.3	2.4	mA
		I <sub>CCL</sub>		V <sub>I</sub> = 0V		2.2	4.0	mA

1. À partir des données du constructeur, compléter le tableau suivant :

**1 pt : 0,125 par valeur correcte**

	$V_{CC}$	$V_{OH \min}$	$V_{OL \max}$	$V_{IH}$	$V_{IL}$	$I_{OH}$	$I_{OL}$	$I_{IH}$	$I_{IL}$
<b>74ALS00 (NAND)</b>	<b>5V</b>	<b><math>V_{CC} - 2\text{V}</math></b>	<b>0,5V</b>	<b>2V</b>	<b>0,8V</b>	<b>-0,4mA</b>	<b>8mA</b>	<b>20μA</b>	<b>-0,1mA</b>
<b>74ALS08 (AND)</b>	<b>5V</b>	<b><math>V_{CC} - 2\text{V}</math></b>	<b>0,5V</b>	<b>2V</b>	<b>0,8V</b>	<b>-0,4mA</b>	<b>8mA</b>	<b>20μA</b>	<b>-0,1mA</b>



2. Donner les plages de tensions correspondant aux niveaux "0" et "1" pour les entrées et sorties d'une porte 74ALS00 alimentée sous 5 V. **1 pt : 0,25 pt par plage**

"0"  $\Rightarrow 0V \leq V_i \leq 0,8V \quad 0V \leq V_o \leq 0,5V$

"1"  $\Rightarrow 2V \leq V_i \leq 5V \quad 3V \leq V_o \leq 5V$

3. Peut-on réaliser le câblage de la Fig. 1 avec des portes 74ALS00 et 74ALS08 alimentée en 5V ? Justifier votre réponse. **1 pt si toutes les conditions sont données sinon 0**

Oui si les conditions de compatibilité des portes sont respectées

$$V_{OH,NAND} \geq V_{IH,AND} \Rightarrow 3V \geq 2V ? \text{ OK}$$

$$V_{OL,NAND} \leq V_{IL,AND} \Rightarrow 0,5V \leq 0,8V ? \text{ OK}$$

$$|I_{OH,NAND}| \geq |I_{IH,AND}| \Rightarrow 0.4mA \geq 20\mu A ? \text{ OK}$$

$$|I_{OL,NAND}| \geq |I_{IL,AND}| \Rightarrow 8mA \geq 0,1mA ? \text{ OK}$$