



MIRELES MARTINEZ ANGEL MAURICIO	INSTITUTO POLITÉCNICO NACIONAL	ESCUELA SUPERIOR DE CÓMPUTO
1	Partes básicas de un archivo VHDL	10-02-2022
3CM13	ARQUITECTURA DE COMPUTADORAS	PERIODO ESCOLAR 2022-2

Partes básicas de un archivo VHDL

LIBRARY

Parte principal son las librerías ya que estas definen como actuaran o funcionaran las palabras reservadas en el archivo.

```
library ieee; use ieee.std_logic_1164.all;
```

ENTITY

Una entidad es la abstracción de un circuito, ya sea un complejo sistema o una compuerta lógica. La entidad define la forma externa del circuito donde se enumeran las entradas y salidas del diseño.

entity nombre is

```
generic (cte1: tipo := valor1; cte2: tipo:= valor 2; ...);
port (entrada1, entrada2, ...: in tipo;
     salida1, salida2, ...: out tipo;
puerto : modo tipo);
```

end nombre;

los puertos solo se pueden leer y no se puede modificar su valor internamente. En generic se declaran propiedades y constantes que se pueden usar indistintamente de la arquitectura.

ARCHITECTURE

Se utiliza para representar la descripción completa del diseño. Una arquitectura describe el funcionamiento de la entidad a la que hace referencia.

architecture arch_name of entity_name is

- -- declaraciones de la arquitectura:
- -- tipos
- -- señales
- -- componentes

begin

- -- código de descripción
- -- instrucciones concurrentes





- -- ecuaciones booleanas
- -- componentes

process (lista de sensibilidad)

begin

-- código de descripción

end process;

end arch_name;

Referencias (según APA [citas de archivos pdf])

Mora, A. (2016) Guía Básica del VHDL [Archivo PDF]. http://www.itq.edu.mx/carreras/IngElectronica/archivos_contenido/Apuntes%20de%20materias/Apuntes_VHDL_2016.pdf

Noriega, S. (2017) Introducción al diseño lógico con VHDL [Archivo PDF].

 $\frac{https://catedra.ing.unlp.edu.ar/electrotecnia/islyd/Tema\%2012b\%20Logica\%20Programable\%20VHDL\%20\%202017.}{pdf}$