

# 压控电阻的设计

张蔚桐 2015011493 自55

## 目录

1	引言 . . . . .	2
2	电路原理图 . . . . .	2
3	工作情况分析 . . . . .	3
3.1	直流工作情况分析 . . . . .	3
3.2	交流情况仿真 . . . . .	4
4	电路优劣势分析 . . . . .	4
4.1	优势 . . . . .	4
4.2	劣势 . . . . .	6
5	可以做的进一步调整 . . . . .	6

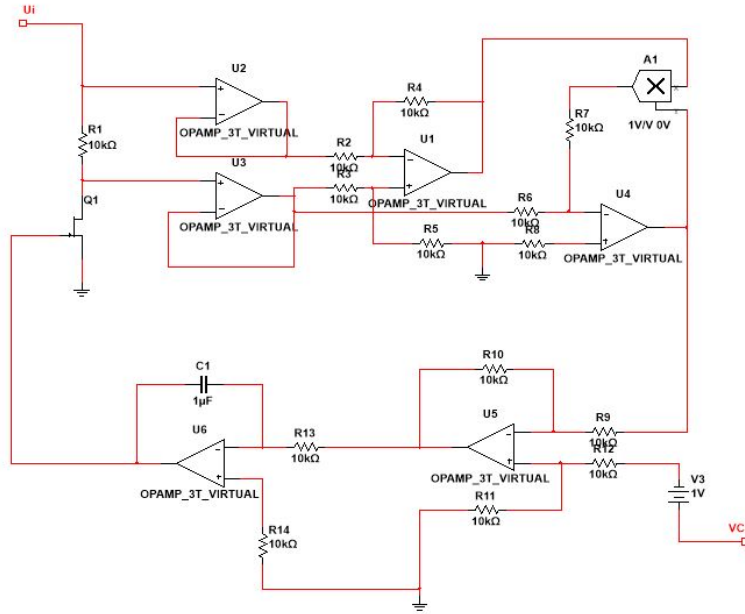


Fig. 1: 电路原理图

## 1 引言

根据查阅到的相关资料，目前的压控电阻往往采取AD/DA转换器设计，而由于相比于模拟元件来说，数字元件往往造价较高，而且数——模转换过程中往往存在一些误差，而完全由模拟元件组成的电路少之又少，因此设计一个完全由模拟元件组成的压控电阻成为了我研究的一个兴趣点。

在根据我们的了解，非线性元件，如JFET在其可变电阻区可以有 $U_G$ 控制在 $U_{DS}$ 间形成一个可变电阻，然而这个压控电阻存在非线性，受外部电压影响较大等问题不能在实际中加以利用，因此，我们采取闭环反馈的方式，试图设计一个大范围线性的可变电阻

## 2 电路原理图

电路原理图如图1所示，整个电路在 $V_C$ 的作用下表现为一个 $U_i$ 端口对地的电阻。 $V_C$ 和 $U_i$ 对地电阻的关系为

$$R_{ui} = 10V_C \text{ k}\Omega/\text{V}$$

根据电路原理图我们可以看出，被控对象为由 $R_1 = 10\text{k}\Omega$ 和JFET $Q_1$ 组成的串联支路，集成运放 $U_2, U_3$ 对电路进行阻抗变换之后相减，分别得到

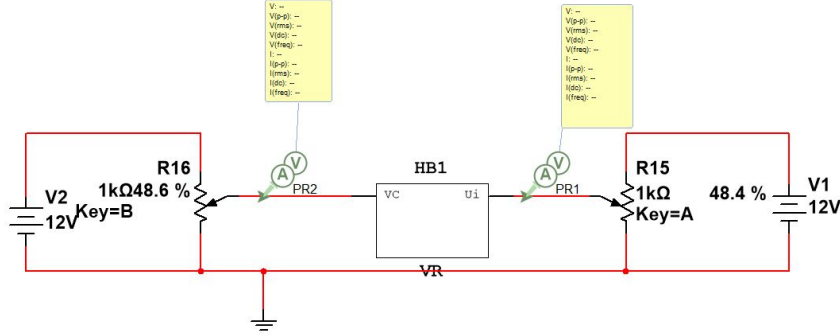


Fig. 2: 直流工作情况分析

了 $Q_1$ 上的分压 $U_{Q_1} = -U_3$ 和 $R_1$ 上的分压 $U_{R_1} = -U_1$ 其中 $U_1, U_3$ 分别代表集成运放 $U_1, U_3$ 的输出电压，经过有 $U_4, A_1$ 组成的除法器之后， $U_4$ 输出显然为 $\frac{R_{Q_1}}{R_1}$ ，即可计算 $Q_1$ 的实际电阻。

我们输入的控制电压 $U_C$ 从图中VC引脚输入， $U_5$ 对实际的 $Q_1$ 电阻和控制量相减，得到输出为 $U_5 = U_C - 1 - \frac{R_{Q_1}}{R_1}$ 。

接下来解释 $U_6$ 一阶积分环节的工作原理，根据之前的分析，我们假设目前

$$U_5 = U_C - 1 - \frac{R_{Q_1}}{R_1} > 0$$

积分环节开始反向积分，使得 $U_6$ 输出负电压，增大 $R_{Q_1}$ 使得 $U_5$ 减小。可以看出，电路直到 $U_5$ 输出电压为0， $U_6$ 给出一个稳定的 $U_{gs}$ 电压时才可稳定。此时我们可以看出，

$$U_C - 1 - \frac{R_{Q_1}}{R_1} = 0$$

$$R_{Q_1} = R_1(U_C - 1)$$

而整个受控电路由 $Q_1$ 和 $R_1$ 串联，立即得到

$$R = R_1 U_C = 10V_C \text{ k}\Omega/\text{V}$$

### 3 工作情况分析

#### 3.1 直流工作情况分析

如图2所示，我们采取控制电压1至5V，输入电压0至11V对电路进行分析，可以得到电路的工作状态如表1所示

Tab. 1: 不同工作状态下对地电阻的关系

$V_C$	$U_i = 1V$	$U_i = 2V$	$U_i = 3V$	$U_i = 4V$	$U_i = 5V$	$U_i = 6V$
1V	13.3k $\Omega$	11.9k $\Omega$	11.9k $\Omega$	11.9k $\Omega$	12.0k $\Omega$	12.1k $\Omega$
2V	20.1k $\Omega$	20.0k $\Omega$	20.0k $\Omega$	20.0k $\Omega$	19.9k $\Omega$	20.0k $\Omega$
3V	30.0k $\Omega$	30.0k $\Omega$	29.9k $\Omega$	30.1k $\Omega$	29.9k $\Omega$	30.1k $\Omega$
4V	39.9k $\Omega$	40.0k $\Omega$	40.0k $\Omega$	40.0k $\Omega$	40.0k $\Omega$	40.1k $\Omega$
5V	49.8k $\Omega$	50.0k $\Omega$	50.0k $\Omega$	50.1k $\Omega$	49.9k $\Omega$	50.0k $\Omega$

$V_C$	$U_i = 7V$	$U_i = 8V$	$U_i = 9V$	$U_i = 10V$	$U_i = 11V$	$U_i = 12V$
1V	12.1k $\Omega$	12.3k $\Omega$	12.2k $\Omega$	12.3k $\Omega$	12.4k $\Omega$	12.1k $\Omega$
2V	20.2k $\Omega$	20.4k $\Omega$	20.3k $\Omega$	20.2k $\Omega$	20.1k $\Omega$	20.0k $\Omega$
3V	30.1k $\Omega$	30.5k $\Omega$	29.3k $\Omega$	30.2k $\Omega$	30.0k $\Omega$	29.8k $\Omega$
4V	39.7k $\Omega$	40.2k $\Omega$	40.5k $\Omega$	40.1k $\Omega$	40.3k $\Omega$	40.2k $\Omega$
5V	50.2k $\Omega$	50.4k $\Omega$	49.8k $\Omega$	50.4k $\Omega$	49.9k $\Omega$	49.9k $\Omega$

从仿真数据中我们可以看到电阻对控制电压具有相当好的精确性，其中， $V_C = 1V$ 时误差较大的原因是回路的基本电阻为10k $\Omega$ ，控制电阻希望达到 $R_{Q_1} = 0$ 的情况，而这是不可能的。

另外在仿真中发现部分时间可能出现仿真错误，可能和积分环节和电容有关，重新开始仿真之后发现问题得到了解决。

### 3.2 交流情况仿真

我们对交流情况做一个简单的仿真来验证电阻的性能。如图3所示，我们输入5V峰峰值的电压，频率取10Hz，测量压控电阻上的分压，如图4所示。

从电路我们可以看出理想情况的分压应为整个分压的一半，但是我们可以看出，在电路开始运行的几个周期内，控制器没有达到稳态，因此，如果进一步增加高频，可能控制器将无法正常工作（延迟时间远远大于信号周期）。同时也可以看出控制系统稳定之后系统的输出和理想情况相符，并且没有额外的相位差。

通过仿真，我们可以看出电路的工作情况还是比较理想的，并且找出了所有影响电路正常工作的原因。

## 4 电路优劣势分析

### 4.1 优势

由模拟元件组成的电路，在造价上和ADDA式压控电阻相比具有明显的优

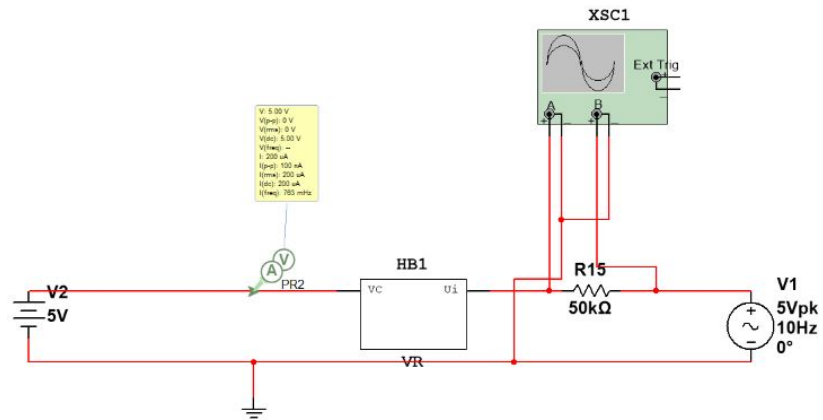


Fig. 3: 交流情况仿真

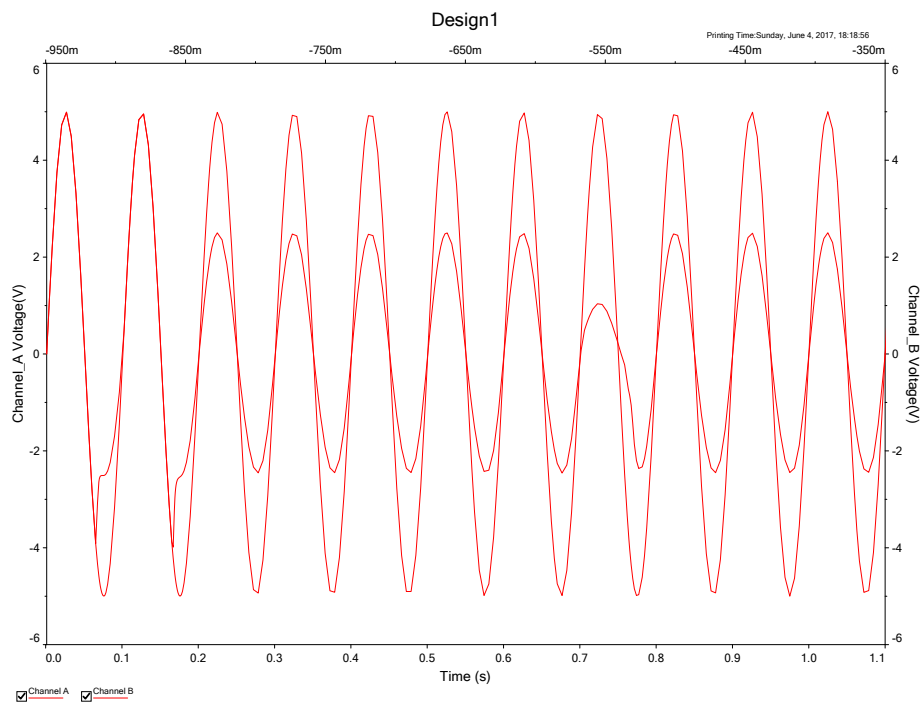


Fig. 4: 交流情况仿真效果

势。整个电路仅采用了6个运放（相当于两个芯片），1个乘法器，同时，电路中采取的所有电阻均是10kΩ，对于搭建和集成化提供了便利。同时可以看出，外围电路明显简化。线性性良好，并且可以连续控制（相比于ADDA压控电阻控制精度取决于数模转换精度）

## 4.2 劣势

因为必须引入基准电阻，因此电路的最小阻值受限。另外，因为要引进1V的补偿标准电源，因此在集成上存在困难。当然，后者可以采取将1V标准电源取消而将整个模块控制电压——电阻方程变为 $R_{ui} = 10V_C \text{k}\Omega/\text{V} + 10\text{k}\Omega$ 的增量线性方程。

## 5 可以做的进一步调整

受到时间限制，不能对电路进行进一步的调整，但是整个电路仍存在着很多可以调整的空间，例如

- 引入PID单元提高系统的响应速度

目前电路的反馈控制仅仅是最简单I单元，没有控制电路的响应速度和可能出现的震荡，对于这个电路，可以采取控制理论的方式进行校正，例如串联PID单元或反馈校正，提高系统的响应速度。

- 选取合适的元件降低电路的基础电阻

可以通过选取更合适的JFET和参数调整等方式确定更低的电路基础电阻 $R_1$ ，使得电路有着更好的特性。

- 三角波——正弦波转换

在电路的响应速度达到要求之后，可以完成三角波——正弦波转换，具体方式是通过某种电路测量三角波的周期（显然，如果已知三角波波形，这种电路很好设计）之后，将三角波的周期通过T-V模块转化成为电压，不妨我们记这个电压为 $V_T = \alpha T$ ，其中 $\alpha$ 为常数。之后通过此压控电阻转化为电阻 $R_F = \beta T$ ，（其中 $\beta$ 为常数）并用电阻——电容正弦波震荡网络输出频率为 $f = \frac{\gamma}{T}$ 的正弦波信号，只要电路参数设计的合理，完全可以使得 $\gamma = 1$ 使得生成同频率正弦波，完成相关的转化工作。并且相关电路的实现也比较简单

实际上，这一点也是本电路设计时的初衷和灵感的来源。