一、

1. 电子电路分为**模拟电路**和**数字电路**两大类。前者的特点是数值为**连续量**，后者的特点是数值为**离散量**。
2. 二进制系统的两个数字1和0是一个**开关量**，他们的电平成为**逻辑电平**。
3. TTL型数字电路中**高电平2-5伏**代表逻辑1，**低电平0-0.8**代表逻辑0。CMOS型数字电路中**高电平2-3.3伏**代表逻辑1,**低电平0-0.8伏**代表逻辑0.
4. 数字系统所处理的二进制信息，可用脉冲波形的形式表示。其技术指标有**脉冲的上升沿时间**、**下降沿时间**、**脉冲宽度**、**脉冲频率**。
5. 数字系统中常用的BCD码有**8421**和**格雷码**，前者有权后者无权。
6. 数字电路是一种**开关电路**，又称**逻辑电路**，可用**逻辑函数**表示。
7. 逻辑函数的描述工具：**布尔代数**、**真值表**、**逻辑图**、**卡诺图**、**波形图**、**硬件描述语言**。
8. 常用的硬件描述：**AHDL、VHDL、Verilog**。
9. 异或运算用VHDL表示：**F<= A xor B**
10. 同或运算用VHDL表示：**F<= A xnor B**
11. 三态门的输出有**逻辑1**、**逻辑0**、**高阻态**三种。
12. 集成电路平面封装采用**SOIC、PLCC、LCCC**等形式。
13. 按电路的复杂性，集成电路有**SSI、MSI、LSI、VLSI、ULSI**

二、

1. 由各种**门电路**组合而成且**无反馈**的逻辑电路，成为组合逻辑电路。
2. 组合逻辑分析就是根据**已知的逻辑电路图**，找出其**输入输出关系**，确定在什么样的输入取值组合下，对应的输出为逻辑1.
3. 常用的组合逻辑分析法：**逐级电平推导法、波形图法、真值表法**。
4. 在组合逻辑电路中，当逻辑门有两个**互补输入信号**，同时向**相反状态**变化时，输出端可能产生过渡干扰脉冲的现象称为**竞争冒险**。
5. 组合逻辑设计步骤：**逻辑问题描述——逻辑函数简化——逻辑函数的变换——画逻辑图**。
6. MUX称为**数据选择器**、**多路开关**或**多路转换器**，多路输入单路输出。
7. DMUX称为**数据分配器**，单路输入多路输出。
8. 实现译码功能的组合逻辑电路称为**译码器**。每输入一组不同的代码，只有一个输出呈现有效状态。
9. 常用的译码器组件：2:4译码器、3:8译码器、4:16译码器和可用于BCD码译码器的4:10译码器。
10. 七段译码驱动器用于显示数码管中十个阿拉伯数字0-9，数码管可采用**共阴极**电路和**共阳极**电路。
11. 奇偶校验器的基本原理是：偶数个1，它的和数总是**0**；奇数个1，它的和数总是**1**.

三、

1. 时序逻辑电路具有**记忆**功能，所以在结构上一定包含**锁存器**或**触发器**。
2. 时序逻辑电路的特点是，任意时刻的输出不仅取决于该时刻**输入变量**的状态，还与**原来**的状态有关。
3. 锁存器或触发器在电路上具有**两个**稳定的物理状态。我们把输入信号变化之前的状态成为**现态PS**，输入信号变化之后的状态成为**次态NS**。
4. 锁存器靠**电位**工作，而触发器靠**脉冲边沿**工作。
5. 触发器用作：**寄存器、计数器、分频器、定时脉冲产生器、控制器**。
6. 触发器异步置0，需要使**SD=1，RD=0**，而与**控制输入**和**时钟脉冲**无关。
7. 同步时序逻辑电路按其输入与输出的关系不同，分为**米里型**和**摩尔型**两类。
8. 米里型时序逻辑电路中，输出是**输入变量**和**状态变量**的函数。而摩尔型电路中，输出只是**状态变量**的函数。
9. 对状态表的状态进行编码时，常用的方法有**一对一法**和**计数器法**。
10. 采用一对一法进行状态编码时，一个状态用一个触发器实现。
11. 采用计数器法进行状态编码时，状态数N需要用K个触发器，应当满足2k>=N的关系。
12. 同步时序逻辑电路设计中需要采用的一个设计方法公式是**NS=∑PSxC**。

四、

1. 常用的寄存器存储部件：**堆、队列、堆栈**。
2. 寄存器堆的三组外部信号：**地址、数据、读/写控制**。
3. SRAM的存储机理是**锁存器**，DRAM的存储机理是**电容上的电荷**。
4. 一个RAM有三组外部信号线：**地址、数据、控制**。
5. 只读存储器：**掩模ROM、PROM、EPROM、E2PROM**
6. 存储器芯片的存储矩阵是由许多**存储单元**组成，而存储单元则由**存储元**组成，它记一个**二进制比特**信息。
7. RAM是随机读写存储器，优点是**读写方便**，缺点是**断电后信息丢失**。
8. RAM和ROM存储器容量的扩充通常采用**位扩展、字扩展、位字同时扩展**三种方式。
9. ROM的特点是只能**读出不能写入**，最大优点是具有**非易失性**。
10. ROM由**地址译码器、存储矩阵、读放和选择电路**三部分功能电路组成。
11. 一个256x4位的ROM芯片，地址线为8位，数据线为4位。

五、

1. PLD被称为**可编程逻辑器件**，它由**与阵列**和**或阵列**组成的可编程阵列组成。
2. 一个5变量的与阵列，列线是10条，一个与门的输入线是5条，最多有5个编程点。
3. PLD中采用的可编程连接技术：**熔丝技术、反熔丝技术、E2PROM技术、SRAM技术**。
4. SPLD是**简单可编程逻辑器件**，早期代表产品是**PROM、PAL、PLA、GAL**。
5. CPLD是**复杂可编程逻辑器件**，它是利用可编程的互连总线连接起来的多路SPLD。
6. FPGA陈伟现成可编程门阵列器件。一个FPGA的三个基本元素：**逻辑块CLB、可编程互连总线、I/O输入输出块**。
7. 可编程逻辑器件的编程环境需要四样硬件和软件工具：**计算机、软件、器件、编程器或开发板，连接电缆**。
8. 设计输入是与器件无关的，所设计的逻辑电路必须以**文本方式**或**原理图**方式输入到计算机。
9. 可编程逻辑设计流程图中，编译过程分**功能模拟、综合、实现、时序模拟**四个步骤。

六、

1. 数字系统：**先自上而下后自下而上**。
2. 逻辑功能部件：**自下而上**。
3. 总线是多个信息源**分时**传送数据流到多个目的地数据传输通路，逻辑实现可采用**多路开关**方式和**三态门**方式。
4. ASM流程图由**状态框、分支框、条件输出框**组成。上述三框可组成一个**状态单元**。
5. 小型控制器分为：**计数器型、定序型、多路开关型**。
6. 小型控制器的逻辑结构由**计数器、状态输入逻辑、控制命令译码器**三部分组成。

七、

1. 反映ADC性能的参数有**分辨率、转换时间以及误差指标**。
2. 反映DAC特性的主要参数有**分辨率、精度、转换时间、线性度**。