

电子电路基础A

文凤

书山有路勤为径
学海无崖苦作舟

主要内容

6.0 集成电路的分类及特点

6.1 集成增益器件

6.2 集成与非、或非的电路基础

6.0 集成电路的分类及特点

点

随着半导体技术的飞速发展，集成电路在电子设备中的应用越来越广。

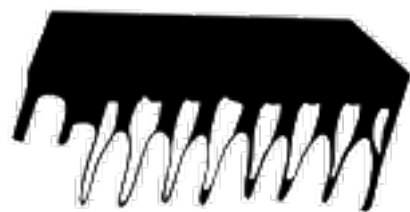
一、集成电路简称IC(Integrated circuit)的概念

通过集成工艺，将各种元器件（通过制造工艺流程在不同功能区域）和它们的连线（经基片表面光沉积铝层和光刻工艺完成各区域的连接）等集成在一片硅基片上，能独立完成某种功能的完整电路。

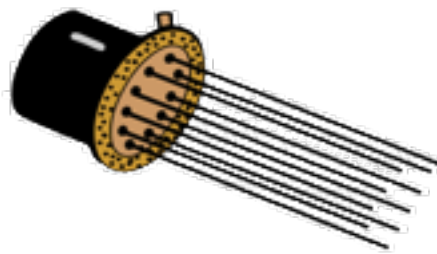
二、集成电路的优点

性能好，可靠性高，体积小，耗电小，成本低等优点。

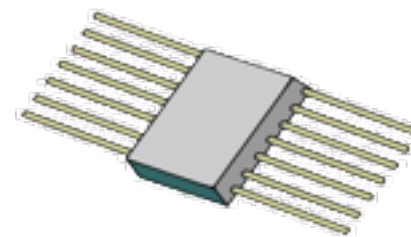
三、集成电路的外形



(a)双列直插式



(b)圆壳式



(c)扁平式

6.0 集成电路的分类及特点 (四、

五) 集成放大电路的特点

- 1.采用直接耦合方式 (因大电阻、大电容及电感不易集成)。
- 2.用恒流源代替大阻值的电阻, 或为放大器提供静态电流。
- 3.为克服直接耦合电路的温漂采用温度补偿的手段: 输入级电路采用差动放大器
- 4.用复合管的接法改进单管的性能。
5. 采用三极管代替电容、电阻和二极管等元器件
6. 受温度影响较大, 但对称性好(适用于构成差分放大电路)。
- 7.一般 NPN、PNP管的 β 值差别较大, 横向PNP的 β 值较小($\beta \leq 10$)。

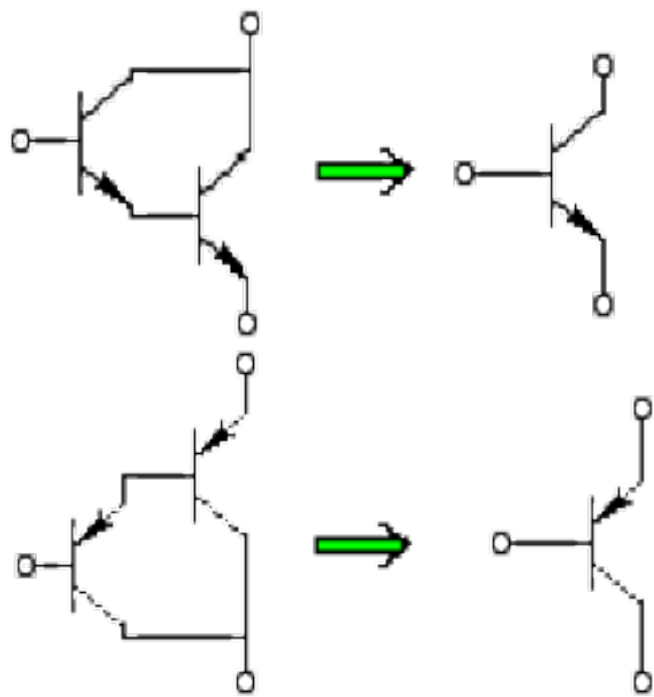
五、集成电路的分类

按功能的不同可分为: 数字IC、模拟IC、数模模数转换器等

IC分类 { 数字IC: 集成度高, 可达上千万, 超亿个元件的集成度
变换器: 数-模 (D/A)、模-数(A/D)
模拟IC { 线性: 如集成运放(又分通用型和专用型)
非线性: 如模拟相乘器

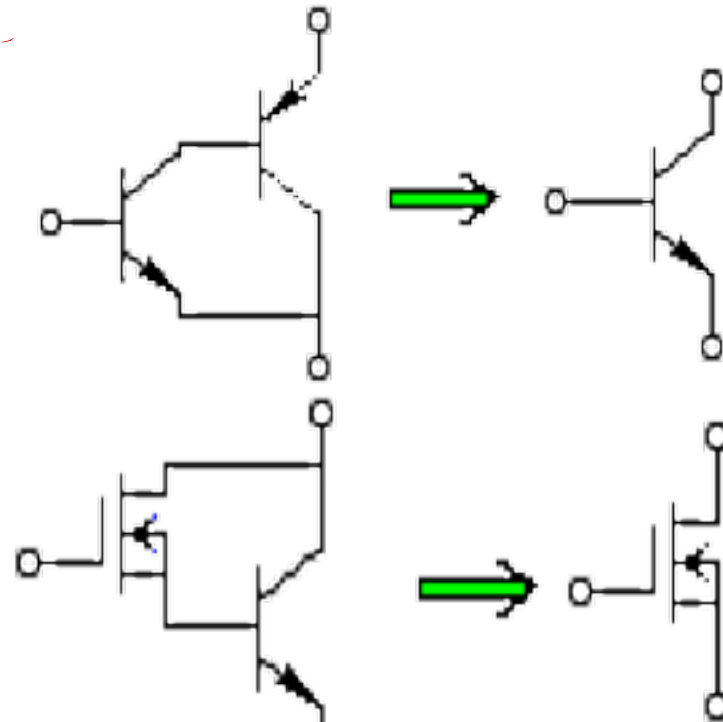
复合管：由两个或三个以上的管子组合而成

复合的管子可以是同类型的，也可以是不同类型的。若要复合，**复合的管子都必须工作在放大模式。**



同型复合管

发射极流进
两极流出



异型复合管

复合之后的类型：与第一个管子的类型相同。

复合后管子的参数： $\beta = \beta_1 + \beta_2 + \beta_1\beta_2 \approx \beta_1\beta_2$

$$r_{be} = r_{be1} + (1 + \beta_1)r_{be2} \text{ 或 } r_{be} = r_{be1}$$

6.1 集成增益器件：集成运算放大器

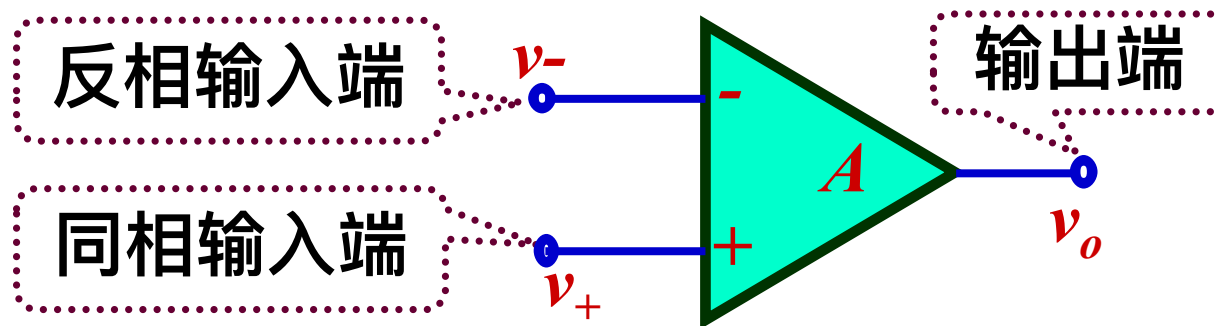
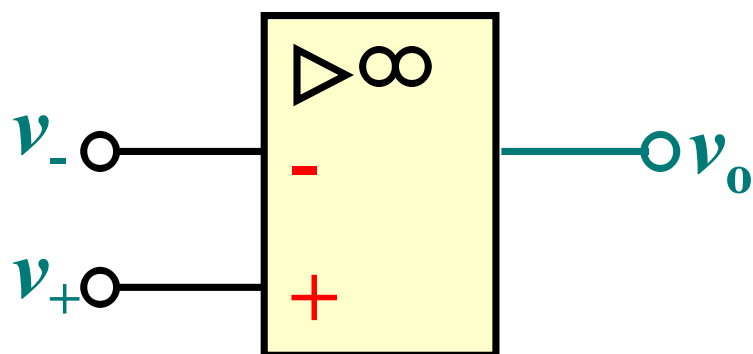
在线性集成电路中发展最早、应用最广的是：集成运算放大器，

通用型：性能参数比较均匀，适合于多种领域的一般要求

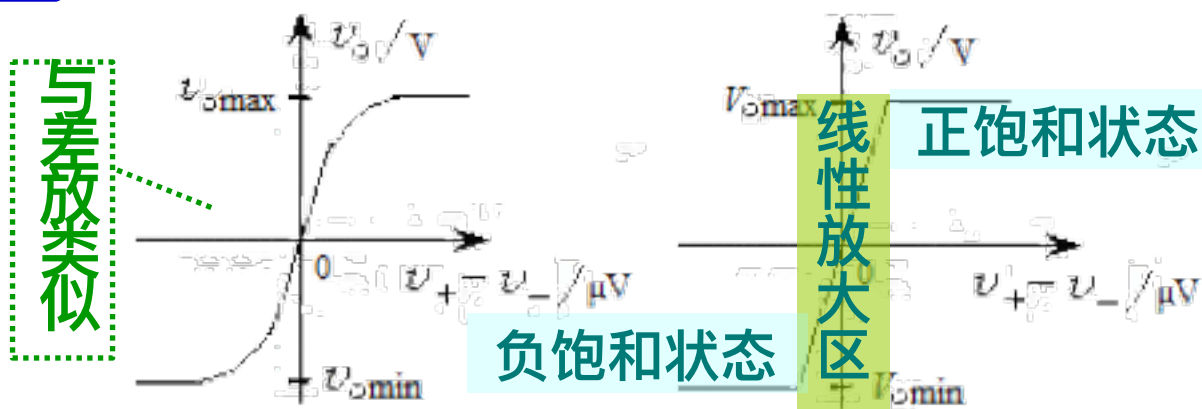
专用型：根据某些特殊要求，着重提高其中一或几项性能指标的运放

集成运放(有双极型和MOS型)具高增益、高可靠性等优点。广泛运用于对模拟信号的运算处理和信号放大，以及比较判断等电路领域。

集成运放电路符号



集成运放的输入、输出的转移特性(曲线如图6-1-2 c、d所示)



$$v_o = \begin{cases} v_{omax} & v_+ - v_- \text{较大} \\ A_{vd}(v_+ - v_-) & |v_+ - v_-| \text{较小} \\ v_{omin} & v_+ - v_- \text{较小} \end{cases}$$

6.1.1 双极型集成增益器件

4-13

集成运放电路组成(以双极型工艺制造的F007集成运放为例)

采用1~2级共发电路：提供电压增益

输入级

中间增益级

输出级

采用改进型的
差分放大器：
克服温漂

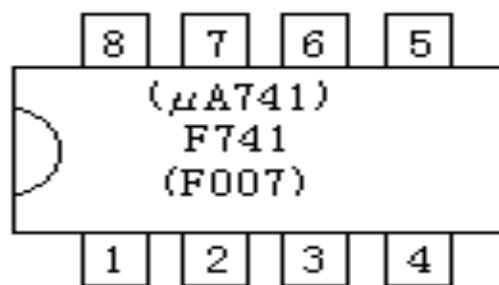
偏置电路

采用射随器或互补对称放大器：
为负载高效率提供所需功率

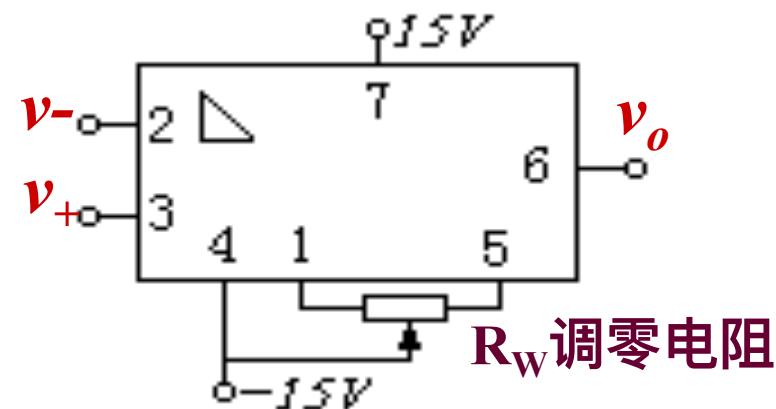
采用恒流源：向各级放大电路提供合适的静态工作电流

F007电路的外表及外接电路

双列直插式封装： 圆形外壳封装：



外接电路：



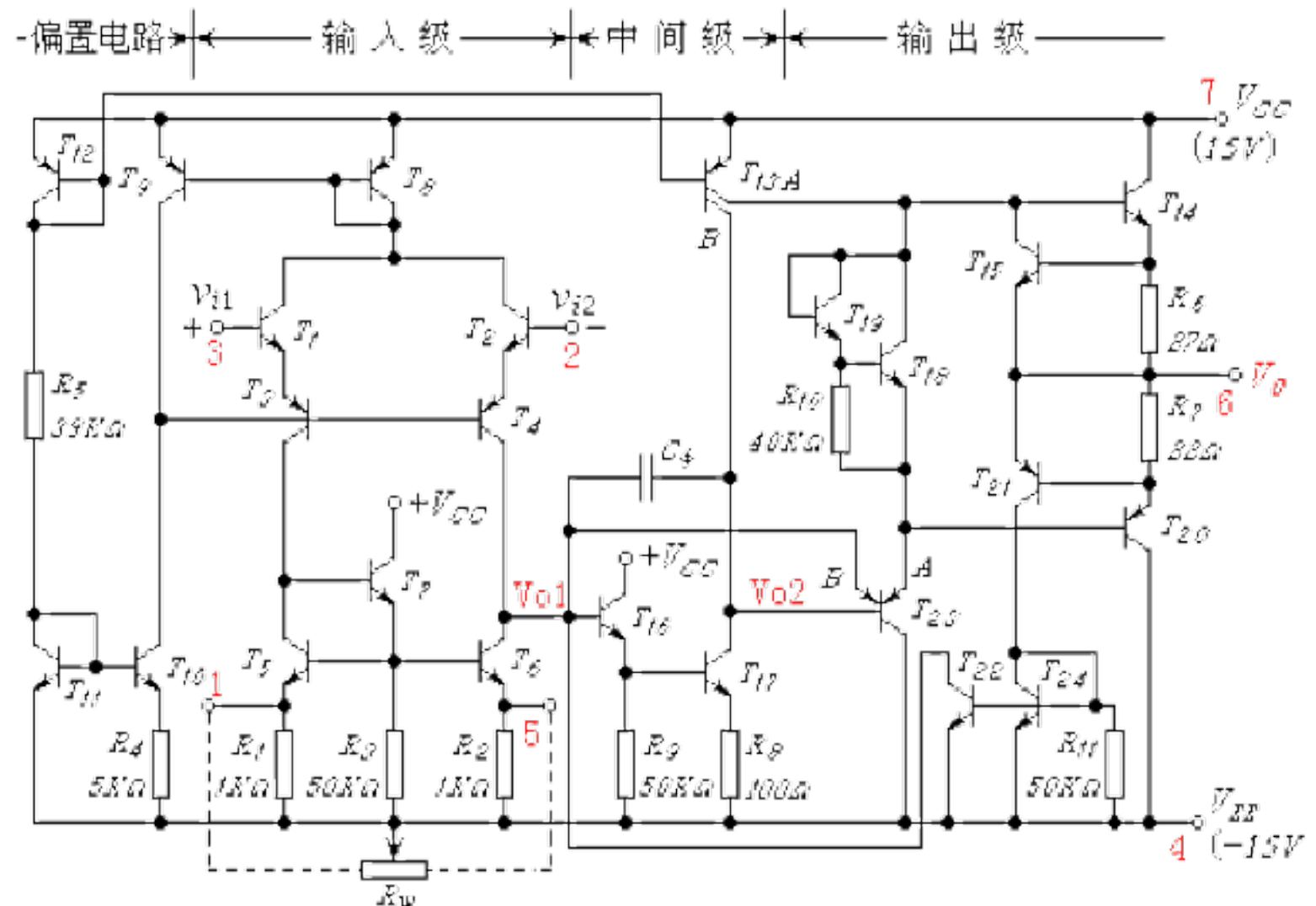
F007的内部电路

通用集成运放F007内部电路及识图方法

内部电路

前面学习了：二极管、三极管、场效应管等器件，以及由它们构成的电压电流放大器、功率放大器、差分放大器、恒流源电路等单元电路。

现在通过对F007电路的了解来复习、巩固、深化所学知识，并把认识从孤立的单元上升到实际电路的目的。



识图方法: 看懂原理，弄清组成及功能，进行必要的定量估算。

电路是对信号进行处理的。因而读图时应以信号流向为主线，以基本单元电路为依据，沿主要通路，将整个电路划分成具有独立功能的若干部分进行分析。

具体步骤

识图的具体步骤：

1、了解用途、找出通路：

读图前，应先了解电路用于何处，起什么作用。在此基础上，找出信号的传输通路，由于信号的流通枢纽是有源器件，因此应以它为中心连线查找。

2、对照单元、化整为零：

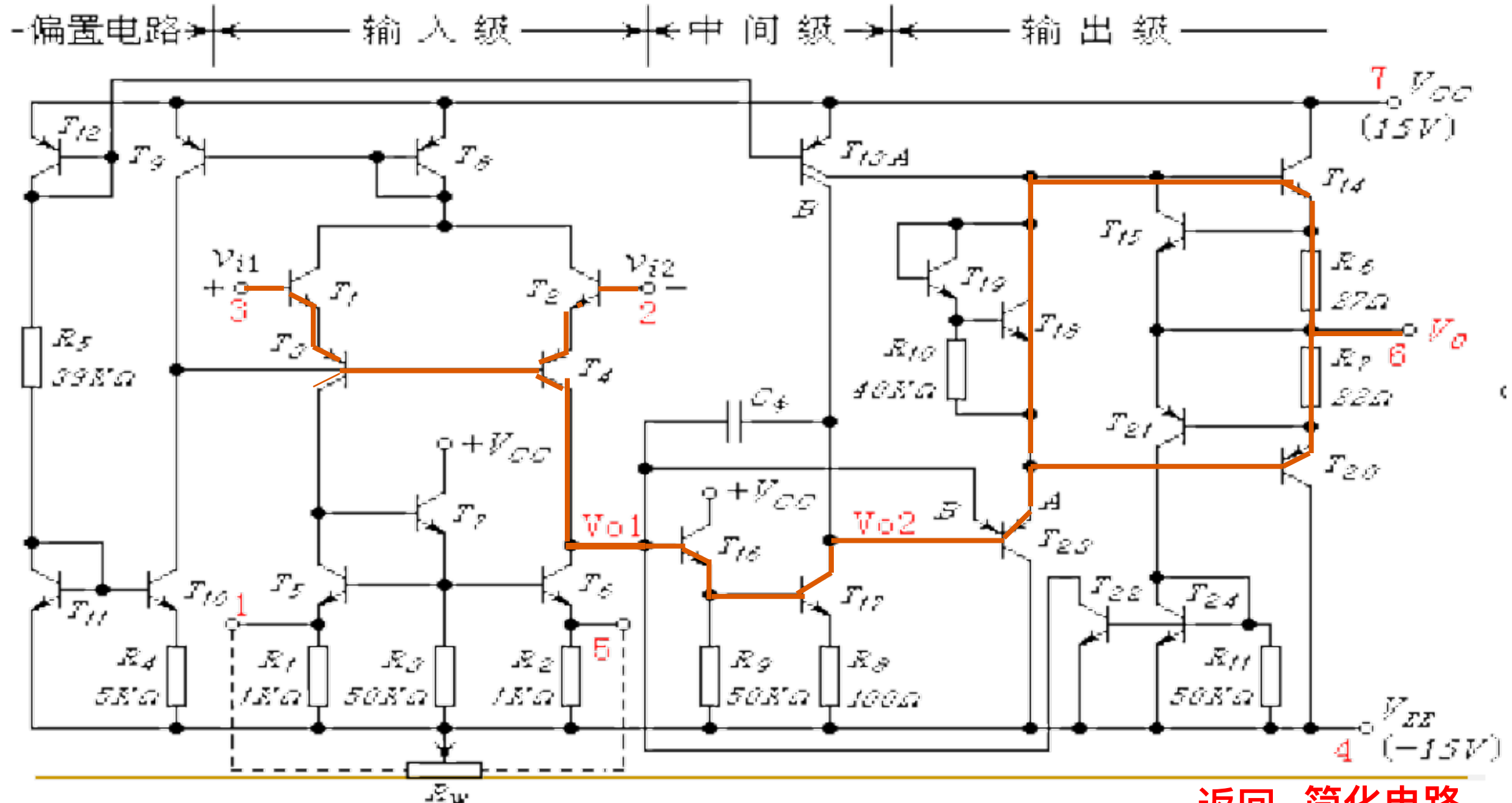
通路找出后，电路的主要部分就显露出来了，为此对照所学的基本单元电路，将原理图分成若干个具有单一功能的部分，画出单元框图，并定性分析每个部分的工作原理及功能。

3、统观整体，估算性能：

沿信号流向，用带箭头的线段把单元框图连接成整体框图，由此可看出各单元怎样配合起来实现电路功能的。最后对各单元电路的性能进行定量的估算。以得到整个电路的性能指标。进而加深对电路的认识，找到影响性能的主要环节，为调试、维修，甚至改进打下基础。

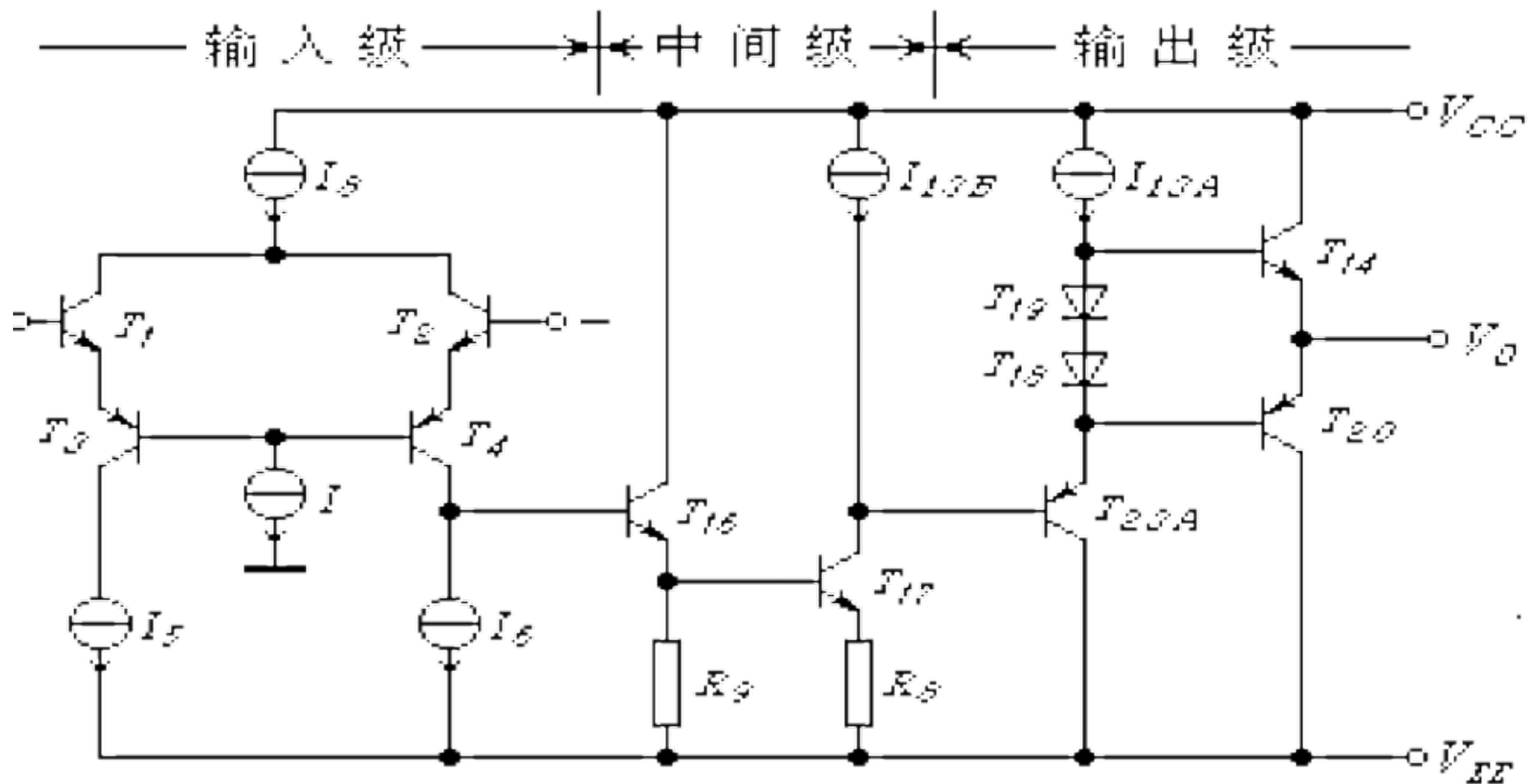
1、了解用途、找出通路：

读图前，应先了解电路用于何处，起什么作用。在此基础上，找出信号的传输通路，由于信号的流通枢纽是有源器件，因此应以它为中心连线查找。



返回 简化电路

简化电路图:



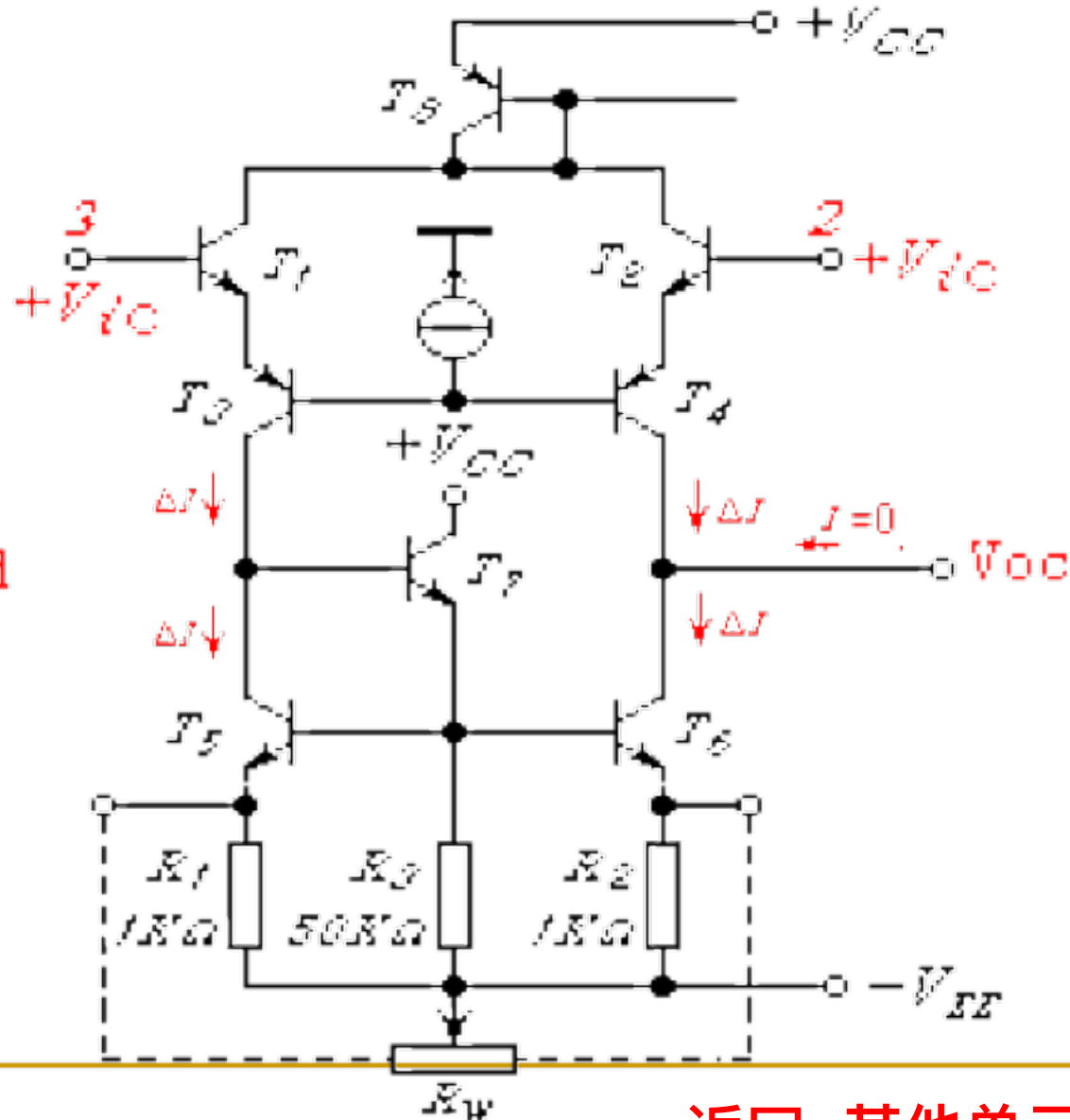
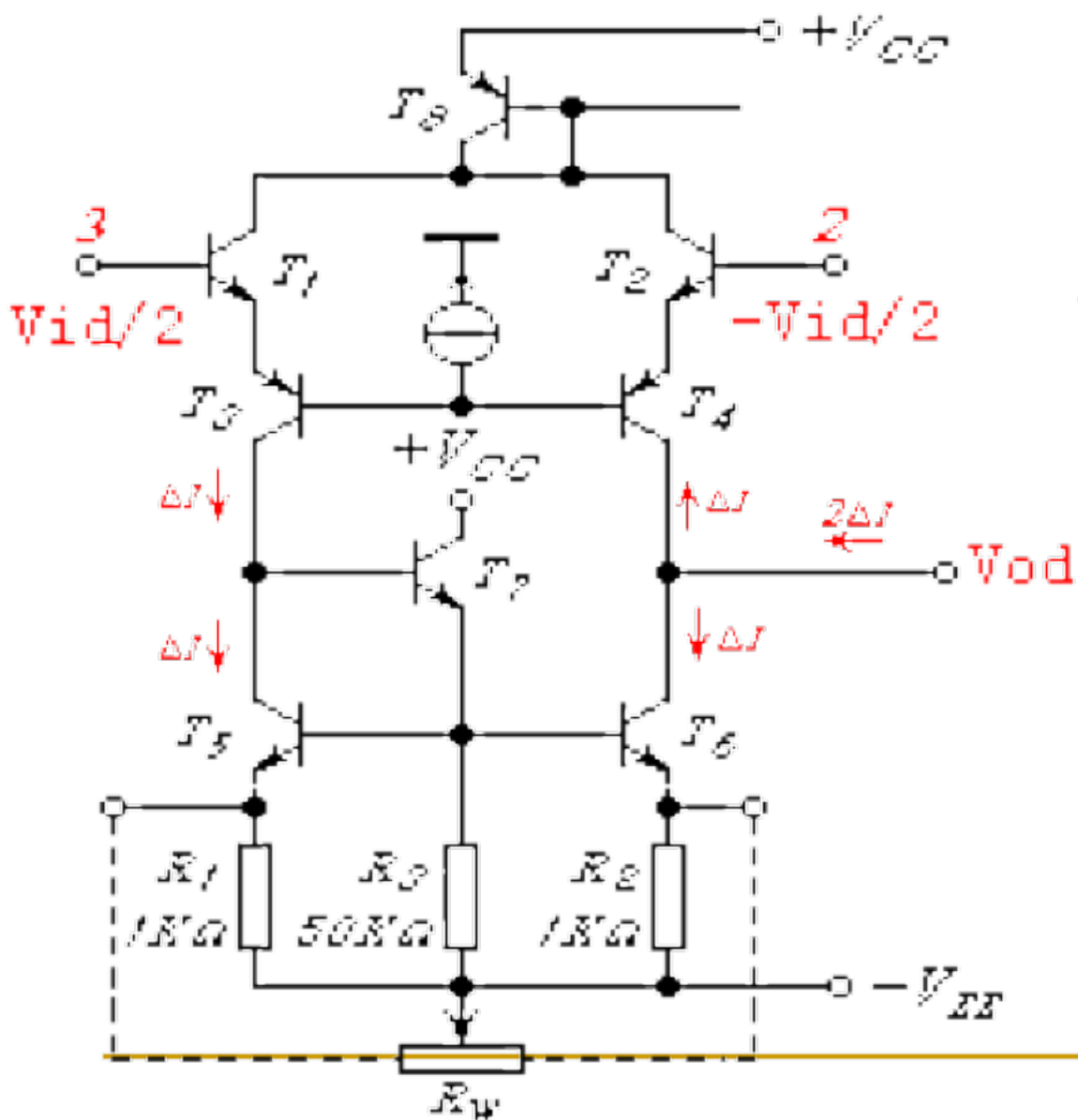
2、对照单元、化整为零：

零：

通路找出后，电路的主要部分就显露出来了，为此对照所学的基本单元电路，将原理图分成若干个具有单一功能的部分，画出单元框图，并定性分析每个部分的工作原理及功能。

差模信号作用下的输入级电路：

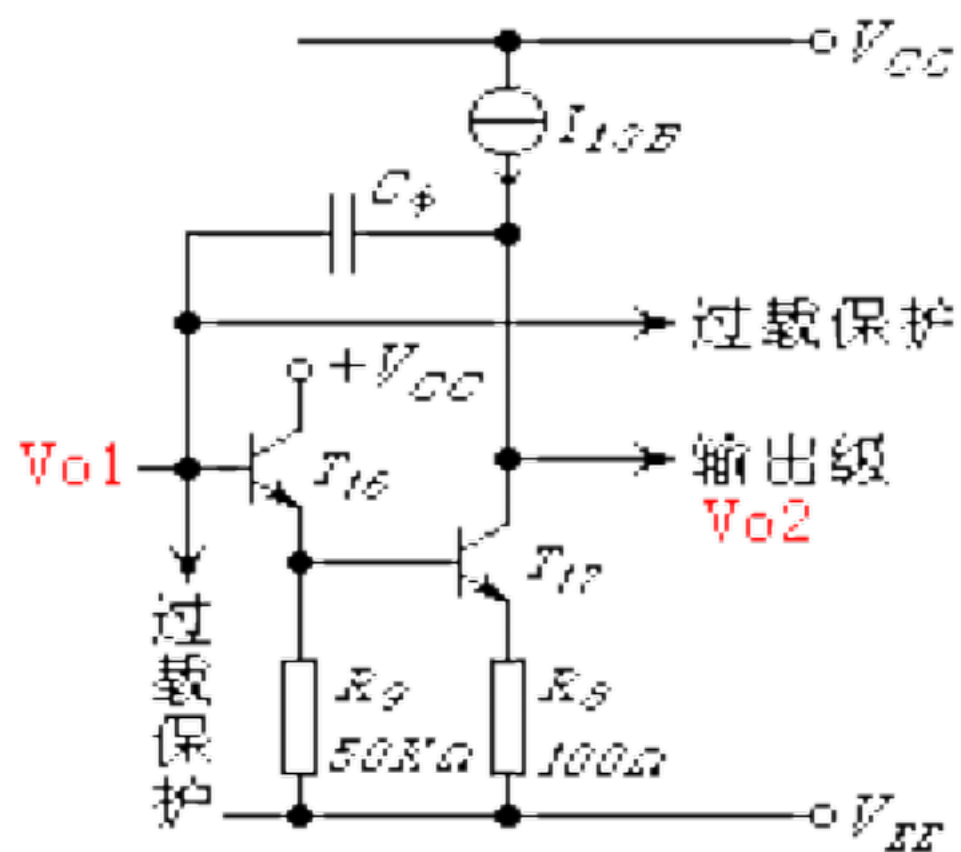
共模信号作用下的输入级电路：



[返回](#) 其他单元电路

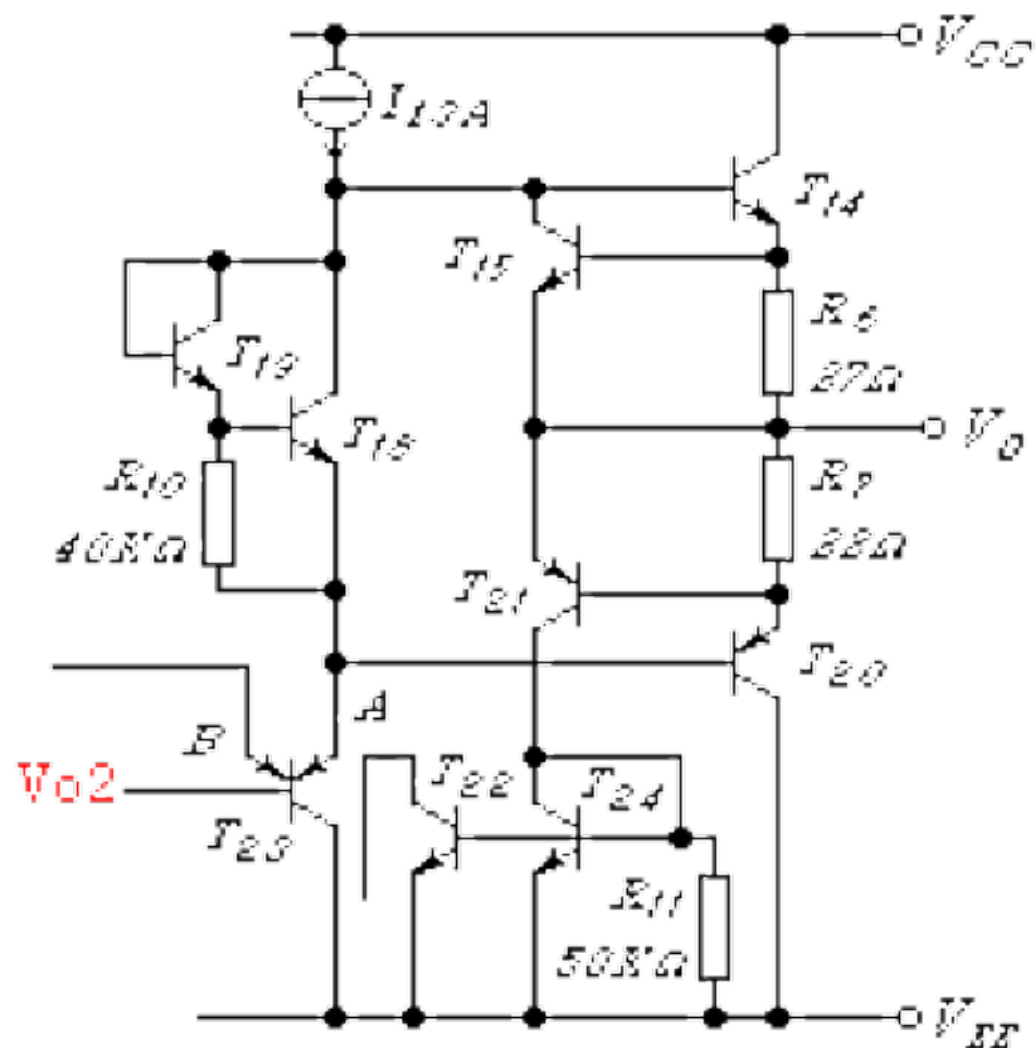
其他单元电路

中间电压放大级：



$$V_{o1} = V_{oc} + V_{od} \approx V_{od}$$

输出功放级：

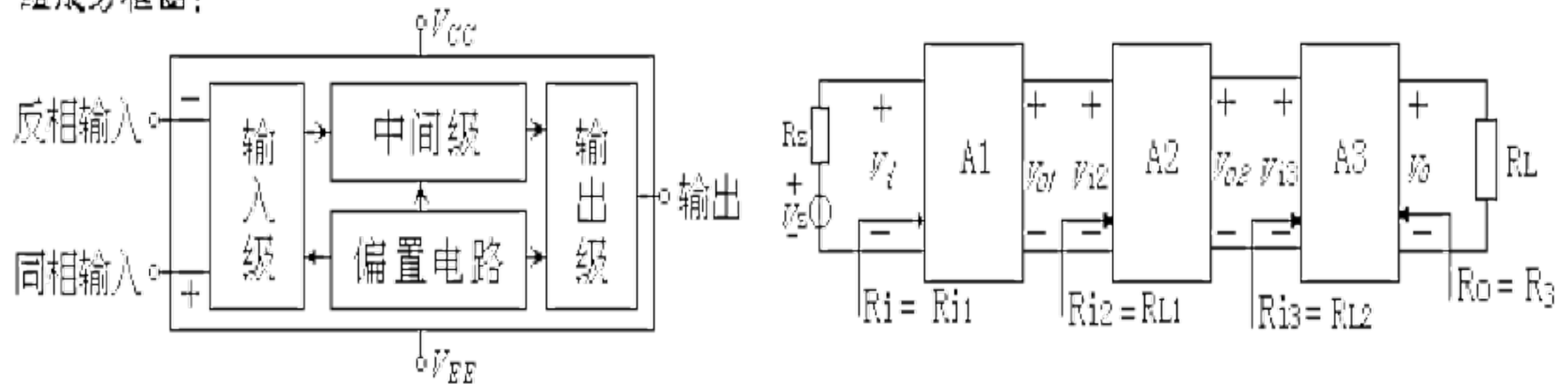


3、统观整体， 估算性能：

沿信号流向，用带箭头的线段把单元框图连接成整体框图，由此可看出各单元怎样配合起来实现电路功能的。

最后对各单元电路的性能进行定量的估算。以得到整个电路的性能指标。进而加深对电路的认识，找到影响性能的主要环节，为调试、维修，甚至改进打下基础。

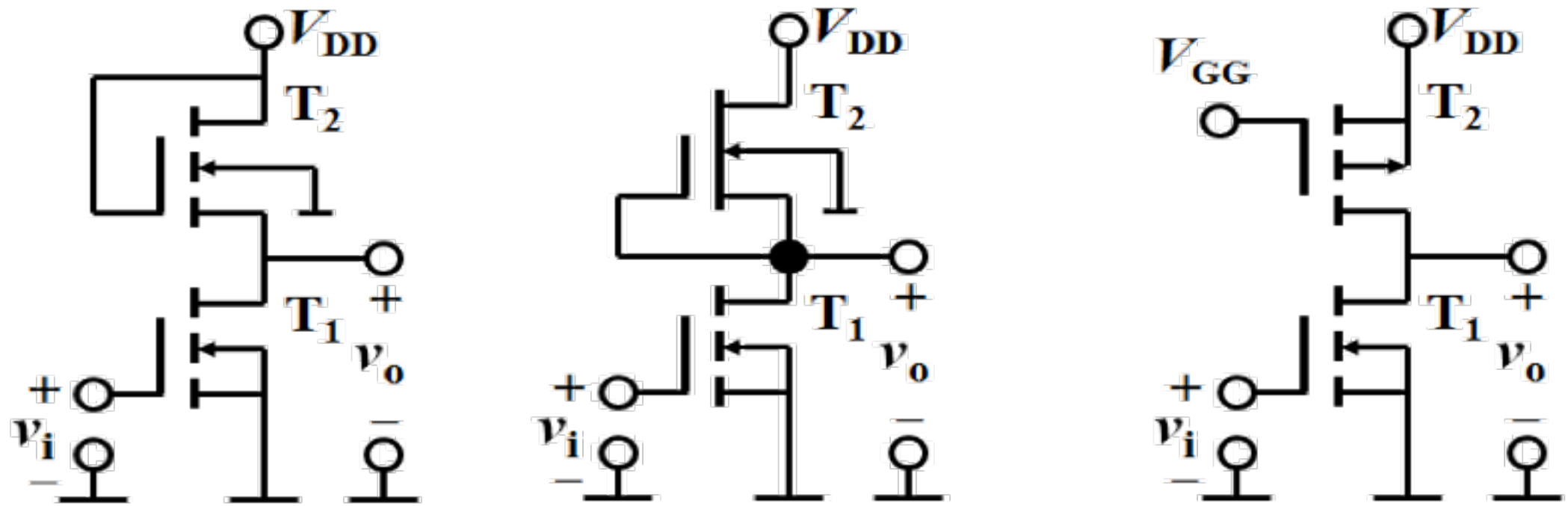
组成方框图：



$$A_{v\Sigma} = \frac{V_o}{V_i} = \frac{V_{o1}}{V_i} \cdot \frac{V_{o2}}{V_{i2}} \cdot \frac{V_o}{V_{i3}} = A_{v1} A_{v2} A_{v3}$$

6.1.2 MOS集成增益器件

- ❖ 根据管子隔离的需要，以及MOS集成电路制造工艺水平的限制，其内部各MOS管的衬底不可能总具有相同的电位，即MOS管衬底不总是与相应的MOS管源极相连接。正因为如此，针对不同情况的放大单元电路，其电路结构也应有所不同，图6-1-6给出了常见的三种情况。图中，T1管为放大管，T2管为T1管的有源负载管。

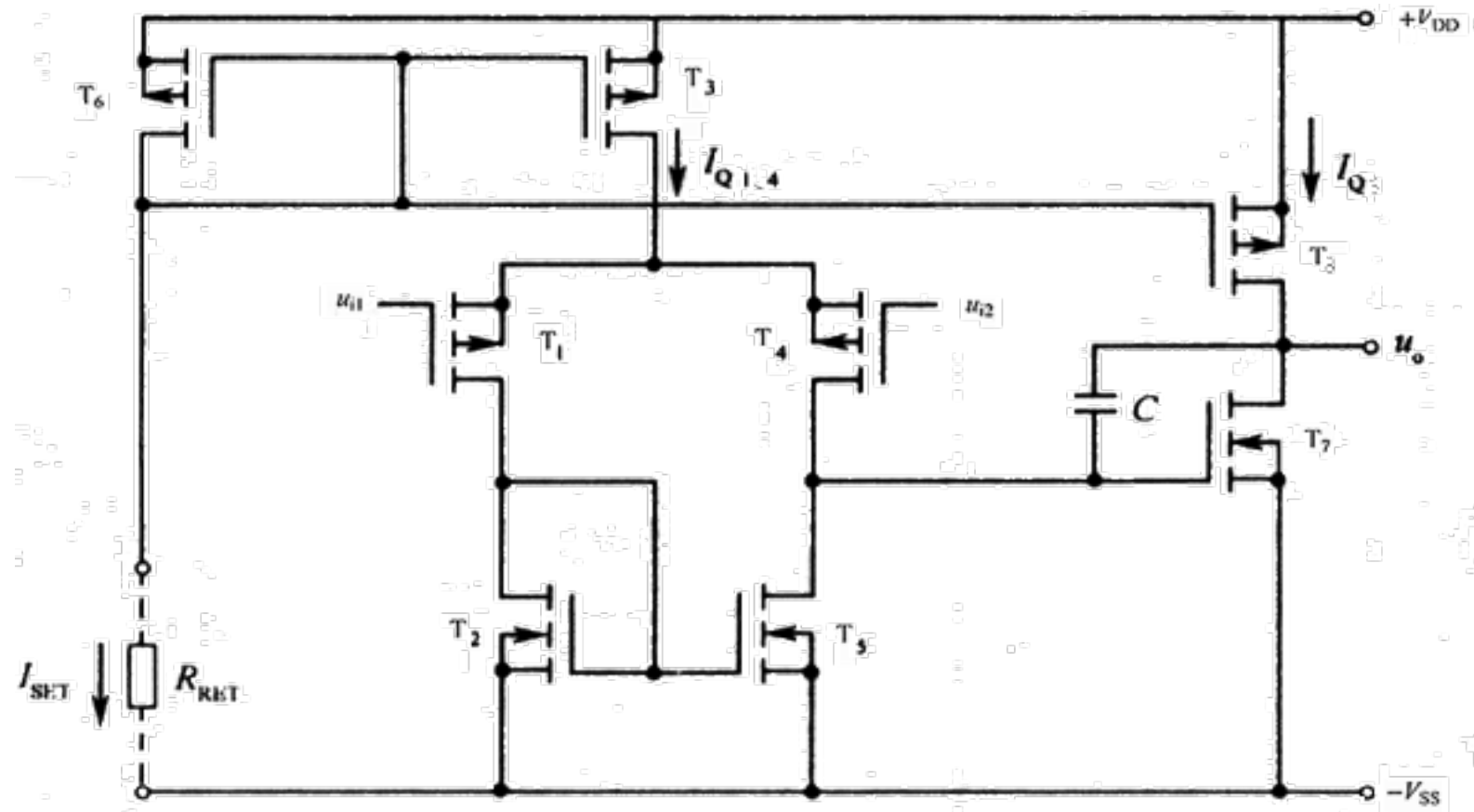


(a) 以地为衬底 (b) 以地为衬底 (c) 分别以最高和最低电位为衬底

图6-1-6 MOS集成内部单元放大器

SJ14573CMOS类程控集成放大器的原理图

- ❖ 在集成电路的分析与设计中，除了考虑衬底带来的影响外，我们或应该充分重视各级间，以及各PN结间的电容在高频应用时带来的影响。



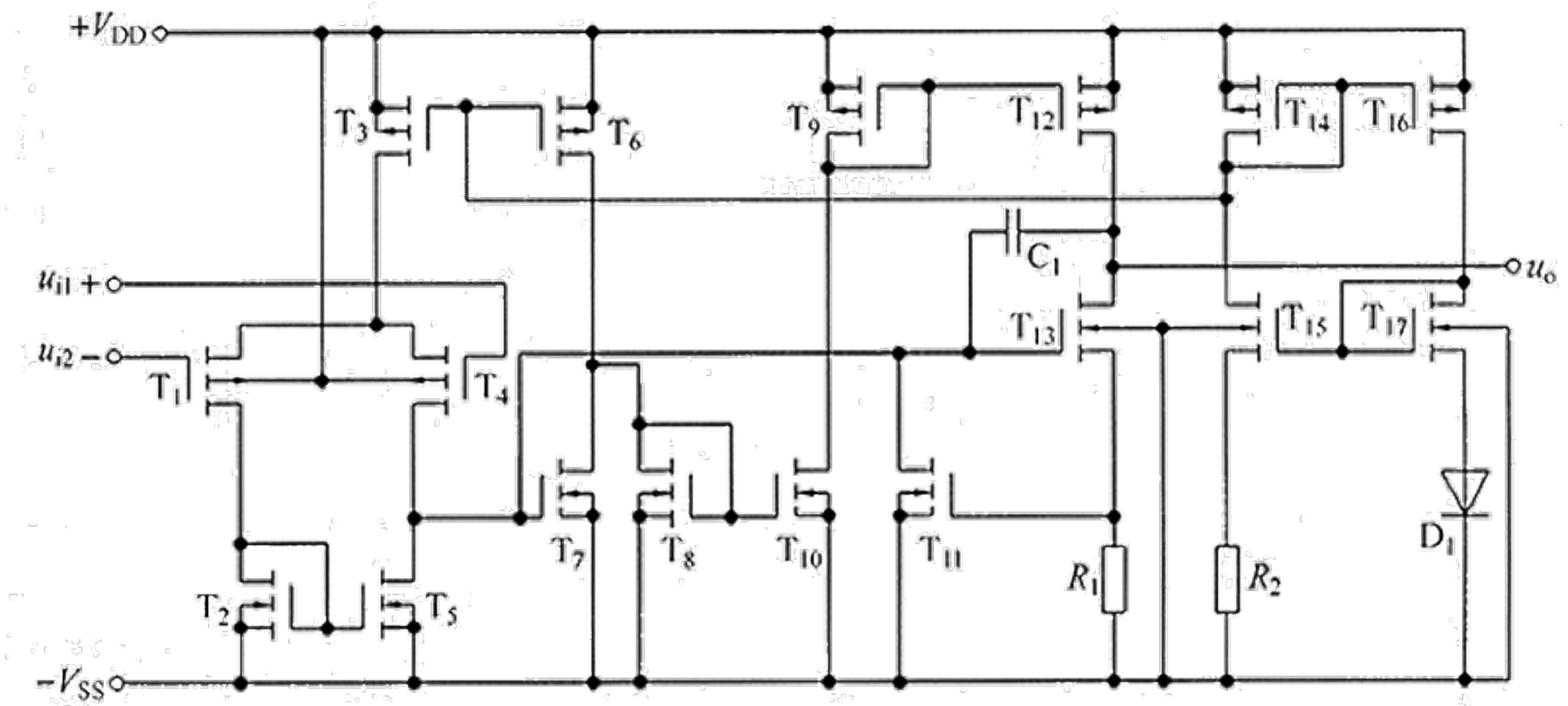
图中T1和T4为差分放大电路，T2和T5为动态电流镜，完成双端输出变单端输出的转换，较好保证了第一级的增益；电路的第二级放大由T7构成。

该电路具有较大的放大能力，但也存在输出电阻大，带负载能力较差等特点。

图6-1-9 SJ14573CMOS类程控集成放大器的原理图

图中T6、T3和T8为偏置电路，分别为第一放大级和输出级提供工作电流 $I_{Q1,4}$ 和 I_{Q8} 。其中，T6和 R_{RET} 电阻决定基础电流，即间接决定工作电流 $I_{Q1,4}$ 和 I_{Q8} 的大小。

TLC2202 CMOS集成放大器



6.1.3 集成增益器件的技术指标

- ❖ 一般来说，在应用集成增益器件的电路设计中，正确理解和运用其特性参数，是评价和选择集成增益器件所必需的。但由于集成增益器件的参数名目很多，以及各生产厂家给出的参数的不同，我们只能就一些未提及的基础参数讲解

❖ 1、直流参数

直流参数包括输入失调电压 V_{IO} (1mV-10mV) 和输入失调电流 I_{IO} 、输入失调的温度系数 $V_{IO}/\Delta T$ (10V/°C) (和 $I_{IO}/\Delta T$) (温漂)、输入偏置电流 I_{IB} (10nA-1A)、电源电压抑制比 K_{SVR} 等。理想时希望无失调、温漂为0

- ❖ 一般说来，输入失调电压和电流、输入失调的温度系数、输入偏置电流均与温度有关，即这些指标大小应理解为在特定温度下的，若温度不同，则数值应有所变化。

对于高精度、低温漂集成增益器件，则失调、温漂均较小，如输入失调电压在0.1V~20V范围，失调电压温漂系数在1V/°C。

在线性区工作时：
$$K_{SVR} = \left| \frac{V_{IO}}{\Delta V_{CC}} \right| \text{ 或 } \left| \frac{V_{IO}}{\Delta V_{EE}} \right| \quad (6-1-3)$$

2、信号参数

包含差模开环增益 A_d 、开环共模增益 A_c 、共模抑制比 K_{CMR} 、开环带宽 BW 、差模输入阻抗 Z_{id} 、共模输入阻抗 Z_{ic} 和输出阻抗 Z_o 、等效输入噪声电压；以及输出峰-峰电压值 V_{opp} 、最大差模输入电压 V_{idM} 和最大共模输入电压 V_{icM} 。

信号参数

等效输入噪声电压：特指在屏蔽良好、无输入时，集成增益器件输出端产生的任何交流无规则的干扰电压按差模增益换算到输入端的等效电压。通常其值在 $10\mu\text{V}\sim 20\mu\text{V}$ 。

输出峰-峰电压值 V_{opp} ：在特定的负载下，集成增益器件能输出的最大不失真电压幅度。

最大差模输入电压 V_{idM} ：它指两输入端允许加入的最大电压差。

最大共模输入电压 V_{icM} ：指在规定 K_{CMR} 下，两输入端允许加入的最大共模输入电压。

开环差模增益 A_d 很大：（ $10^4 \sim 10^7$ 或 $80 \sim 140\text{dB}$ ），理想时 $\rightarrow \infty$

差模输入电阻 r_{id} 很大：（ $\text{几k}\Omega \sim 10^6\text{M}\Omega$ ）理想时 $\rightarrow \infty$

R_o 很小：（ $\text{几十}\Omega$ ）理想时 $\rightarrow 0$

共模抑制比 K_{CMR} 很大：（ $10^4 \sim 10^8$ 或 $80 \sim 160\text{dB}$ ）

-3dB带宽 f_H ： A_{od} 下降3dB时的频率（一般较低，只几Hz~几千Hz）

最大共模输入电压 V_{icm} ：超过会使共模抑制性能恶化

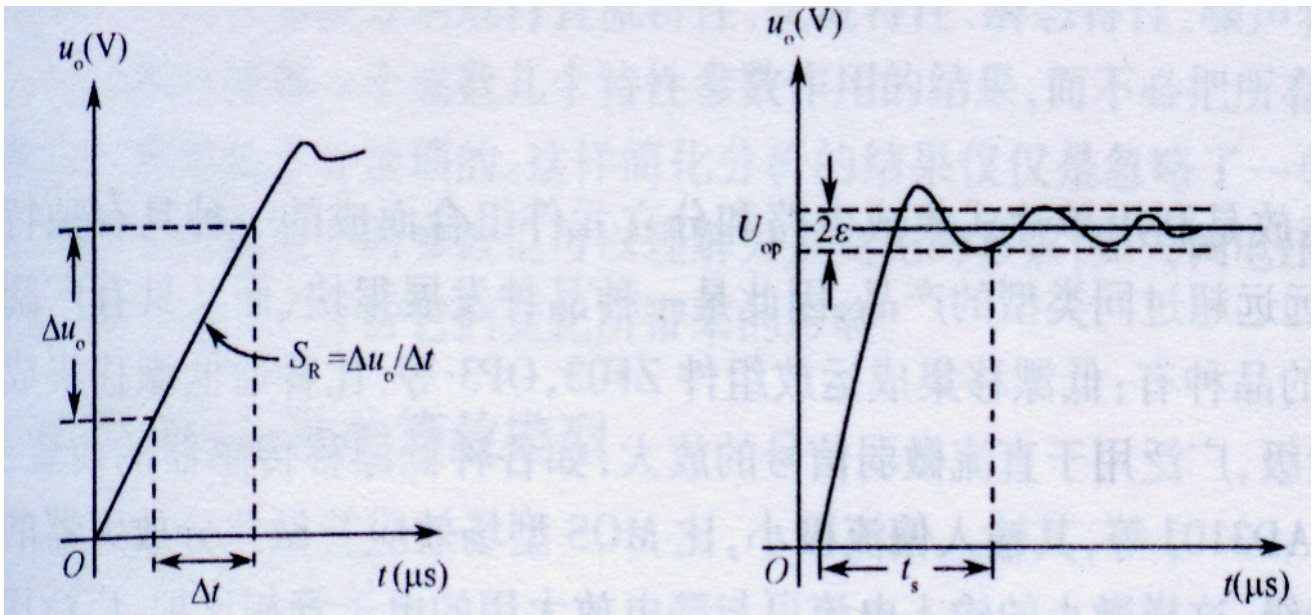
最大差模输入电压 V_{idm} ：超过可能会使差分对管的发射结击穿

转换速率 S_R ：要求 $S_R >$ 输入信号的变化率

快速转换信号参数及注意事项

❖ 3、快速转换信号参数:转换速度SR

强调的是电路反应时间，常用于开关应用领域，如开关电路、比较器应用等



(a) 转换速度含义 (b) 建立时间含义

图6-1-11 快速转换信号参数

在特定的负载下，集成增益器件输入阶跃大信号时输出的最大变化率，如图6-1-11 (a) 所示。通常其值在 $1\mu\text{V/s}$ ，高速型集成增益器件转换速率会大于 $10\mu\text{V/s}$ 。

| 表 6-1-1 部分集成 运放器件 参数(括号内为国外同类产品型号) | | | | | | | | | |
|------------------------------------|---------------|------------------------------|----------|---------------------|--------------------|----------|--------------------|------------------|--------------------|
| 品 种 类 型 | 通用型 | 高阻型 | 高精度 | 高速型 | 宽带型 | 低功耗 | 高压型 | 大功率 | |
| 参数名称 | 符号及单位 | CF741 (μA741) | SG28 | CF7650 (ICL7650) | CF715 (μA715) | CF507 | CF3078 (CA3078) | CF143 (LM143) | CF0021 (LH0021) |
| 输入失调电压 | V_{IO} | mV | 2 | 10 | 5×10^{-3} | 2 | 1.5 | 0.7 | 2 |
| 输入失调电流 | I_{IO} | nA | 20 | 80 | 5×10^{-3} | 70 | 15 | 0.5 | 1 |
| 输入偏置电流 | I_{IB} | nA | 80 | ≤ 10 | 1×10^{-3} | 400 | 15 | 7 | 8 |
| V_{IO} 温漂 | dV_{IO}/dT | $\mu\text{V}/^\circ\text{C}$ | 20 | 20 | 1×10^{-3} | | 8 | 6Z | 3 |
| I_{IO} 温漂 | dI_{IO}/dT | nA/ $^\circ\text{C}$ | 1 | 0.1 | | | 0.2 | 0.07 | 0.1 |
| 开环差模增益 | A_{od} | dB | 100 | 80 | 120 | 90 | 100 | 100 | 100 |
| 共模抑制比 | K_{CMR} | dB | 90 | 70 | 120 | 90 | 100 | 110 | 90 |
| 输入共模电压 | $V_{IC(max)}$ | V | ± 13 | ± 10 以上 | | ± 13 | ± 11 | ± 5.5 | ± 26 |
| 输入差模电压 | $V_{ID(max)}$ | V | ± 30 | ± 15 | | ± 15 | ± 12 | ± 6 | ± 80 |
| 差模输入电阻 | R_{id} | MΩ | 2 | 10^4 | 10^6 | 1 | 300 | 0.87 | 1 |
| 最大输出电压 | $\pm V_{OO}$ | V | ± 13 | ± 12 | ± 4.8 | ± 13 | ± 12 | ± 5.3 | ± 25 |
| 单位增益带宽 | f_u | MHz | 1 | 5 | 2 | | 35 | | 1 |
| 全功率带宽 | f_p | kHz | | | | | | 20 | |
| 转换速率 | SR | V/ μs | 0.5 | 20 | 2.5 | 100 | 35 | 1.5 | |
| 静态功耗 | P_Q | mW | 50 | 150 | | 165 | | 0.24 | 2.5 |
| 电源电压 | $\pm V_{CC}$ | V | ± 15 | ± 15 | ± 5 | ± 15 | ± 15 | ± 6 | $\pm 12/\sim 10$ |

注:不同测试条件和不同温度下,以上参数会有差异,使用时必须注意,详见运放手册。

❖ 4、注意

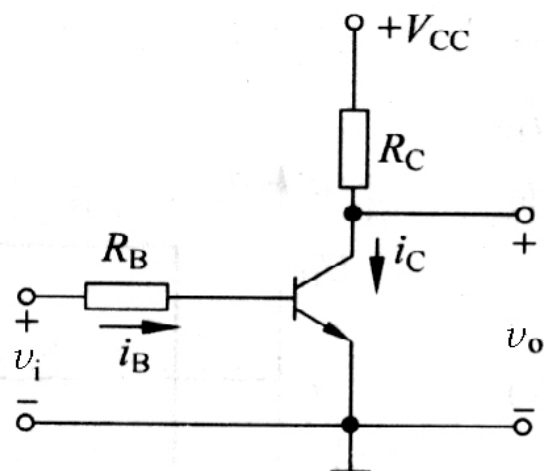
- (1) 注意手册的指标是在一定条件下测量得出的，该测量条件并非是你的应用条件，因此手册的指标只具有参考意义。
- (2) 在实际中，器件的各种指标往往不能同时达到最优。如场效应管虽然有高的输入电阻和低的输入偏置电流，但电路的失调电压会较大。对于弱信号下的应用，则更应关注噪声系数、失调和温漂。
- (3) 在强冲击电压、电流环境下时，应选用带过压、过流、过热等具有较强保护功能的增益集成器件。

6.2 集成与非、或非的电路基础

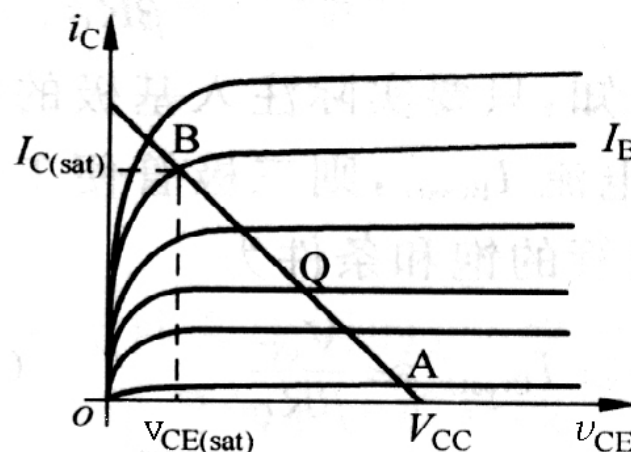
❖ 为了适应数字信号的逻辑处理，人们已将集成技术应用于数字电路领域。从分析角度讲，该领域的电路属于增益器件的大信号应用。

1. 基础逻辑非门

根据表3-2-1的非逻辑信号目标，即输入代表信息1的高电平时，电路应输出低电位；当输入代表信息0的低电平时，电路应输出高电位。由此，可以采用共发射极晶体管电路的反相原理来实现逻辑非的数字信号处理，具体电路如图6-2-1(a)所示。



(a) 原理图



(b) 分析曲线

图6-2-1 逻辑非门电路原理。

关键找出：代表信息1和0的高、低电平大小和范围。

如考虑到晶体管截止时，输出电压约为的情况，电路高电平应限制在

$$v_H \leq V_{CC} \quad (6-2-6)$$

由图6-2-1(b)可知，在晶体管处于饱和和状态时，电路输出低电平为

$$v_O \leq V_{CE(sat)} \quad (6-2-1)$$

设晶体管处于饱和和放大的临界状态时：

$$V_{OL \max} = V_{CE(sat)} \quad (6-2-2)$$

实际晶体管饱和输出电压在0.1~0.3V左右：

$$0.1V \leq v_L \leq 0.3V \quad (6-2-5)$$

❖ 若进一步考虑到，晶体管截止时的 $i_c \neq 0$ 的实际情况。为使电路可计算，此时电流用穿透电流 I_{CEO} 来劲时表示，则电路高电平的限制范围为：

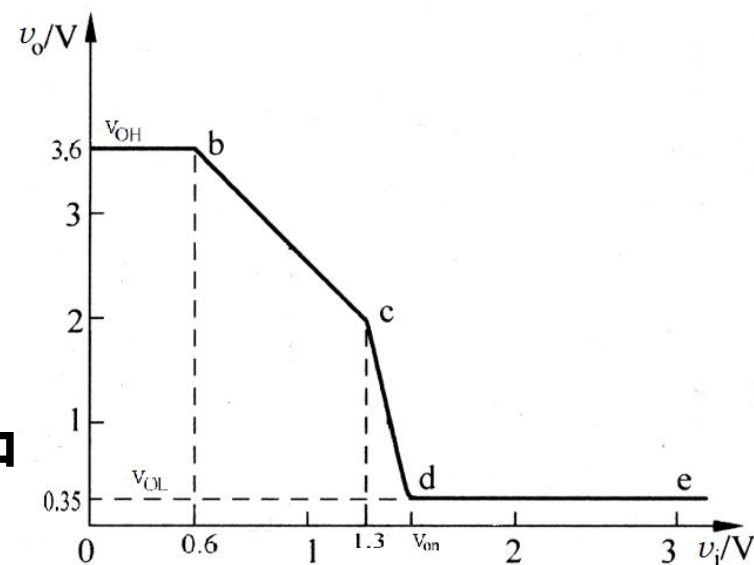
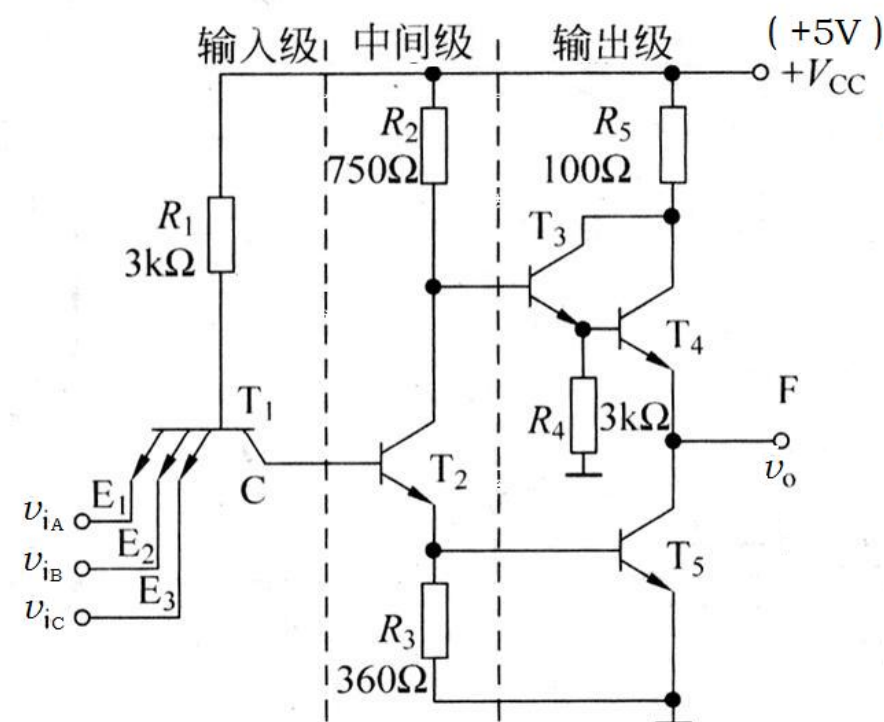
$$v_H \leq V_{CC} - R_C I_{CEO}$$

2. 晶体管集成逻辑与非门

与非逻辑电路是指能完成如表6-2-1所示的输入输出关系的具体电路。

| 输入特性描述 | 输入 v_{iA} | 输入 v_{iB} | 输入 v_{iC} | 中间量 v_{c1} | 输出 v_o |
|----------|----------------|----------------|----------------|-----------------|-------------|
| 输入含一个0以上 | 0 | 0 | 0 | 0 | 1 |
| | 0 | 0 | 1 | | |
| | 0 | 1 | 0 | | |
| | 0 | 1 | 1 | | |
| | 1 | 0 | 0 | | |
| | 1 | 0 | 1 | | |
| | 1 | 1 | 0 | | |
| 输入全1 | 1 | 1 | 1 | 1 | 0 |

晶体管集成逻辑与非门的典型逻辑电路如图6-2-2所示。图中输入级的管完成逻辑与的功能，中间级和输出级一起完成逻辑非的功能。



多发射极三极管

- ❖ 其中， T_1 管的逻辑与功能是利用 T_1 管的多发射级晶体管来实现的。类似于题图1-13(b)的二极管的逻辑关系，具体可采用图6-2-3来说明

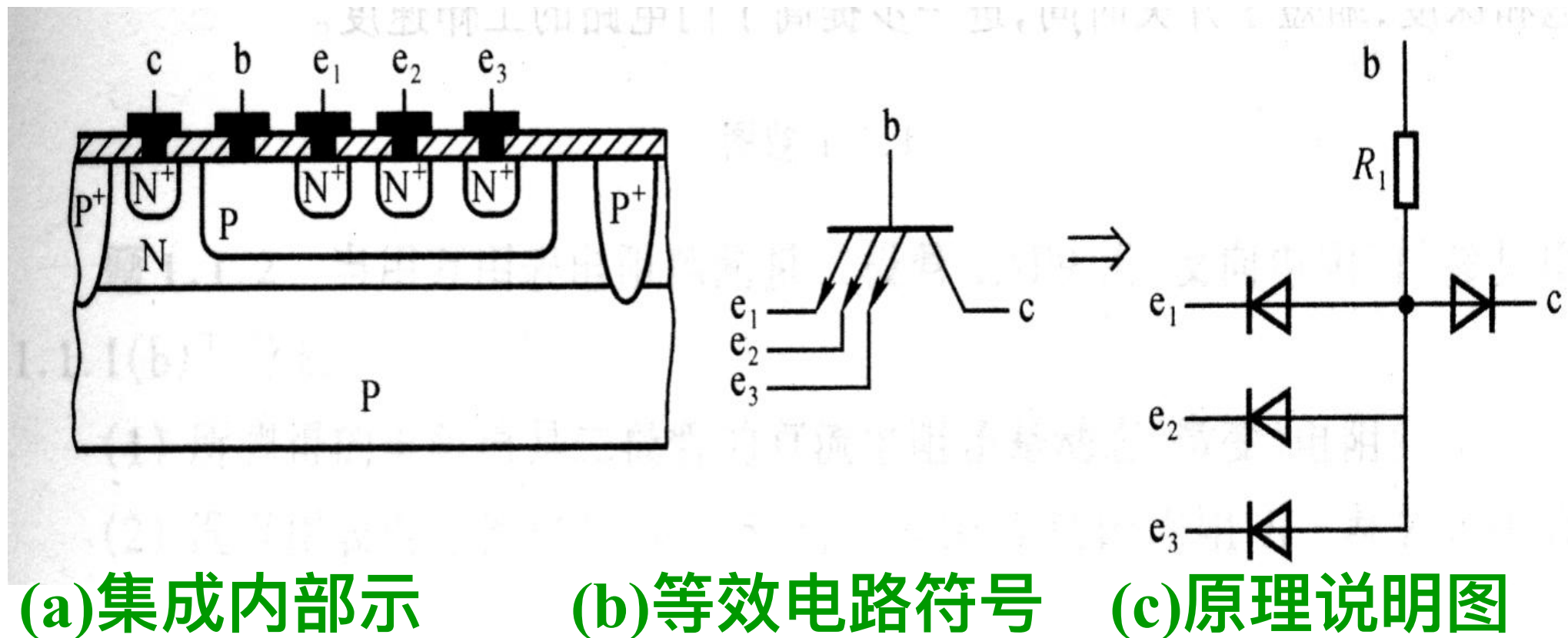


图6-2-3 多发射级晶体管

由图6-2-2(b)可见，该集成电路输入低电平在0.35~0.6V，高电平在2~3.6V范围内是可靠的。当然，若考虑到温度等因素的影响，我们在实际中还应留有余地，有关讨论，可以参见数字电路的相关课程教材。

3. 晶体管集成逻辑或非门

或非逻辑电路是指能完成如表6-2-2所示的输入输出关系的具体电路。

| 输入特性描述 | 输入 v_{iA} | 输入 v_{iB} | 输出 v_o |
|--------------|-------------|-------------|----------|
| 输入全 0 | 0 | 0 | 0 |
| 输入含一个1 以上 | 0 | 1 | 1 |
| | 1 | 0 | |
| | 1 | 1 | |

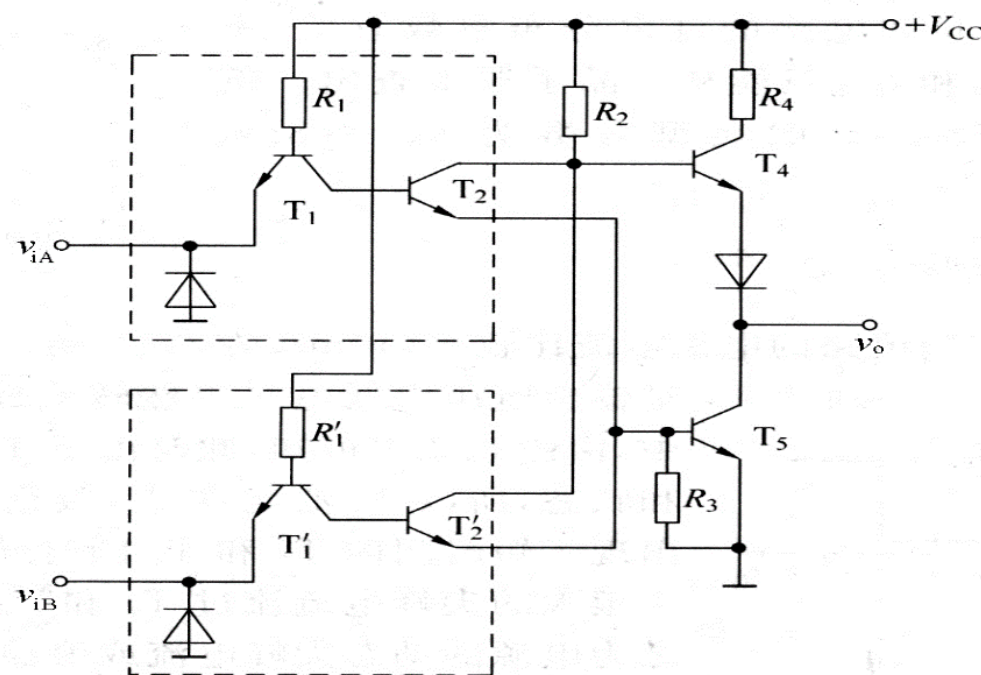


图6-2-5逻辑或非门典型原理电路

总之，逻辑电路的分析基础应属于大信号激励下的非线性电路分析。

但由于数字信号在表述信号时，只要求“0”和“1”的区别，因此电路的低电平可以容许有一定的波动，只要不影响和高电平的差异即可，高电平也可以容许有一定的波动。

因此，在电路计算分析和设计电路时，都带来了极大的方便，不用过度考虑电路漂移等非理想情况的影响。