计算机组织与体系结构

第十九讲

计算机科学与技术学院 张展

授课教师

- 张展 博士,副教授
 - 计算机科学与技术学院
 - 容错与移动计算研究中心
 - 研究方向: 可穿戴计算、边缘计算、容错计算
 - 科学园C2栋 510房间
 - 电子邮箱 <u>zhangzhan@hit.edu.cn</u>
 - QQ:846839004

参考教材

• 教材

- 王志英等. 计算机体系结构(第2版). 清华大学出版社
- 张晨曦 王志英等. 计算机系统结构(第2版). 高等教育出版社
- 唐朔飞. 计算机组成原理(第2版). 高等教育出版社

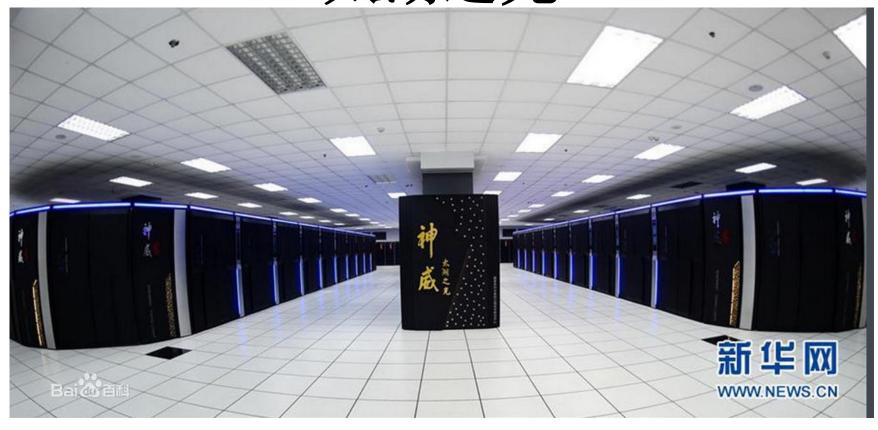
• 参考教材

- John L. Hennessy, David A. Patterson. 计算机体系结构-量化研究方法(第5版)

引言

- 整机概念
 - ▶木桶原理
 - **➢ Amdahl定律**
 - >挖掘系统并行性
- 平衡与折中
 - ▶最优?
 - ▶性能、可靠性、功耗、成本
 - >专用还是通用
 - ▶超算、高端容错计算机、穿戴计算机

太湖之光

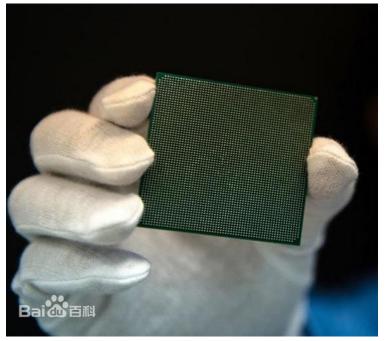


神威·太湖之光超级计算机安装了40960个中国自主研发的"<u>申威26010</u>"众核处理器,该众核处理器采用64位自主申威指令系统,峰值性能为12.5亿亿次/秒,持续性能为9.3亿亿次/秒。

神威·太湖之光超级计算机由40个运算机柜和8个网络机柜组成。每个运算机柜比家用的双门冰箱略大,打开柜门,4块由32块运算插件组成的超节点分布其中。每个插件由4个运算节点板组成,一个运算节点板又含2块"申威26010"高性能处理器。5 器221/12台机柜就有1024块处理器,整台"神威·太湖之光"共有40960块处理器。5

太湖之光





申威26010众核处理器

在"神威·太湖之光"上运行的"全球大气非静力云分辨模拟"应用获得2016年度"戈登·贝尔"奖,实现了我国高性能计算应用成果在该奖项上零的突破。此次全球共有6项应用成果入围"戈登·贝尔"奖最终提名,其中3项都是依托"神威·太湖之光"完成的。其余2项应用分别为国家海洋局海洋一所与清华大学合作的"高分辨率海浪数值模拟"和中科院网络中心的"钛合金微结构演化相场模拟"。

高性能容错计算机: HP的NON-STOP系列

- 多级冗余容错结构
- 松耦合ServerNet网络互连
- 支持容错的可扩展系统互联技术
- CPU锁步和自检测技术
- 数据和通路纠错技术
- 基于系统软件的故障恢复技术
- 负载的自动分布和故障恢复技术
- 满足快速切换要求的进程对技术



穿戴计算机(Wearable Computer)







问题和需求:推动人-机-物和谐计算环境进一步发展

- ≻构建人-机-物和谐环境的重要组成,计算机与通讯技 术不断进步的产物,信息化真正融入人类生活
- **▶形态向着多样化发展:背负式、腕带式、手持式、** 腰胯式、佩戴式、穿戴一体化数字单兵系统、动力外 骨骼等样式的可穿戴计算机



1960年代 穿戴计算机 雏形 预测

轮盘赌

1981 背负式计 算机

1989 **Private** Eye头戴式 显示器

1994 腕带式、腰 胯式计算机 可穿戴无线 摄像头

1999 **EveTab** 智能眼镜



2000年代 多国陆续 列装穿戴 一体化的 数字单兵



2010年代 民品爆发 式发展 ...



婴儿监测器

智能服饰

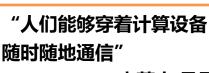






讲故事睡衣

脑波游戏



·史蒂夫·曼恩









——医疗是可穿戴设备市场增长最为迅速的应用领域

- 可穿戴设备在无扰式远程监护方面具有广阔的应用前景,用于监测评估身体健康状况、预警慢性疾病以及帮助帕金森症、糖尿病、心脏病、高血压和其他疾病患者管理疾病
- 可穿戴设备在老年人、残障人士生活辅助方面具有广阔的应用前景,用于看、听、说、行、记忆等生活能力增强以及肌体复健等
- > 可穿戴便携移动医疗设备市场升温,2016年中国市场规模超过20亿人民币



生命体征监测服(FIT)



血压实时监测仪



记录脑电心电的耳机



血氧实时监测仪



盲人阅读器



手语翻译手环



应对记忆力减退的眼镜



残疾人复健设备



帮瘫病行的骨助痪人走外骼

——运动健身是最具潜力的应用领域

- > 可穿戴设备可以有效地帮助运动员提高成绩,帮助消费者增强运动体验
- 应用覆盖: 计步与计算热量消耗的手环、手机、纽扣、跑鞋等大众消费品以及智能泳镜、智能滑雪镜、高尔夫手套等专业运动器材
- 与大数据结合的典范:德国国家队在日常训练中,使用多种传感器采集球员数据并进行大数据分析,据此设计技战术,充分发挥球员能力,为取得世界杯冠军打下坚实基础
- > BI公司预计,运动健身未来可能超过医疗成为出货量最大的应用类型













NIKE+Ipod miCoach速度传感器

智能跑鞋

智能泳镜 Go

GolfSense手套

智能滑雪护目镜

——在工业生产领域同样具有广泛的应用前景

- 在德国首先提出的工业4.0构想中,可穿戴智能设备是实现工业4.0的基础之一 ,通过将数字化工人同各类生产资源、数据一道融入自动化制造流程网络,提 高生产效率和预防性维修的效率
- 可穿戴设备可用于核电、采矿、勘探等高危环境下的工作辅助
- > 可穿戴设备可用于各类工业生产的虚拟现实培训









工业4.0

Ambient Intelligence

数字化工人

可穿戴智能设备

——与新型计算模式融合推动服务消费市场

远程教育 环境监控 数字城管 网上办公 远程医疗 数据管理中心 可穿戴设备未来 SIBI 应用平台 与各类云平台、 大数据分析工作站 大数据分析中心 结合,从当前火 爆的硬件消费市 教 场扩展到覆盖医 育 健 健康评估 健康档案 健康教育 电子病历 康云 云 疗、教育、娱乐、 健康预警 健康干预 生活等领域的服 慢病管理 **务消费市场,进** 一步推进社会信 多网融合通信 息化,拉动信息 消费 智能家居 个人生活娱乐设备 残障人 老年人 智能眼镜 智能织物 智能耳麦 电子 智能首饰 皮肤 智能腕带 智能裤子 智能鞋 宠物

可穿戴计算系统技术问题与现状

可穿戴计算的典型特征

・基本运行方式

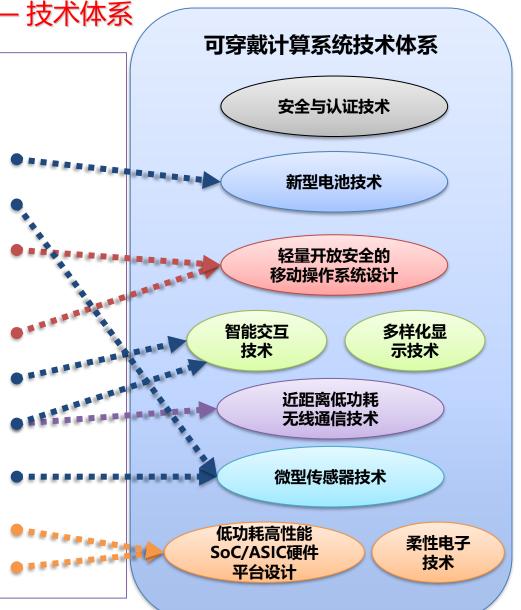
• 持续性: 长续航、持续交互

• 增强性: 增强感知和智慧

• 介入性: 过滤、调整和干预信息

• 基本特性

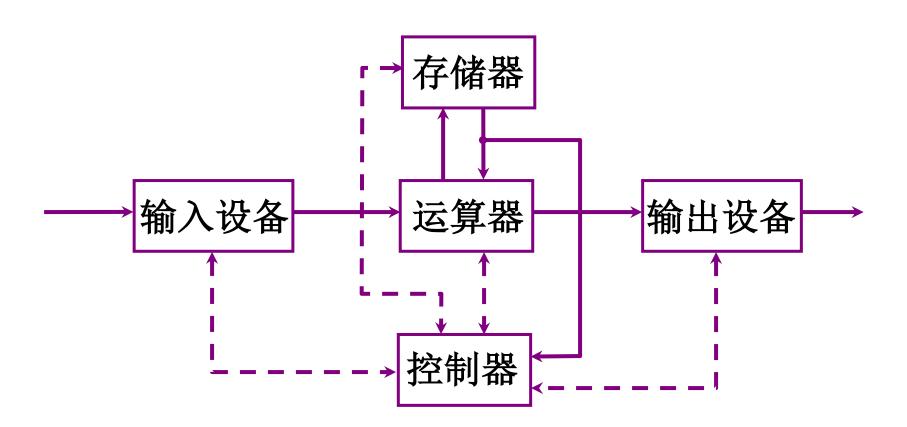
- 用户随时可以控制
- 随时可以得到用户注意
- 用户可与他人随时交互
- 多模态传感能力随时感知环境
- 不可独占用户注意力
- 不可约束用户活动和运动



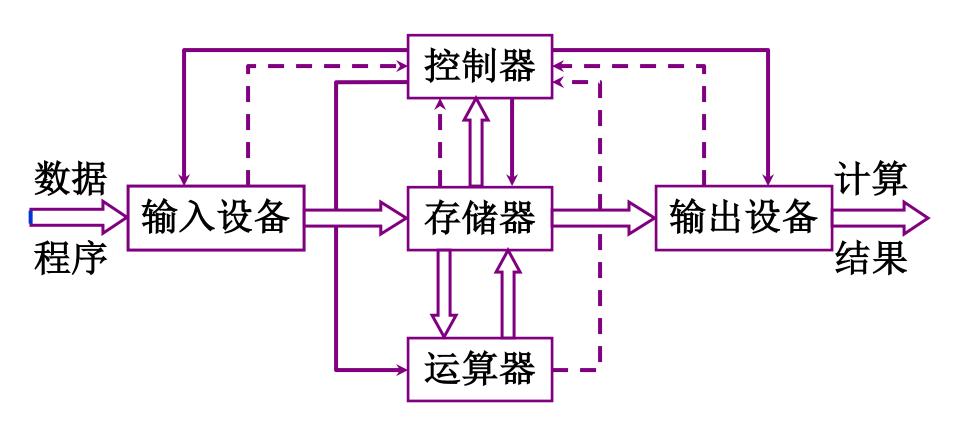
第8章

存储层次

冯·诺依曼计算机硬件框图



以存储器为中心的计算机硬件框图

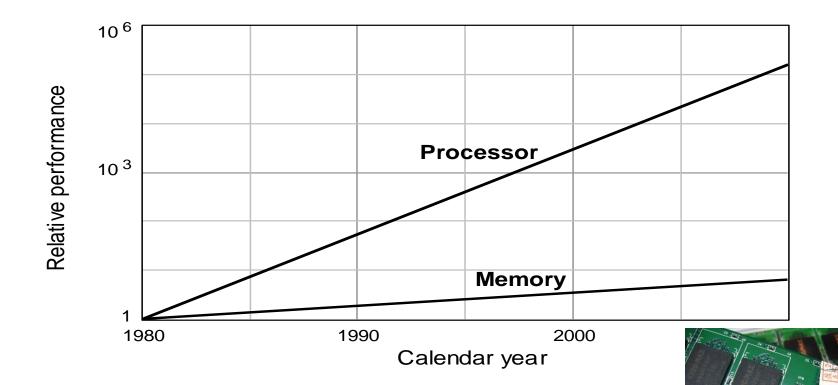


本章内容

- 8.1 存储器的层次结构
- 8.2 Cache基本知识
- 8.3 降低Cache失效率的方法
- 8.4 减少Cache失效开销
- 8.5 减少命中时间
- 8.6 主存
- 8.7 虚拟存储器

8.1.1 从单级存储器到多级存储器

- 为什么?
 - 主存储器与CPU速度差距越来越大,存储墙问题严重制约着计算机性能的提升 如图
 - 系统与应用的规模不断扩大,需要更大的存储器来支撑程序的运行
 - 各类存储器的容量/速度/价格不可兼得,如 SRAM、DRAM、磁盘等,凭现有单种存储器 件,无法构建一个可行的存储系统

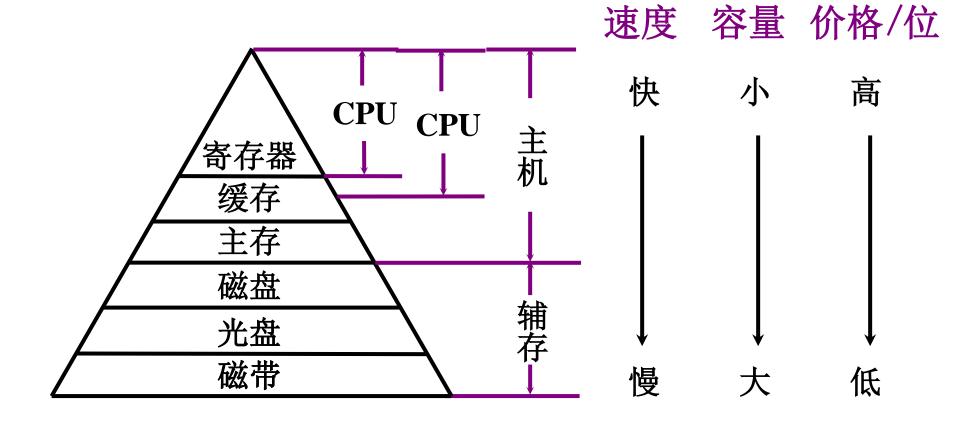


处理器性能与存储系统性能之间存在巨大差距 (存储墙: Memory Wall)

8.1.1 从单级存储器到多级存储器

- 怎么办?
 - 利用多种存储器件,取长补短,构建层次式存储系统
 - · 快速但昂贵的存储器:容量少点,尽量让 CPU多访问
 - ·慢速但容量大的存储器:容量大点,CPU尽可能少访问

存储器三个主要特性的关系



8.1.1 从单级存储器到多级存储器

能否达到预期效果?

程序访问的局部性原理:对于绝大多数程序来说,程序所访问的指令和数据在地址上不是均匀分布的,而是相对簇聚的。

- 程序访问的局部性包含两个方面
 - 时间局部性: 程序马上将要用到的信息很可能就是现在正在使用的信息。
 - 空间局部性:程序马上将要用到的信息很可能与现在正在使用的信息在存储空间上是相邻的。

局部性举例

```
sum = 0;
for (i = 0; i < n; i++)
    sum += a[i];
return sum;</pre>
```

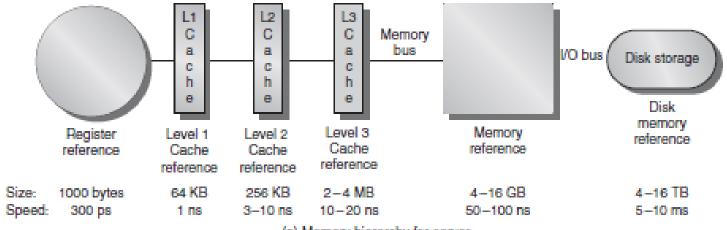
- 对数据的引用
 - 顺序访问数组元素 (步长为1的引用模式)
 - 变量sum在每次循环迭代中被引用一次 时间局部性
- 对指令的引用
 - 顺序读取指令
 - 重复循环执行for循环体

空间局部性 时间局部性

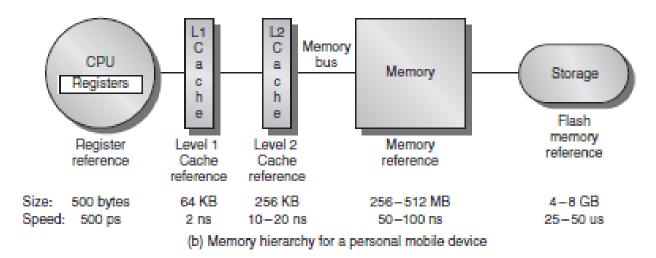
空间局部性

8.1.1 从单级存储器到多级存储器

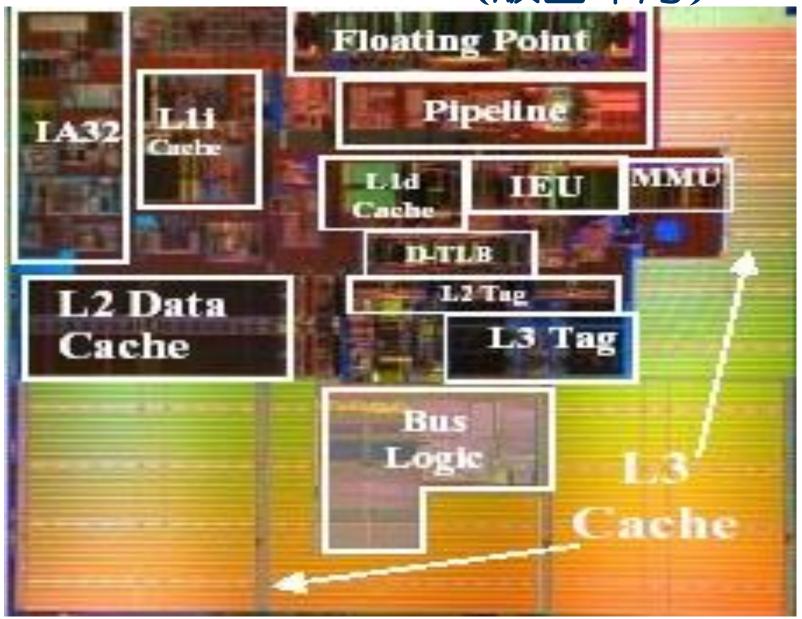
- 能否达到预期效果?
 - 访问速度方面:采用快速存储器,尽量让CPU 多访问快速存储器中的内容(增加Cache层次)
 - 容量方面: 采用慢速但容量大的存储器,内存不够时数据可以放到外存中(增加辅存层次)



(a) Memory hierarchy for server

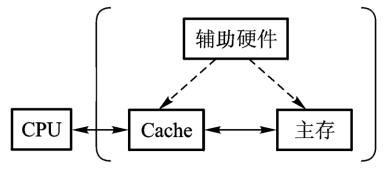


Intel Itanium2 (版图布局)

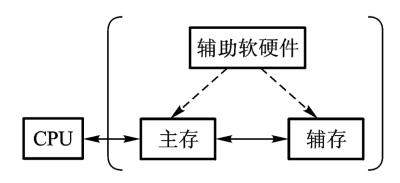


8.1.2 Cache一主存和主存一辅存层次

- 最主要的两种存储层次
- 从主存的角度来看
 - Cache-主存层次: 弥补主存速度的不足
 - 主存一辅存层次: 弥补主存容量的不足



(a) "Cachc-主存"层次



(b) "主存-辅存"层次

两种存储层次

"Cache - 主存"与"主存 - 辅存"层次的区别

存储层次比较项目	"Cache - 主存"层次	"主存 - 辅存"层次
目的	为了弥补主存速度的不足	为了弥补主存容量的不足
存储管理实现	主要由专用硬件实现	主要由软件实现
访问速度的比值 (第一级和第二级)	几比—	几百比一
典型的块(页)大小	几十个字节	几百到几千个字节
CPU对第二级的 访问方式	可直接访问	均通过第一级
失效时CPU是否切换	不切换	切换到其他进程

8.1.3 存储层次的四个问题

1. 当把一个块调入高一层(靠近CPU)存储器时,可以放在哪些位置上?

(映象规则 调入块可以放在哪些位置)

2. 当所要访问的块在高一层存储器中时,如何找到该块?

(查找算法 如何在映象规则 规定的候选位置查找)

- 3. 当发生失效时,应替换哪一块? (替换算法 规定的候选位置均被别的块占用)
- 4. 当进行写访问时,应进行哪些操作? (写策略 如何处理写操作)

8.1.4 存储层次的性能参数

存储层次的性能参数

C(平均每位价格), H(命中率 $), T_A($ 平均访问时间)

假设: 5 — 容量

TA — 访问时间

C — 每位价格

仅考虑由M₁和M₂构成的两级存储层次时:

 M_1 的参数: S_1 , T_{A1} , C_1

 M_2 的参数: S_2 , T_{A2} , C_2

1. 每位价格C
$$C = \frac{C_1S_1 + C_2S_2}{S_1 + S_2}$$

2.命中率H 和不命中率F

- 命中率: CPU访问存储系统时,在M1中找到所需信息的概率。

$$H = \frac{N_1}{N_1 + N_2}$$

- N1 —— 访问M1的次数
- N2 —— 访问M2的次数
- 不命中率: F=1-H

平均访问时间TA

$$T_A = HT_1 + (1-H) (T_1+T_M)$$

$$= T_1 + (1-H) T_M$$

$$\vec{x} T_A = T_1 + FT_M$$

- 分两种情况来考虑CPU的一次访存:
 - · 当命中时,访问时间即为T1(命中时间)
 - 当不命中时,情况比较复杂。 不命中时的访问时间为: T2+TB+T1=T1+TM

TM = T2 + TB

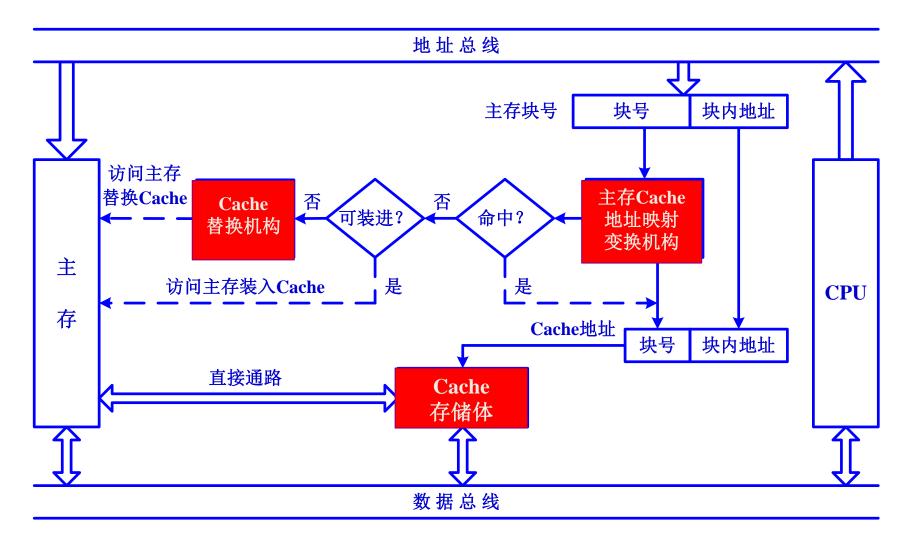
不命中开销TM:从向M2发出访问请求到把整个数据块调入M1中所需的时间。 传送一个信息块所需的时间为TB。

本章内容

- 8.1 存储器的层次结构
- 8.2 Cache基本知识
- 8.3 降低Cache失效率的方法
- 8.4 减少Cache失效开销
- 8.5 减少命中时间
- 8.6 主存
- 8.7 虚拟存储器

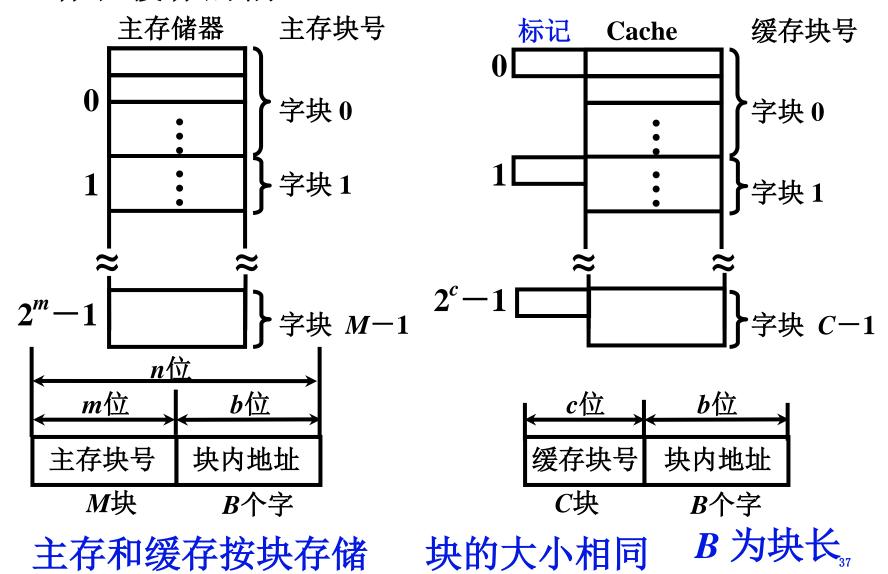
8.2 Cache基本知识

Cache 的基本结构



2021/12/8

主存和缓存的编址



谢谢!