

Unit 11 利用MSI块的时序电路设计

张英涛

计算机科学与技术学院

哈尔滨工业大学

11. 用MSI块设计时序电路

■ 计数器芯片 (74161, 74163, 74160, 7490)

■ 寄存器芯片 (74194)

- 74161: 模16,可预置,异步清零计数器
- 74163: 模16,可预置,同步清零计数器
- 74160: 模10,可预置,同步清零计数
- 7490: 二-五-十进制计数器
- 74194: 4-bit 双向移位寄存器 (SI /PI, PO)



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

利用7490设计

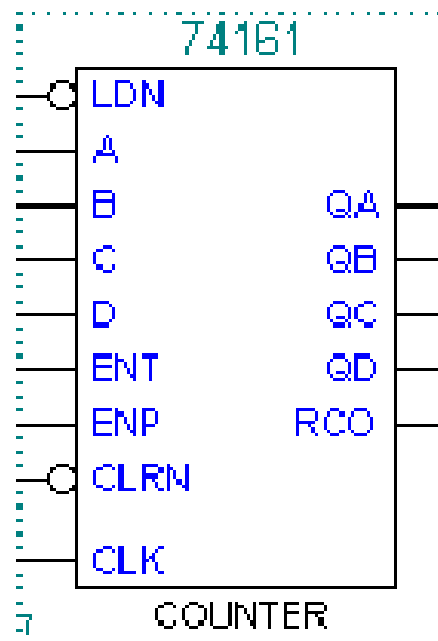
1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

用计数器芯片设计时序电路


1. 计数器芯片——74161、74163、74160、7490

(1) 74161——模16, 可预置, 异步清零计数器



CLK	CLR _N	LD _N	ENT	ENP	功能
×	0	×	×	×	Clear
↑	1	0	×	×	Load
×	1	1	0	1	Hold
×	1	1	1	0	Hold
↑	1	1	1	1	模16 计数, RCO=1 if $Q_D Q_C Q_B Q_A = 1111$

利用74161设计

- 
1. 模10计数器（反馈归零法、置数归零法）
 2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

利用7490设计

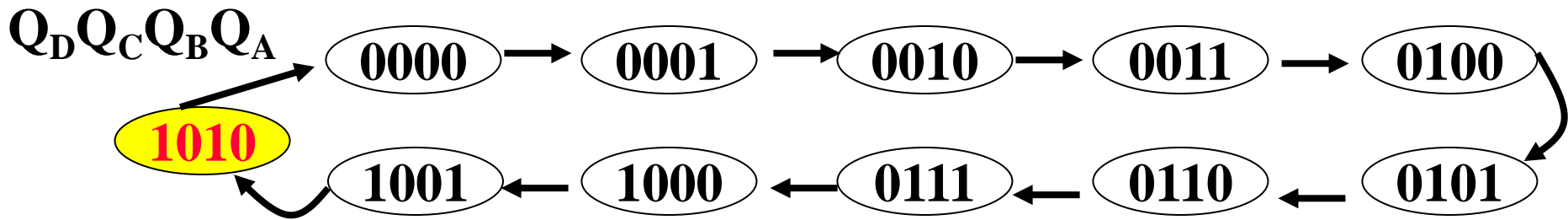
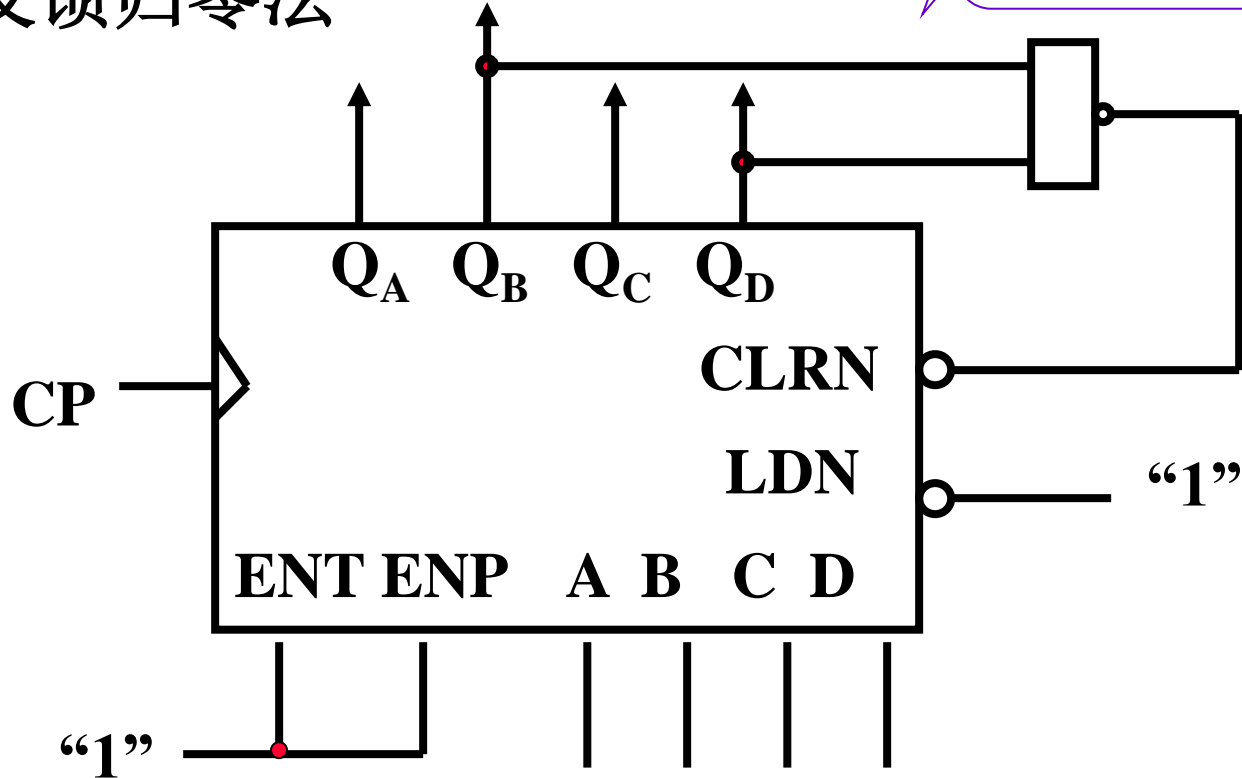
1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

模10 计数器

① 反馈归零法

If $Q_D Q_C Q_B Q_A = 1010$,
Then $CLR_N = 0$





m.gdf - Graphic Editor



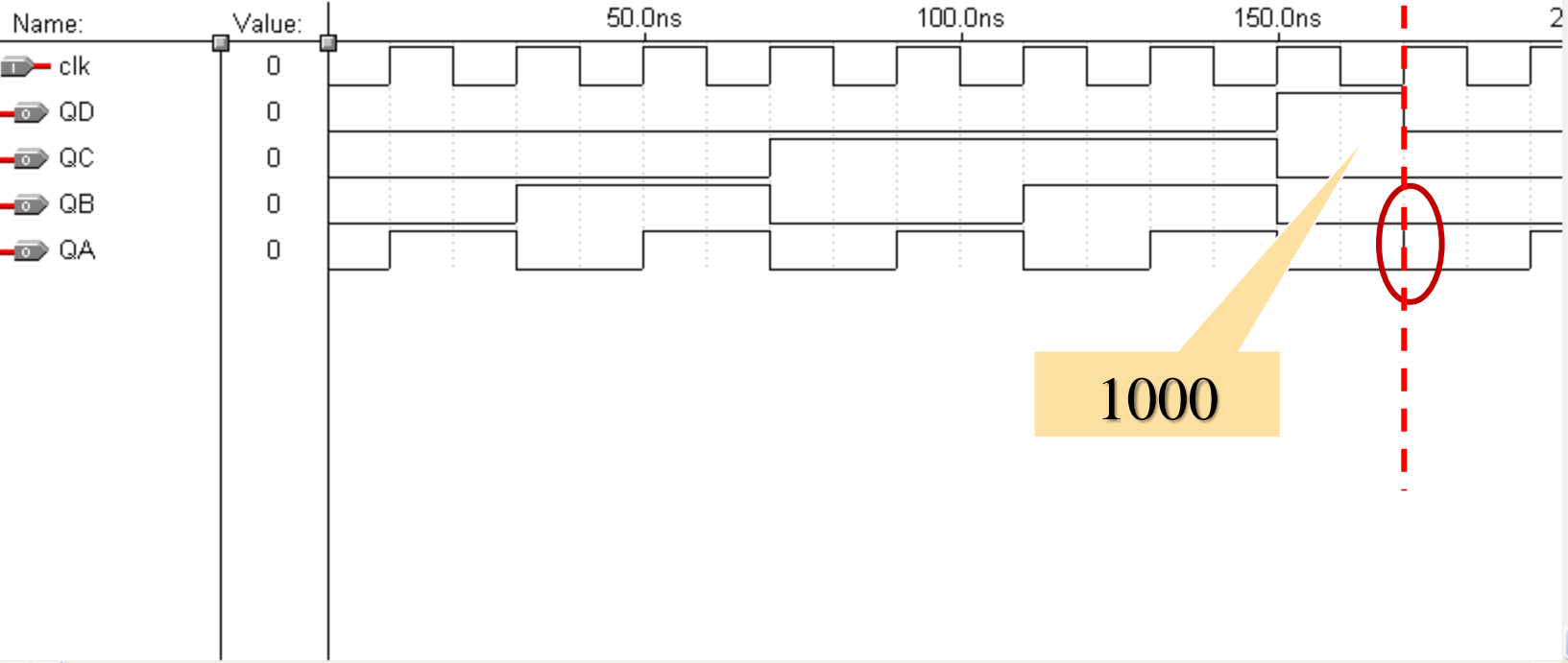
Compiler



m.scf - Waveform Editor



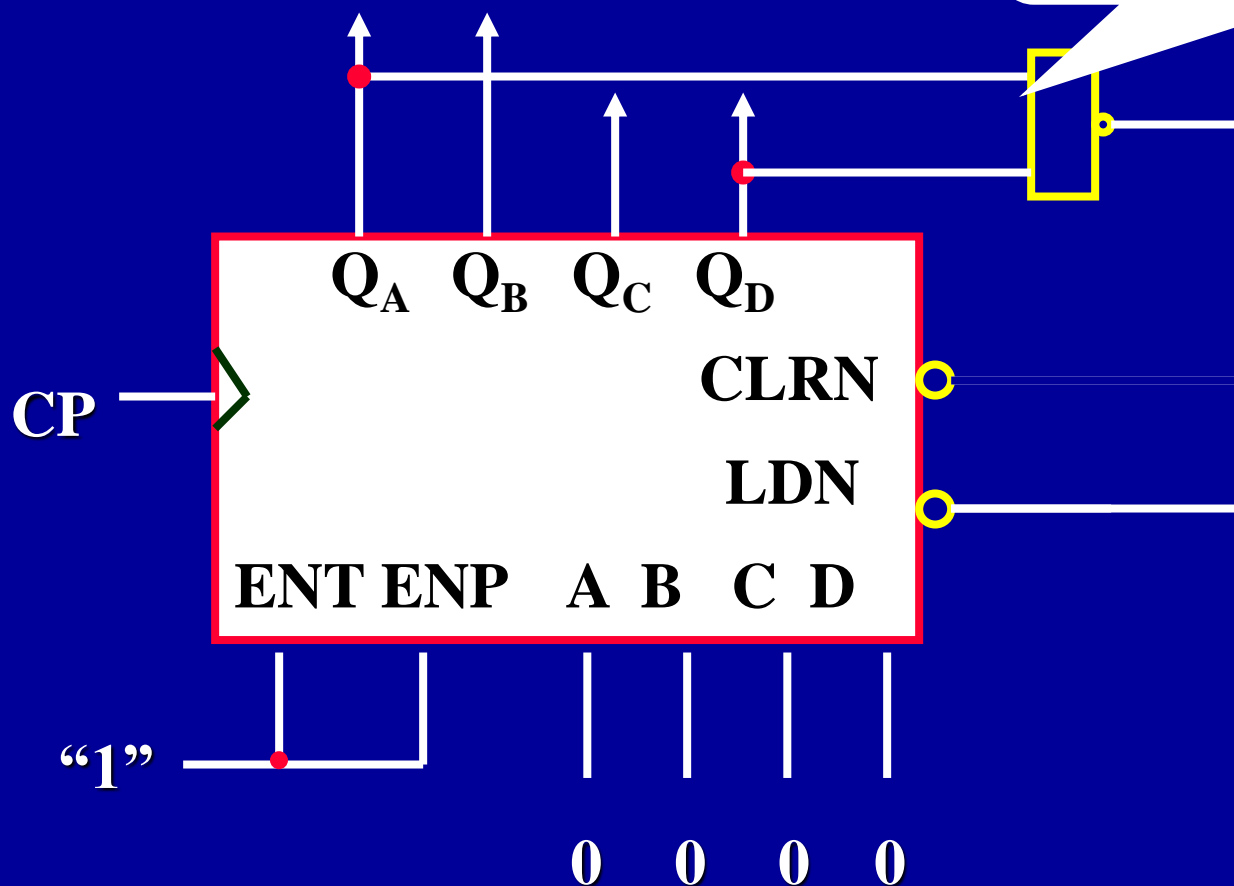
Ref: 0.0ns Time: 0.3ns Interval: 0.3ns



1000

用计数器芯片设计时序电路

② 置数归零法

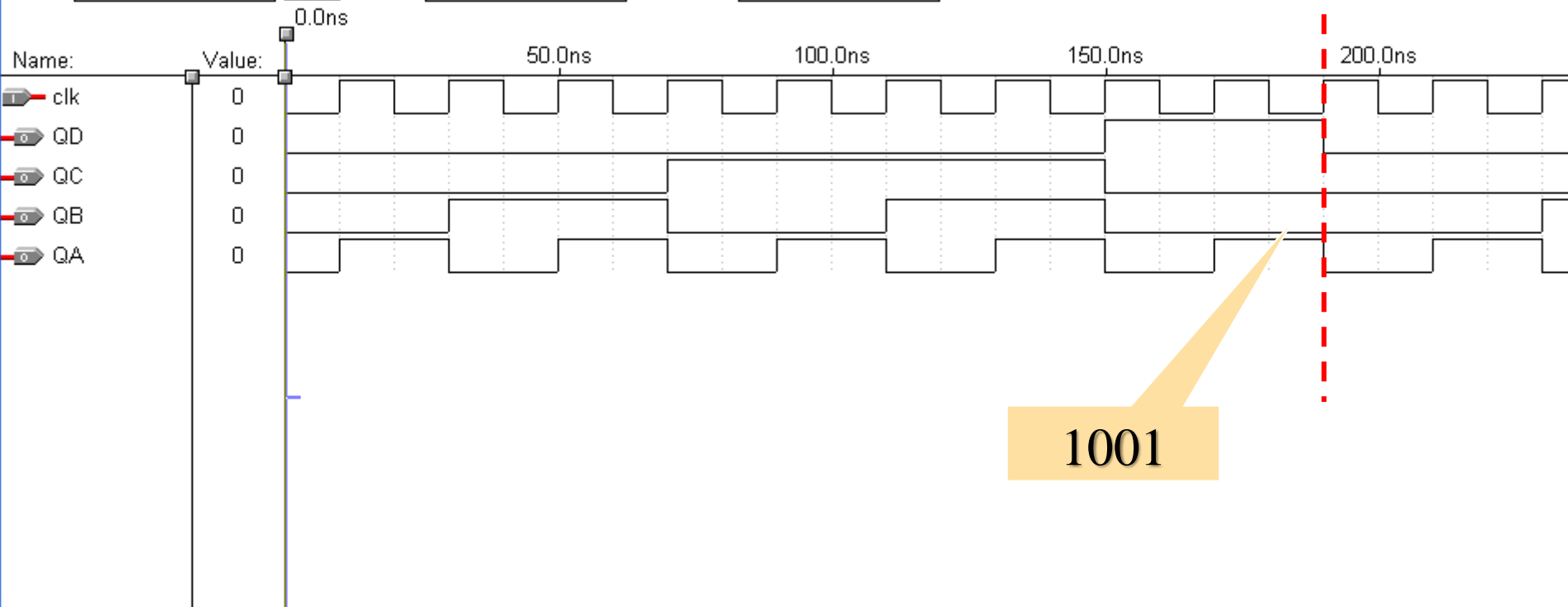


If $Q_D Q_C Q_B Q_A = 1001$,
Then $LDN = 0$

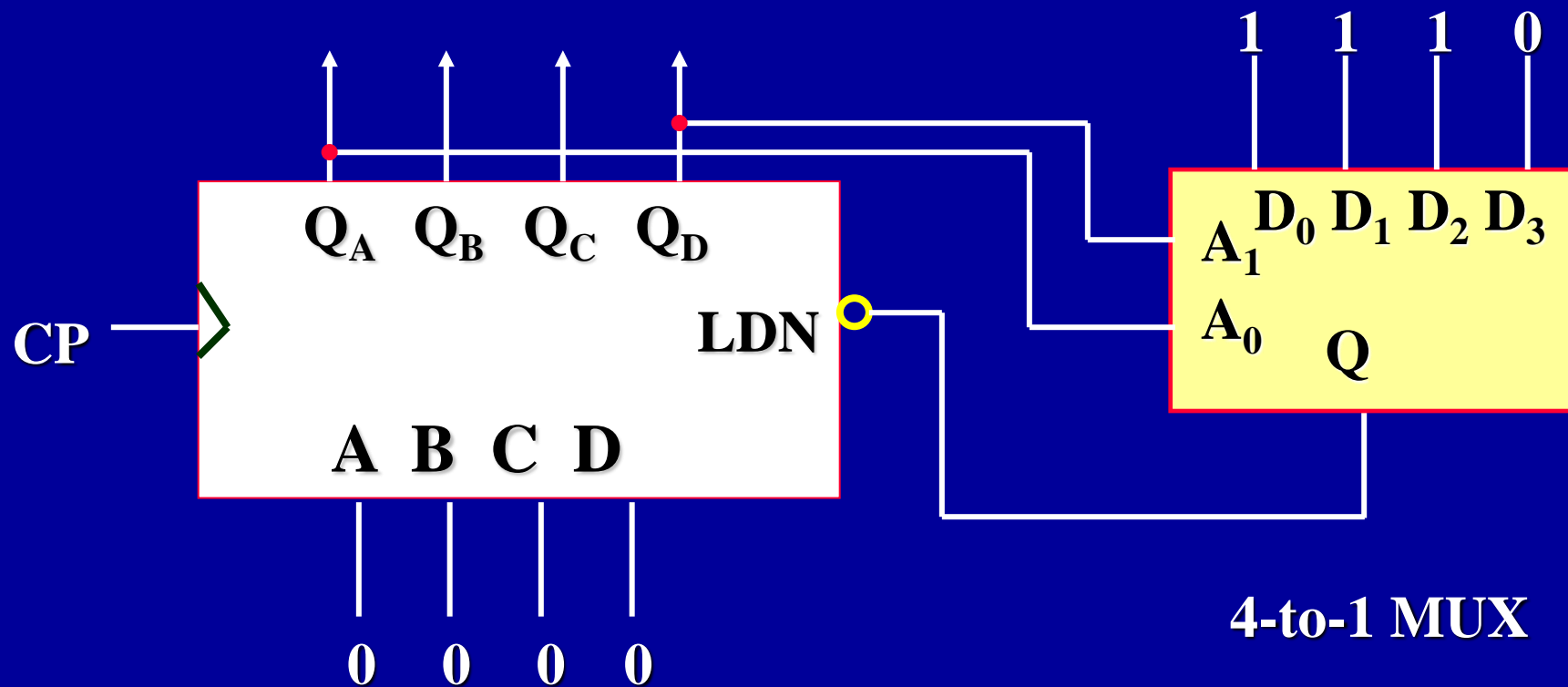


.scf - Waveform Editor

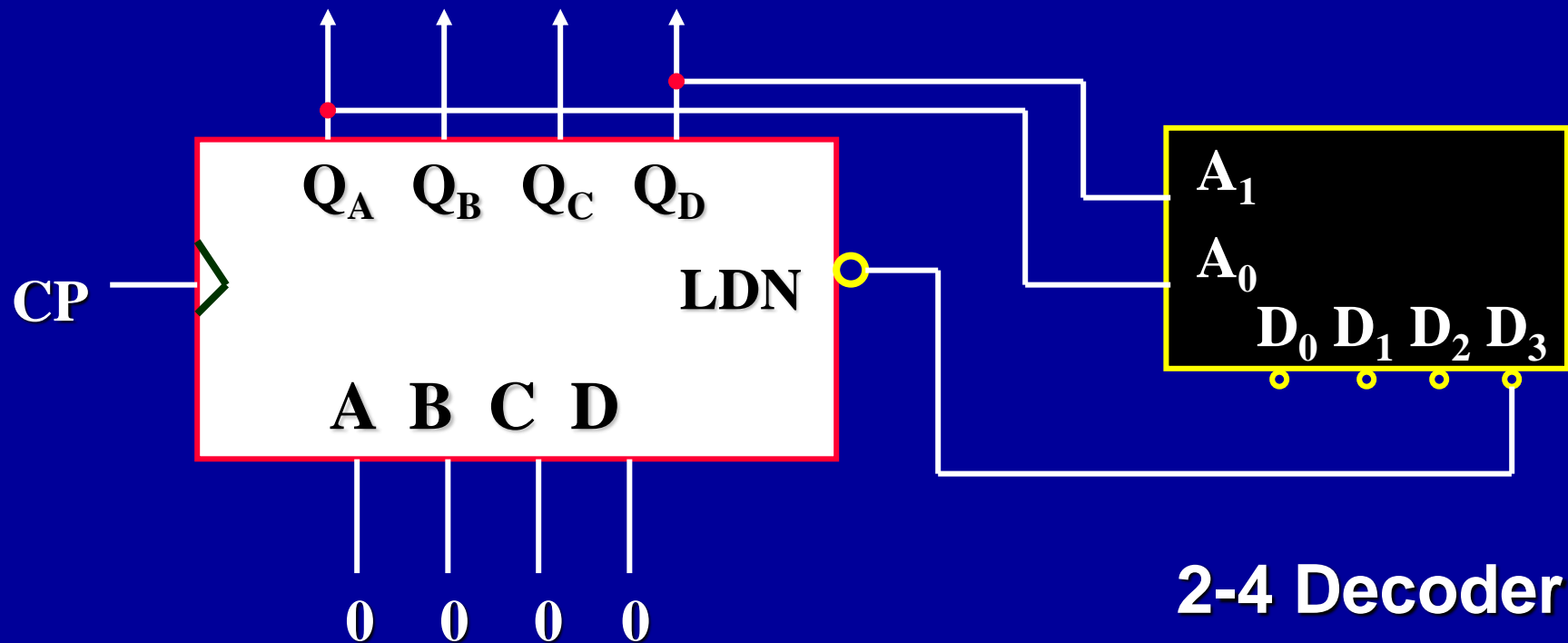
Ref: 0.0ns Time: 232.2ns Interval: 232.2ns



用计数器芯片设计时序电路



用计数器芯片设计时序电路



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

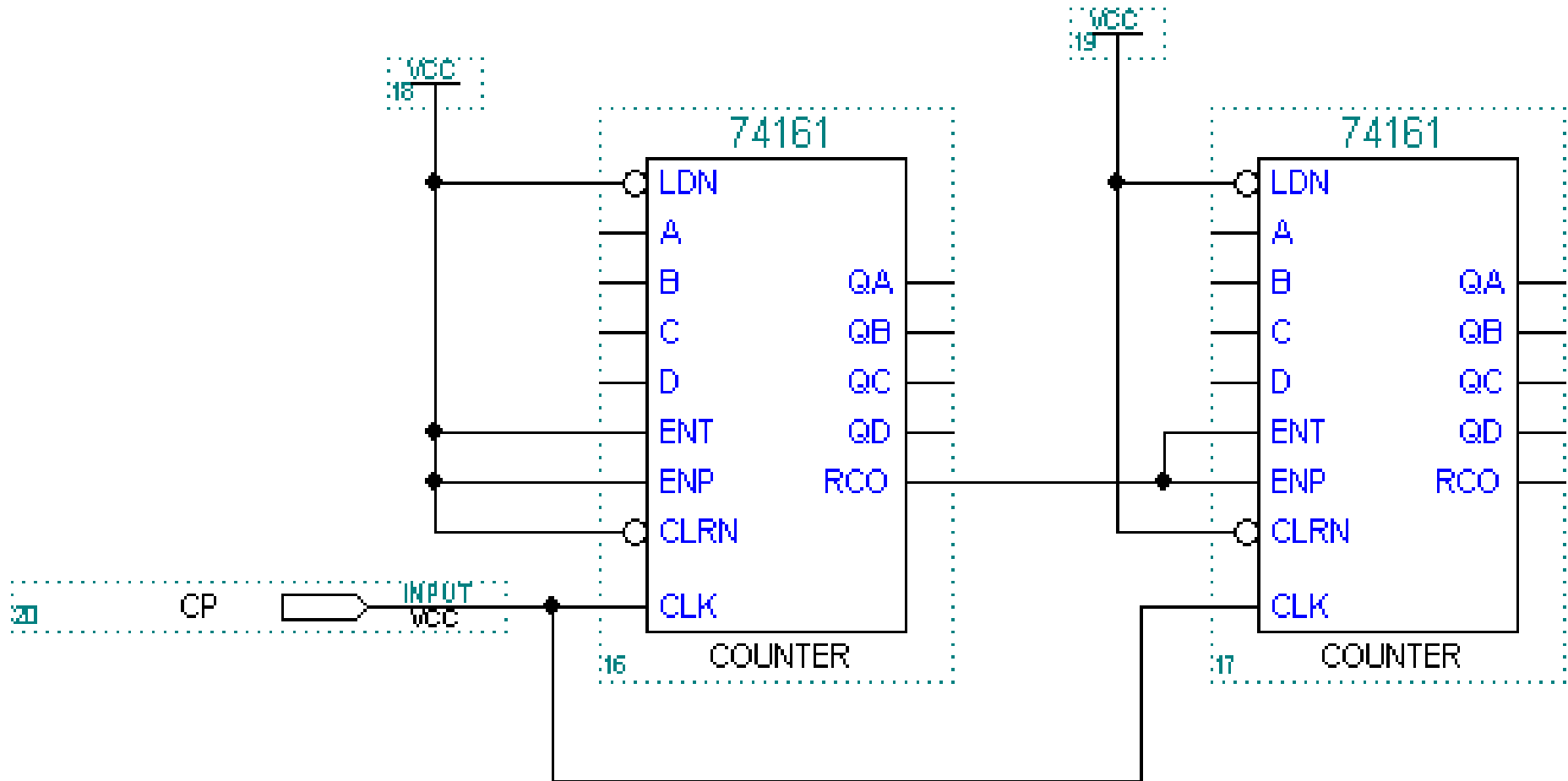
1. 模60计数器

利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

模256 同步加法计数器




16 × 16

利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

- 
1. 设计模10计数器
 2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

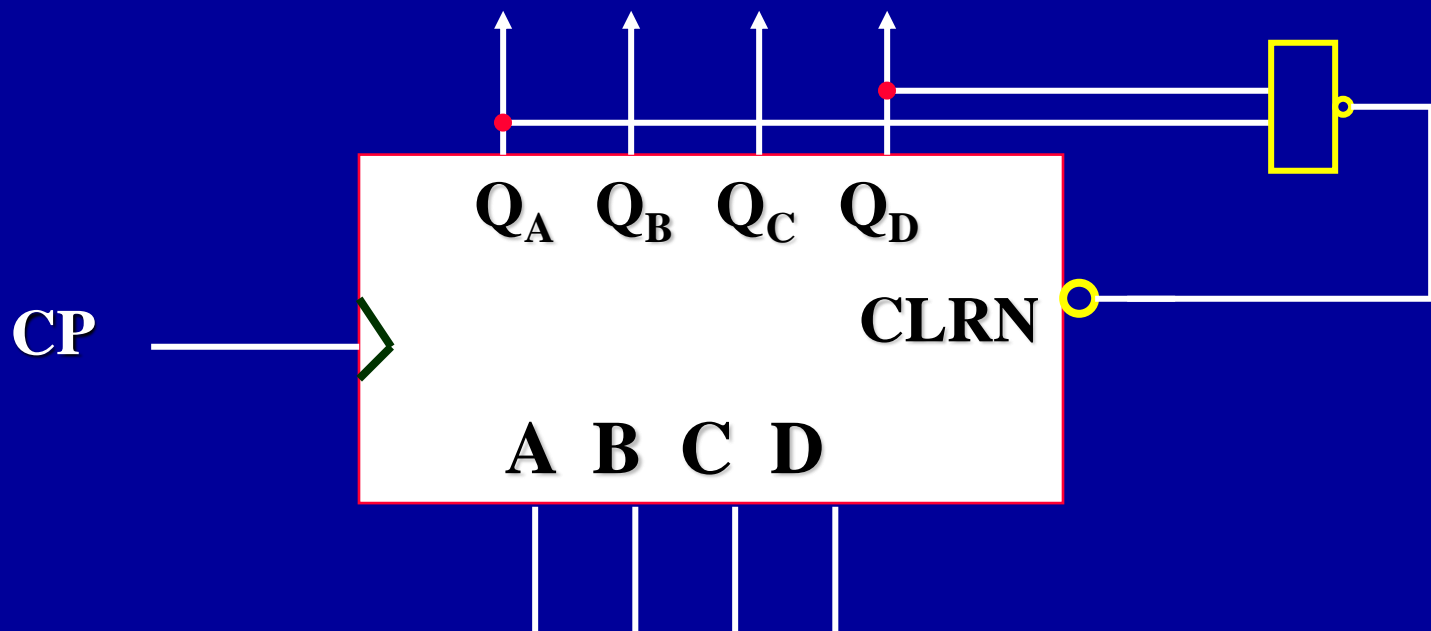
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

(2) 74163——模16 ,可预置, 同步清零计数器

模10 计数器



If $Q_D Q_C Q_B Q_A = 1001$, then $CLR_N = 0$,
When $CP \uparrow$, $Q_D Q_C Q_B Q_A = 0000$

利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

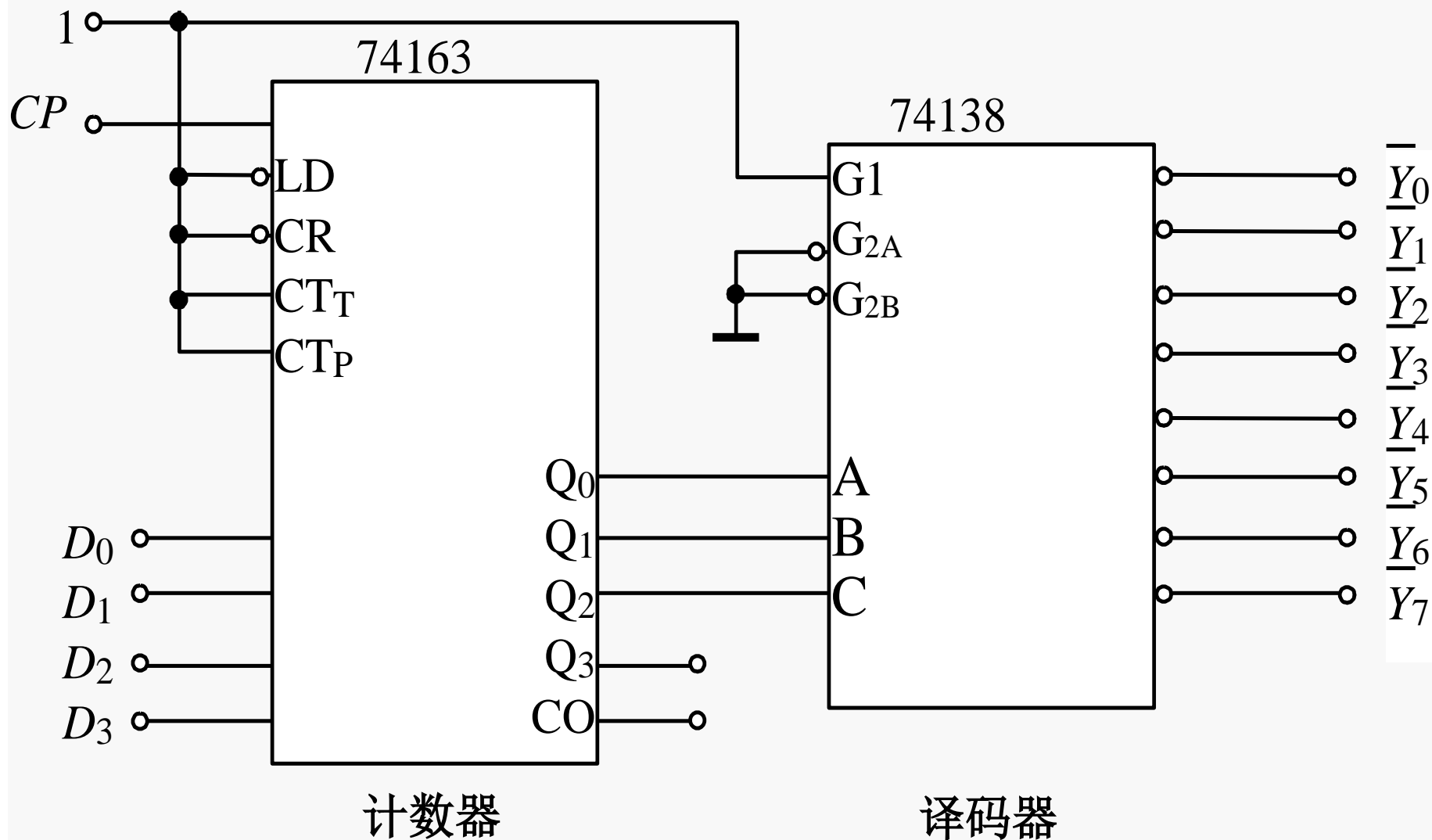
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

用计数器芯片设计时序电路

应用——8-节拍生成器



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

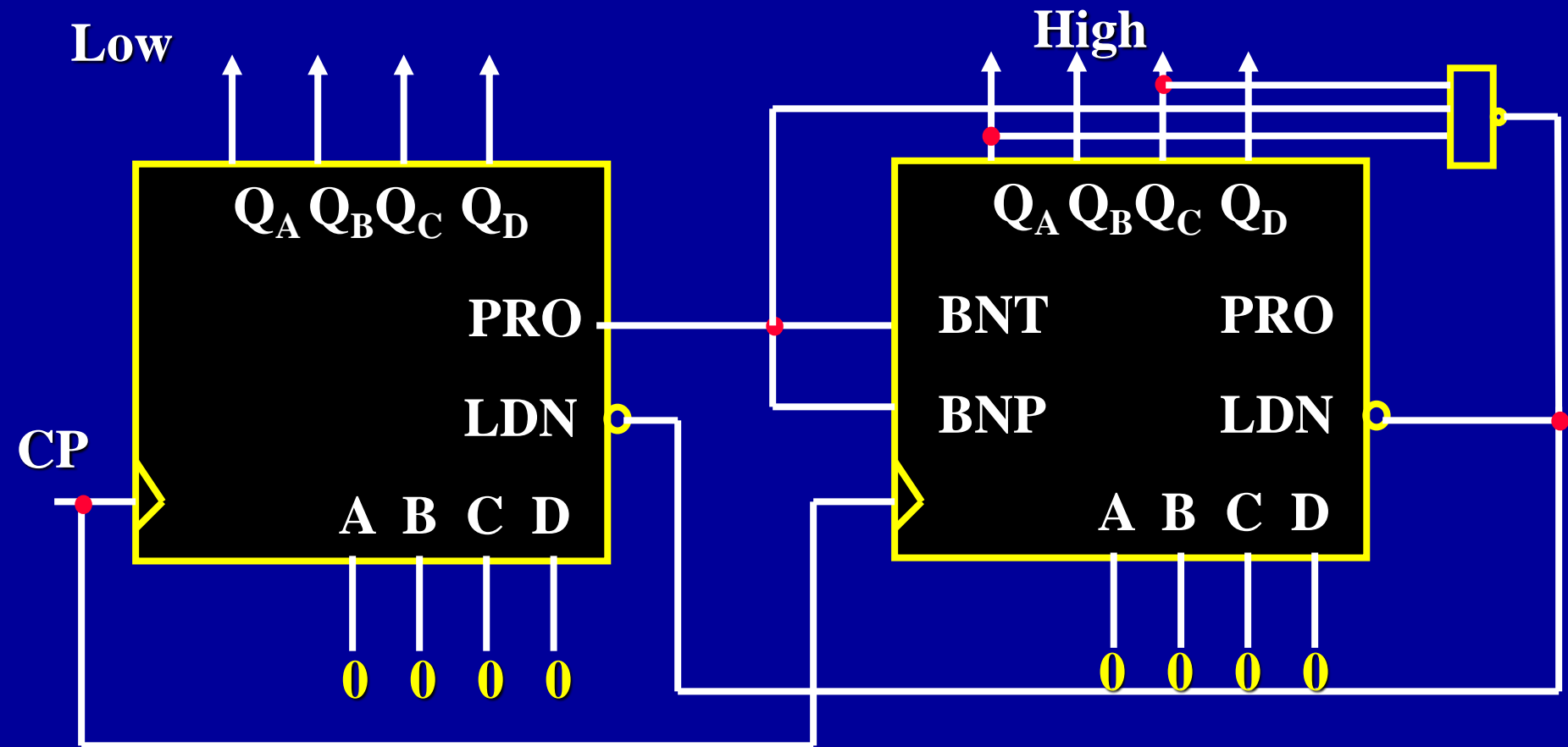
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

(3) 74160——模10,可预置, 同步清零计数器

模60 计数器——置数归零法



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

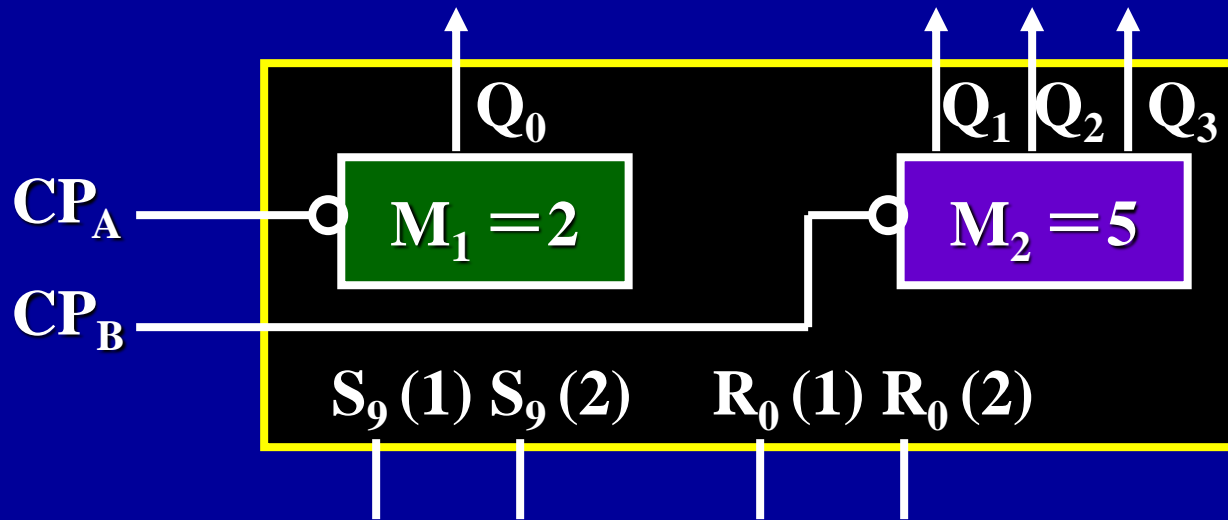


利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

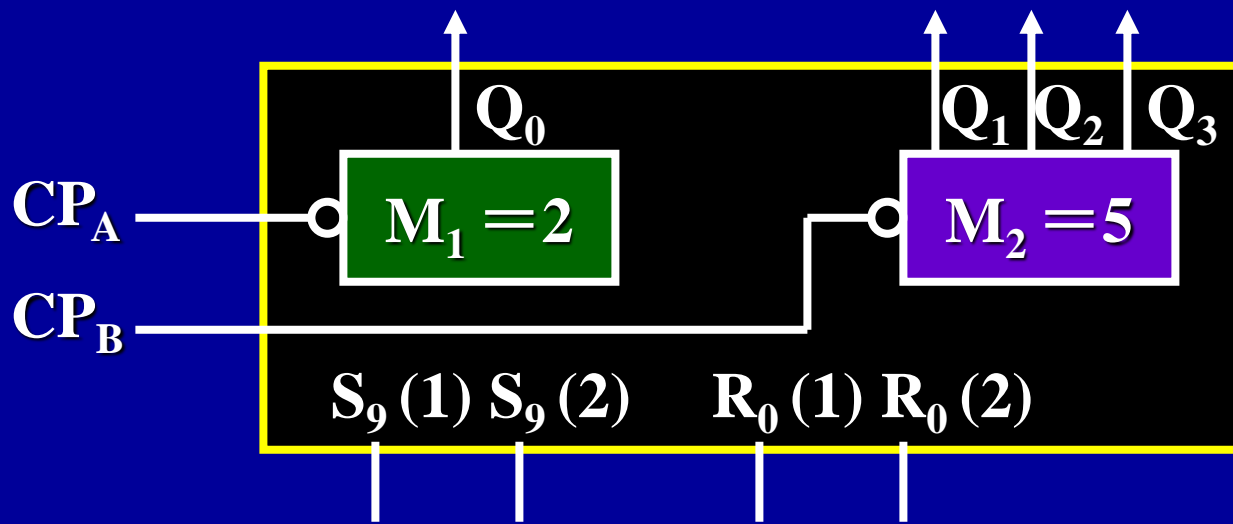
利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

(4) 7490 ——二-五-十进制计数器



CP	$R_0(1)$	$R_0(2)$	$S_9(1)$	$S_9(2)$	Q_3	Q_2	Q_1	Q_0
×	1	1	0	×	0	0	0	0
×	1	1	×	0	0	0	0	0
×	×	×	1	1	1	0	0	1
↓	×	0	×	0	计数			
↓	0	×	0	×	计数			
↓	0	×	×	0	计数			
↓	×	0	0	×	计数			

S的优先
级较高



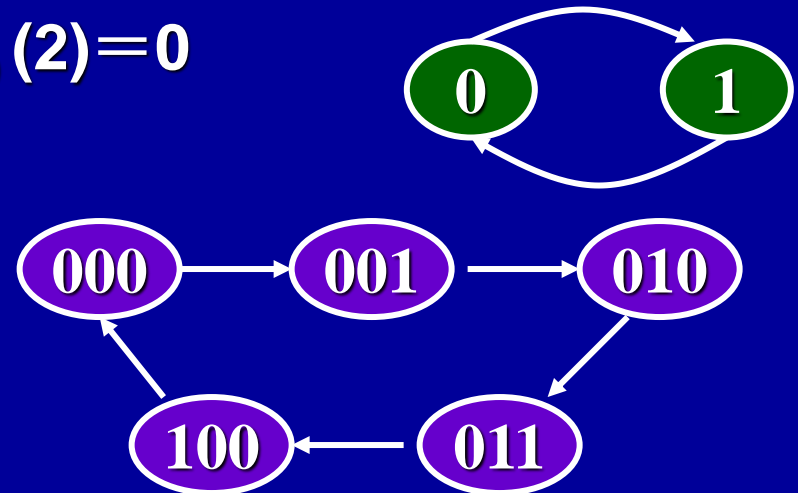
Reset (0, asynchronous) : $R_0(1) R_0(2) = 1$; $S_9(1) S_9(2) = 0$

Set (9, asynchronous) : $S_9(1) S_9(2) = 1$


计数: $R_0(1) R_0(2) = 0$; $S_9(1) S_9(2) = 0$

$CP_A \downarrow$, Q_0 : M_1 计数

$CP_B \downarrow$, $Q_3 Q_2 Q_1$: M_2 计数



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

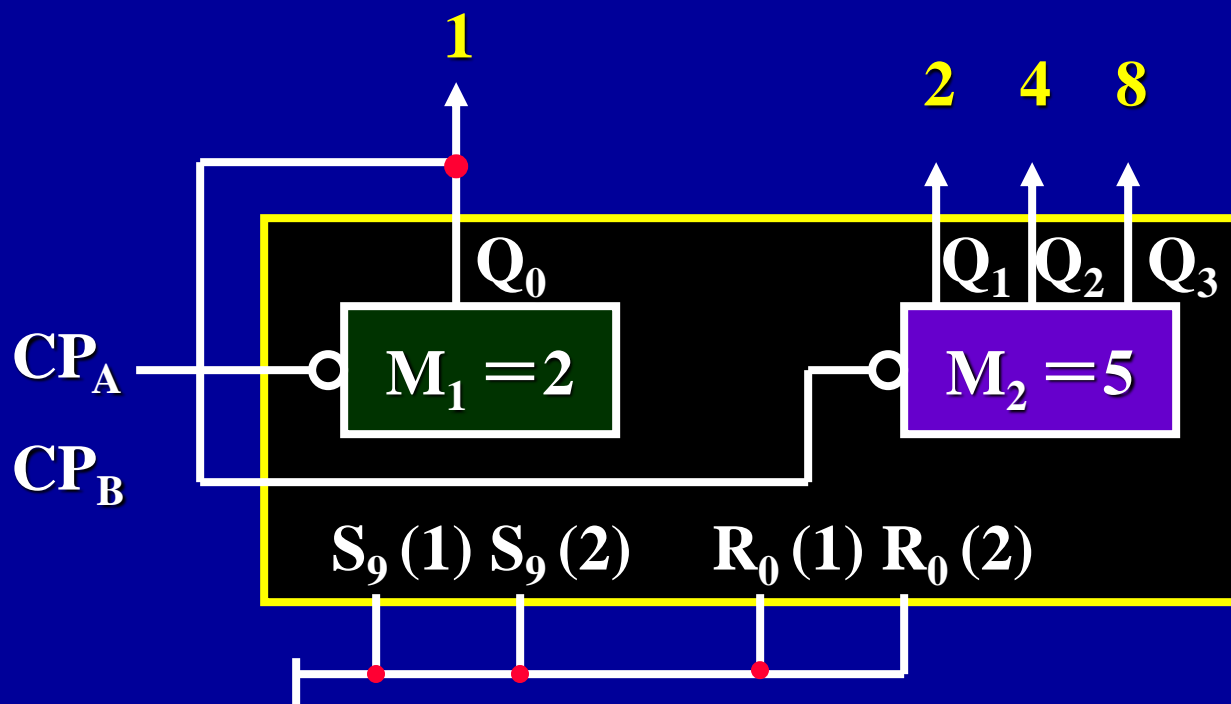
1. 模60计数器

利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

应用：① 8421-BCD 码模10计数器



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器



利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

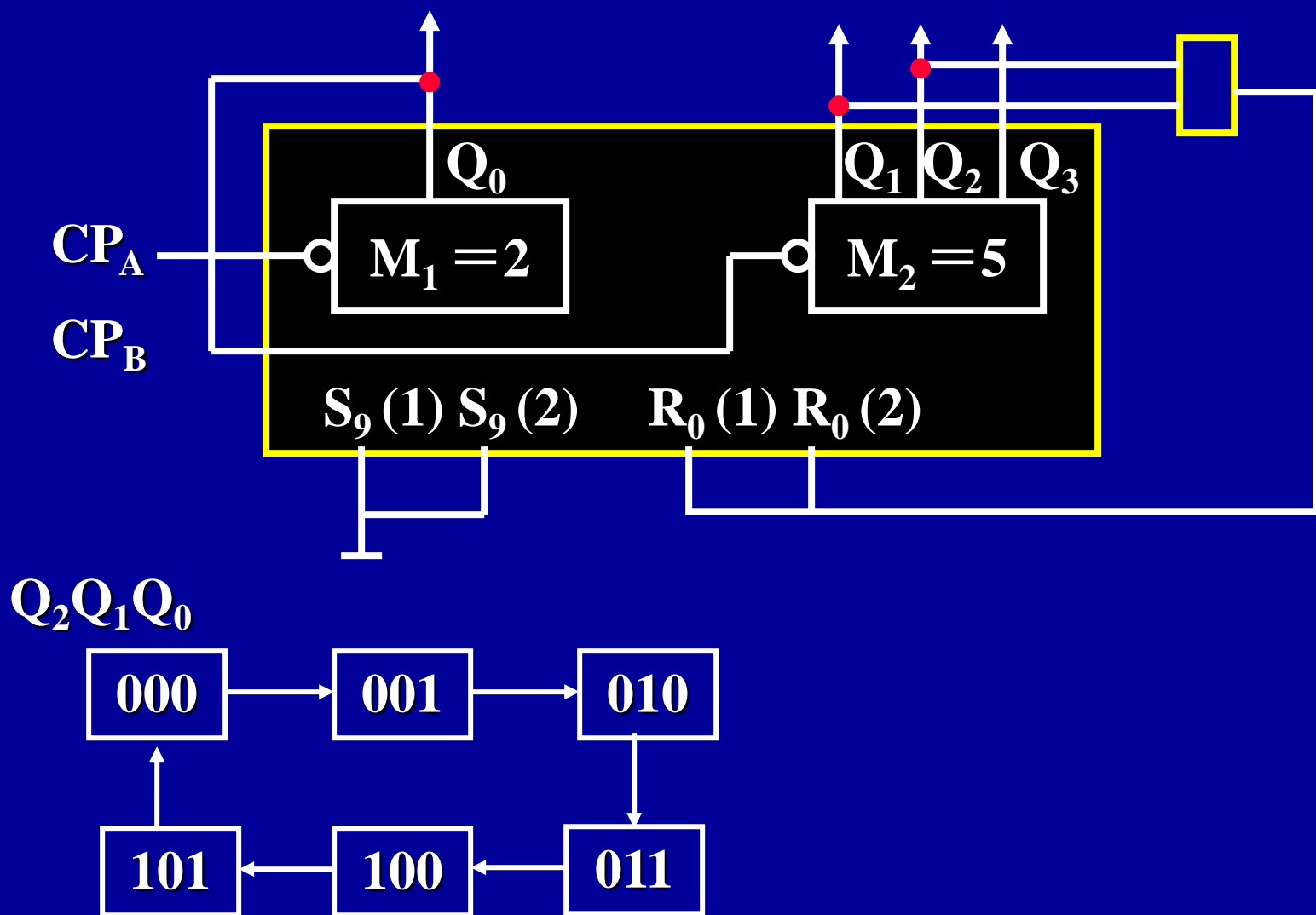
1. 模60计数器

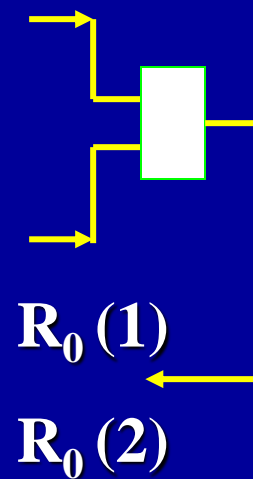
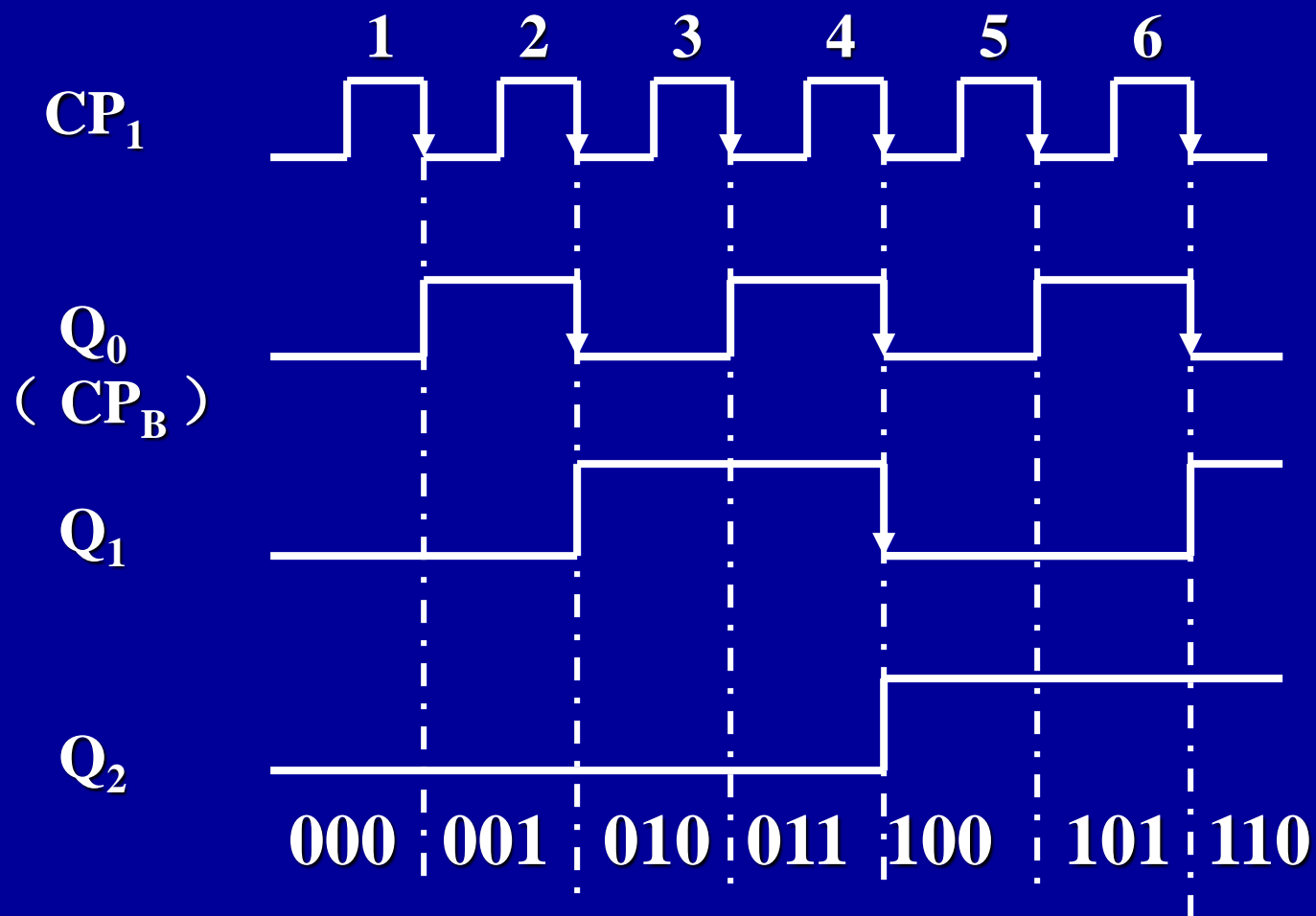
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

② 模-6 二进制计数器





利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

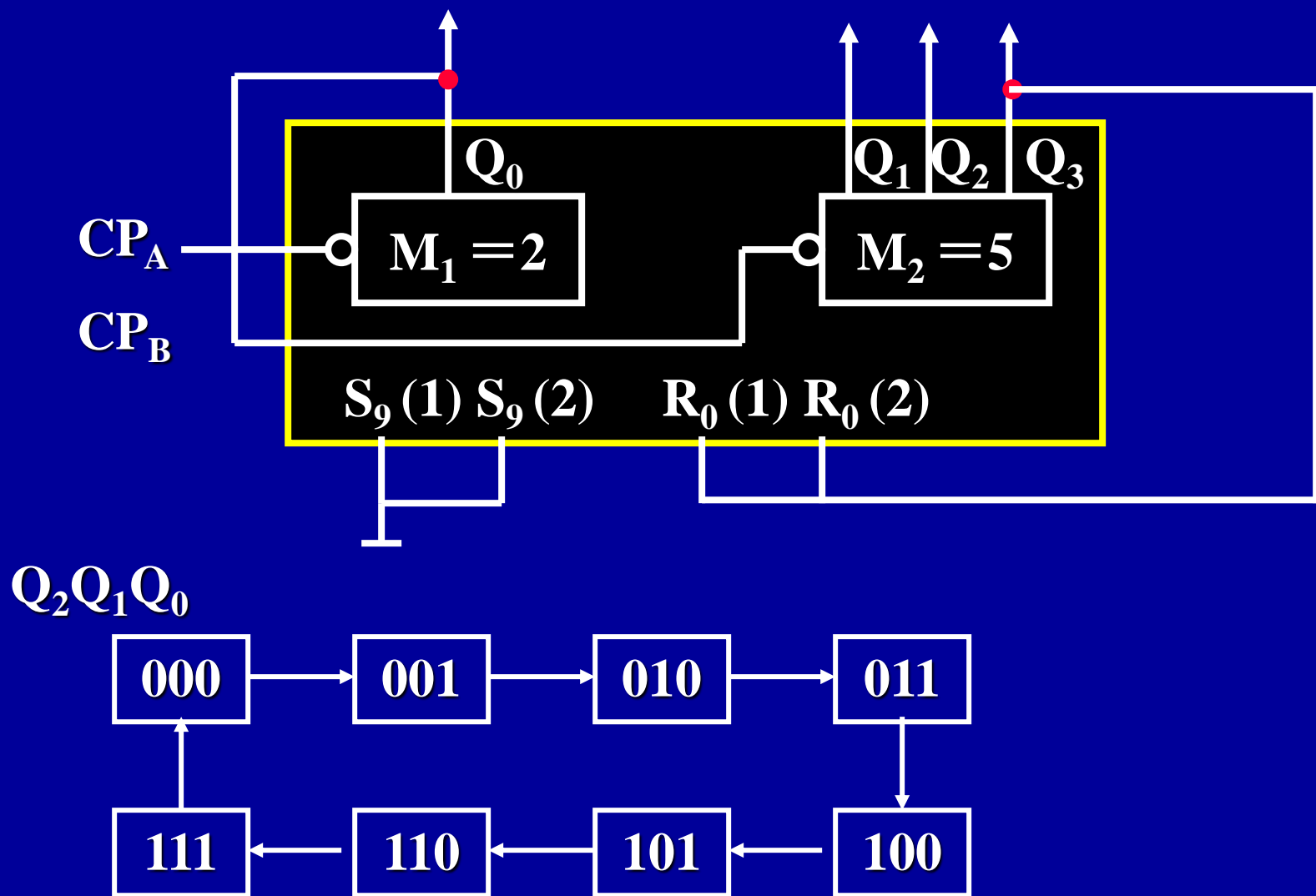
1. 模60计数器

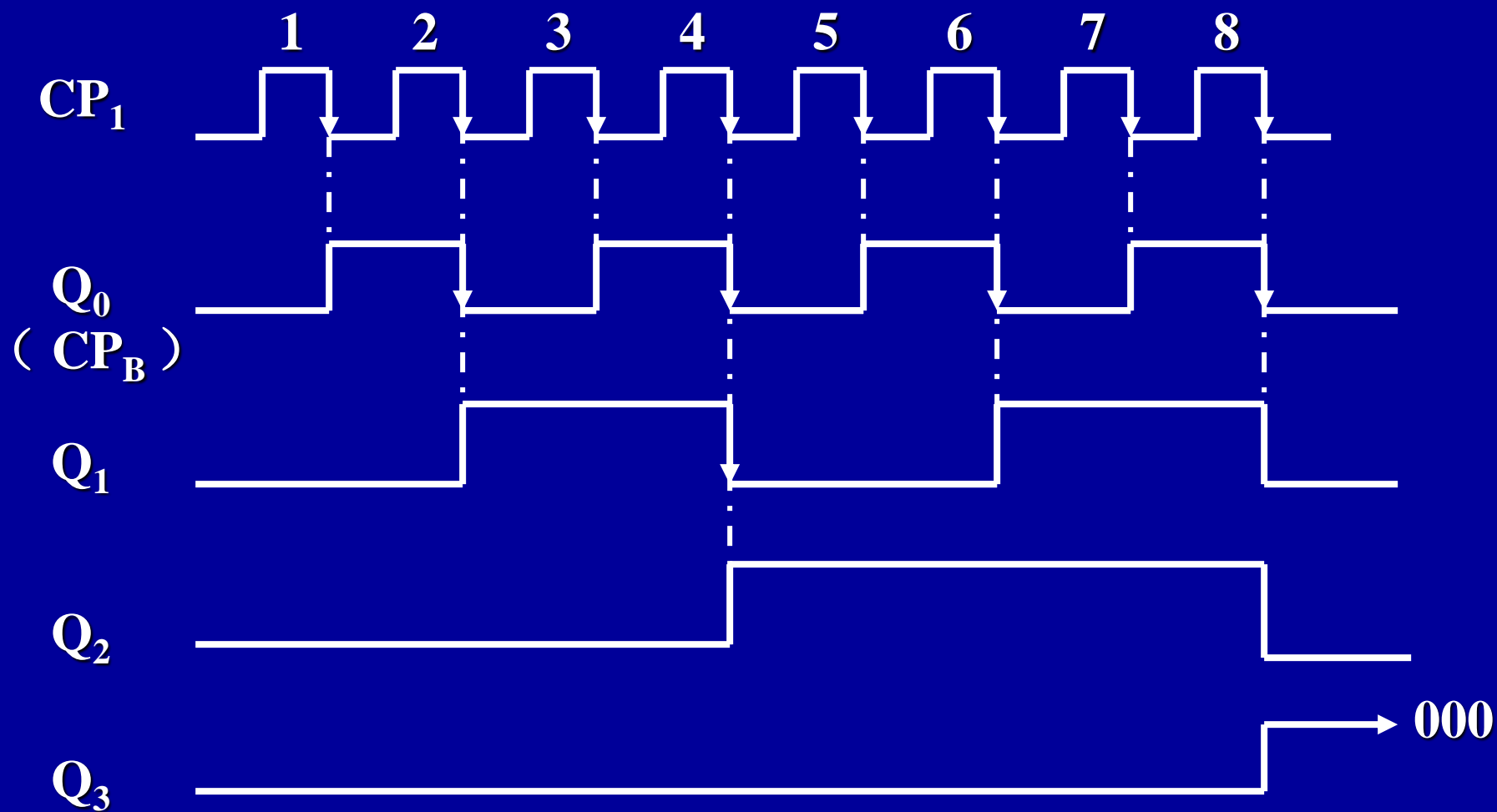
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

③ 模-8 计数器





利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

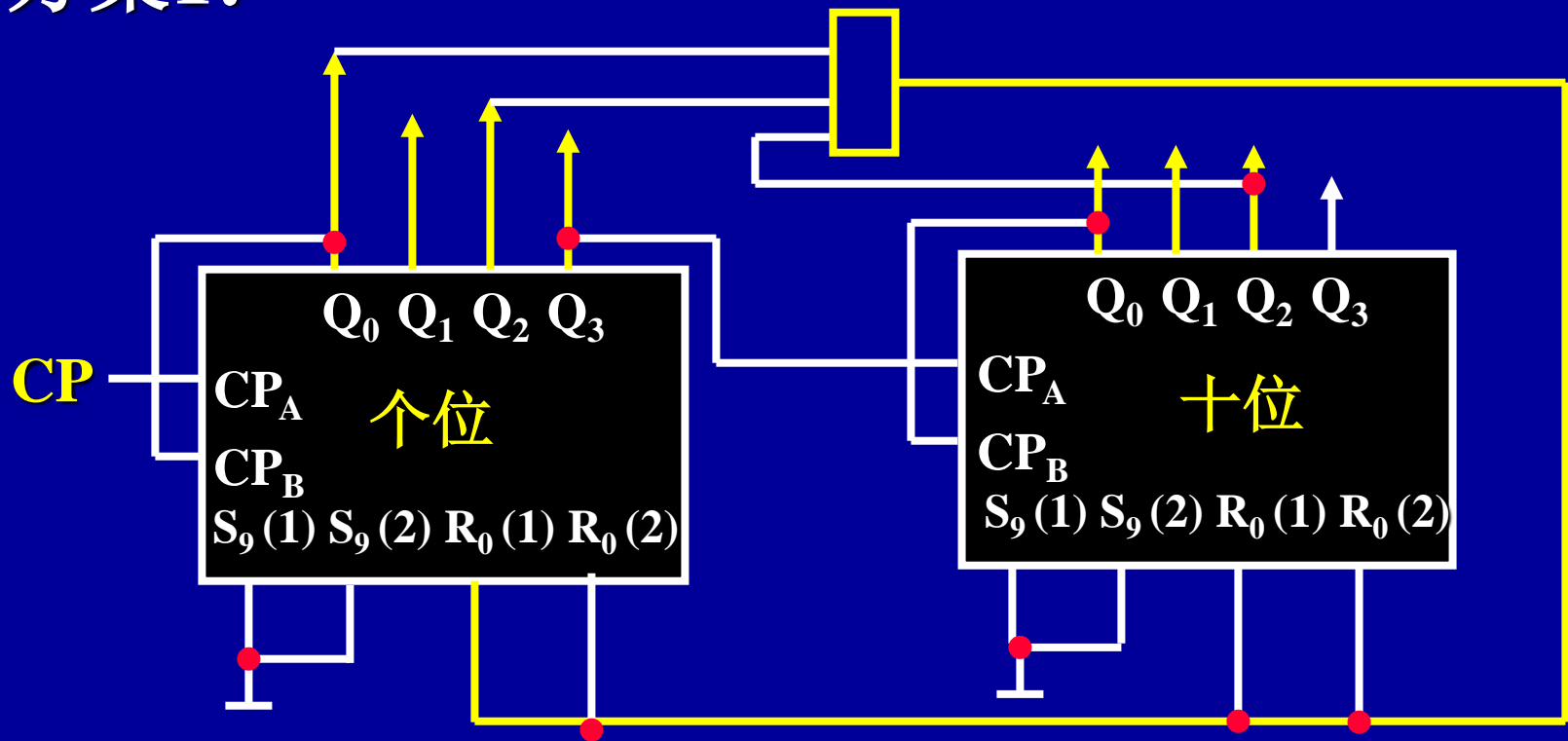
④ 模-45 计数器

分析:

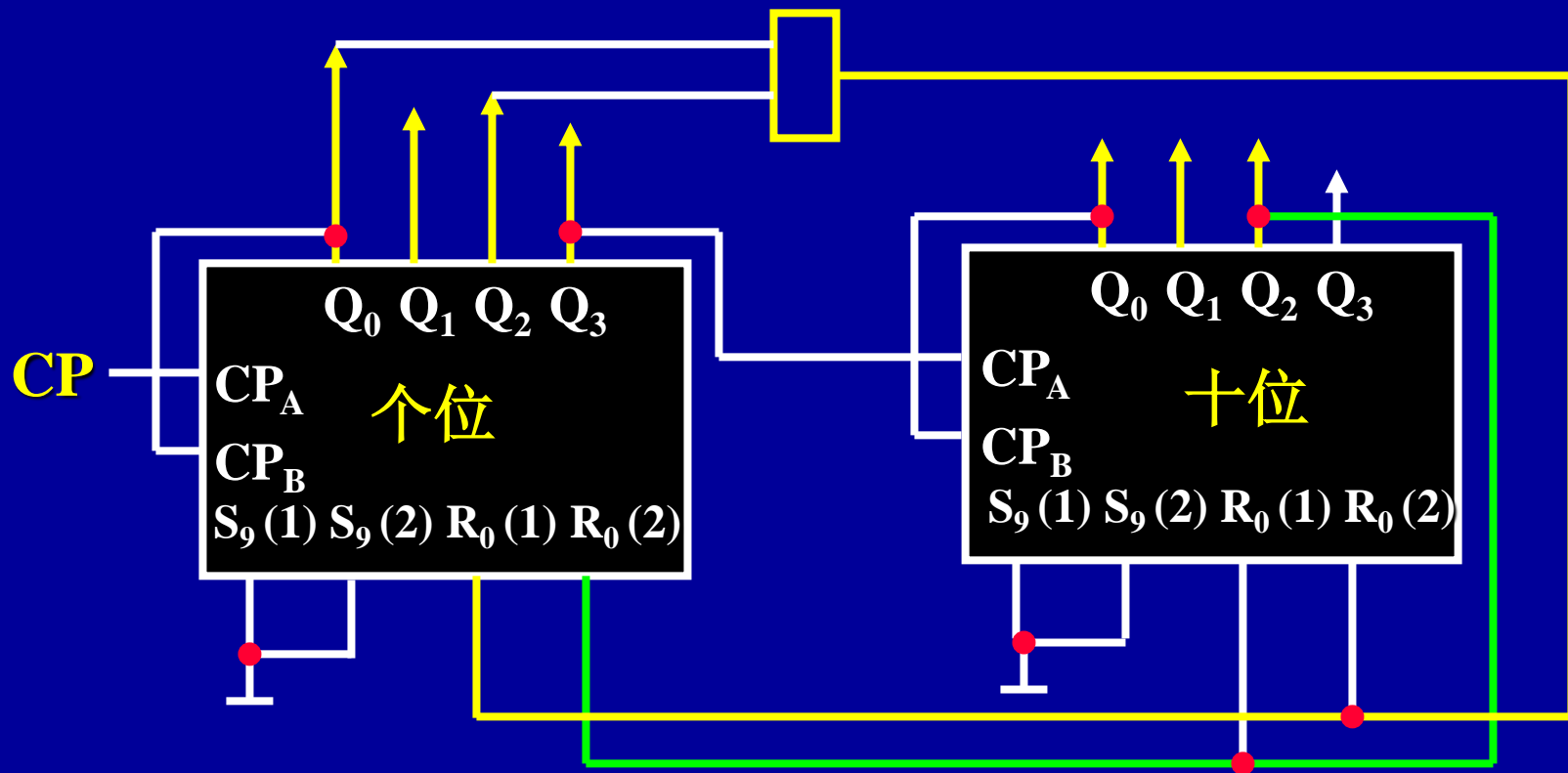
- 2 个芯片
- 低位芯片输出 =1001, 高位芯片计数器加1;
- 高位芯片输出 $Q_2Q_1Q_0=100$, 低芯片输出 =0101, 所有芯片清除.

- 低位芯片输出 =1001，高位芯片计数器加1；
- 高位芯片输出 $Q_2Q_1Q_0=100$ ，低芯片输出 =0101，所有芯片清除。

方案1:



方案 2:



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

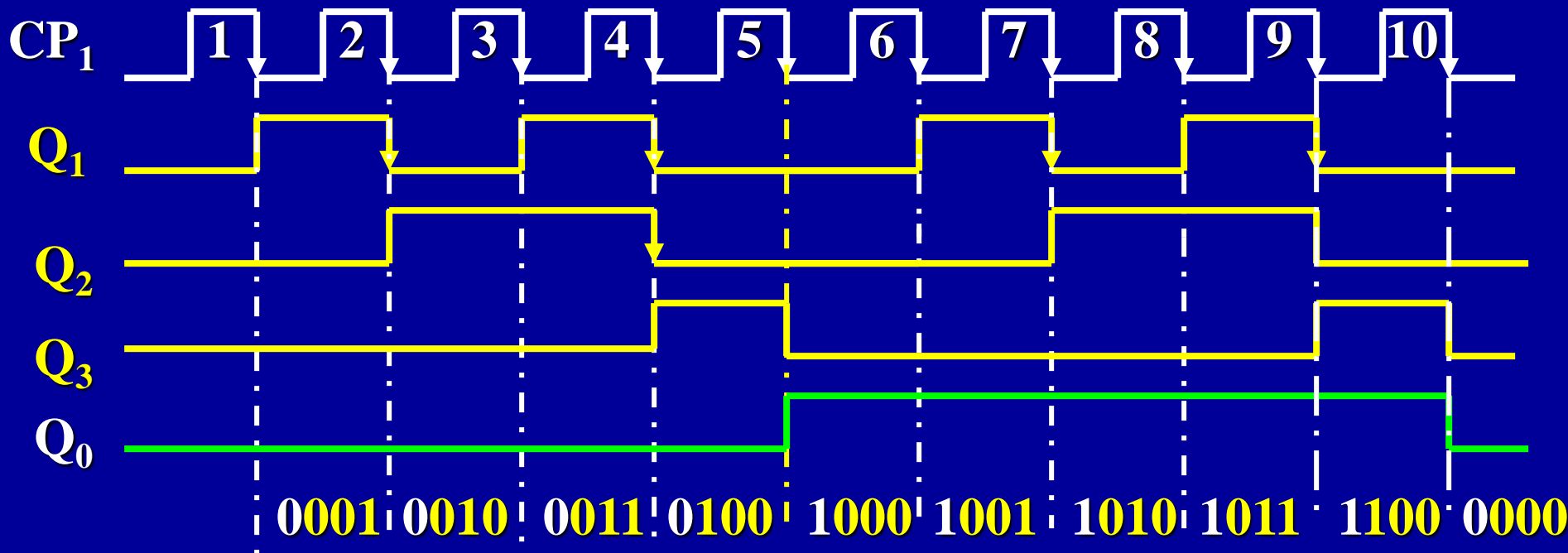
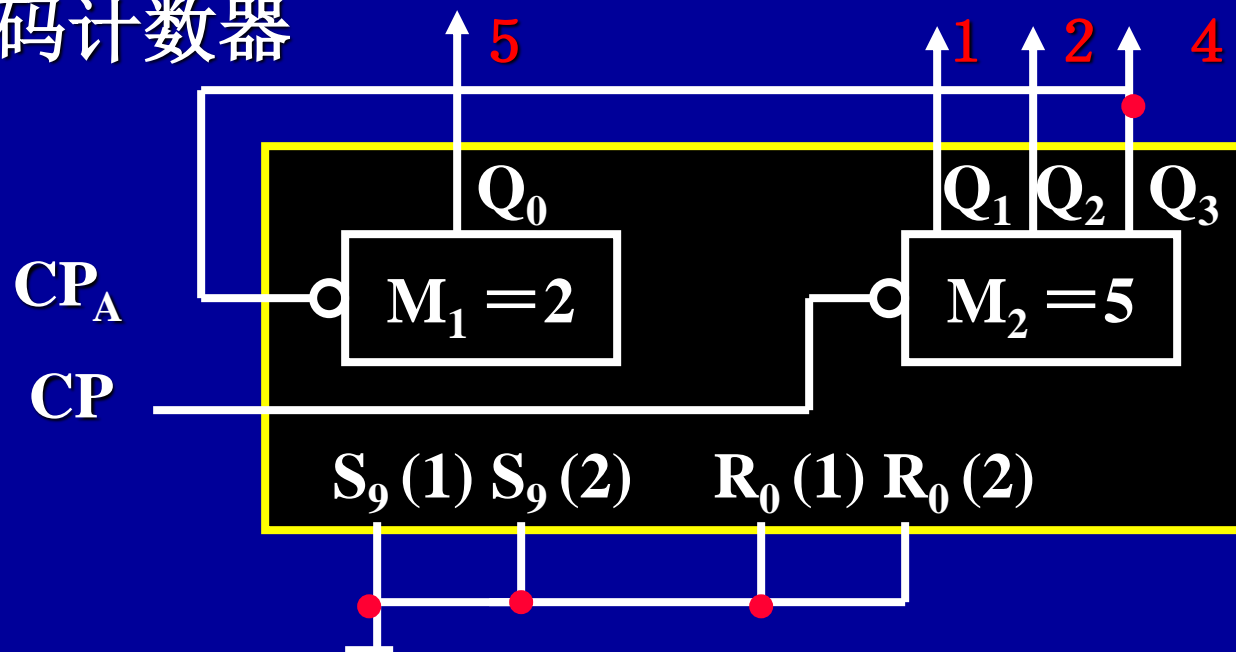
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

⑤ 5421-BCD 码计数器

0	0000
1	0001
2	0010
3	0011
4	0 1 00
5	1 000
6	1001
7	1010
8	1011
9	1100



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

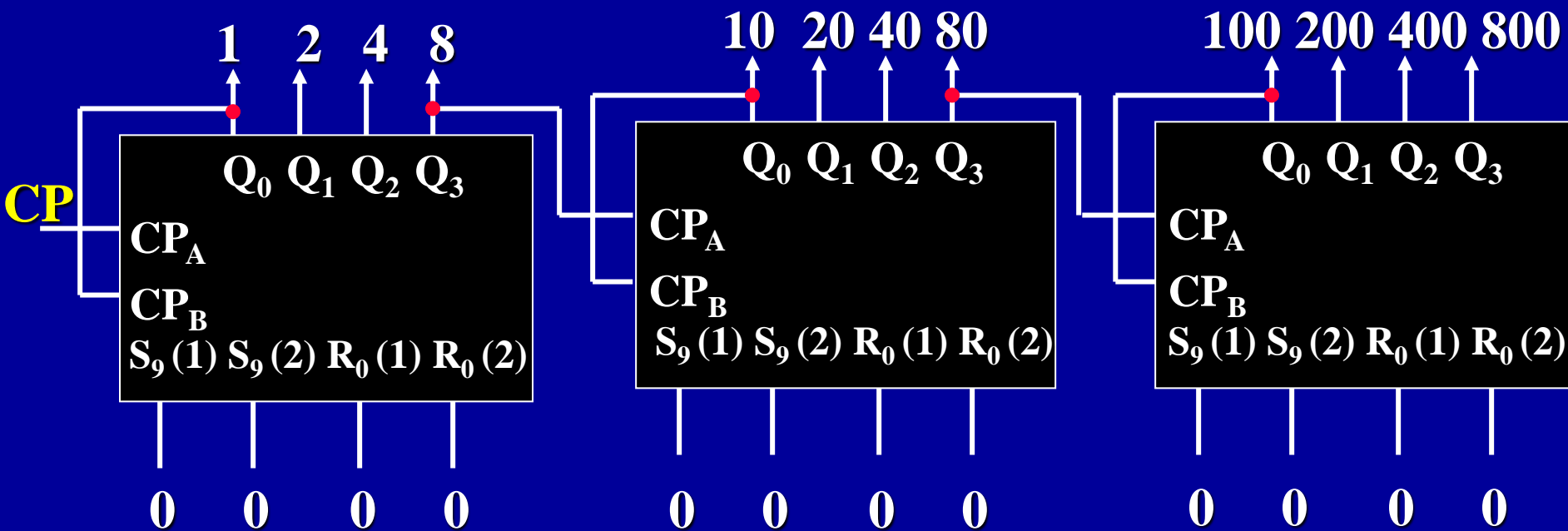
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

用计数器芯片设计时序电路

⑥ 模1000 计数器



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

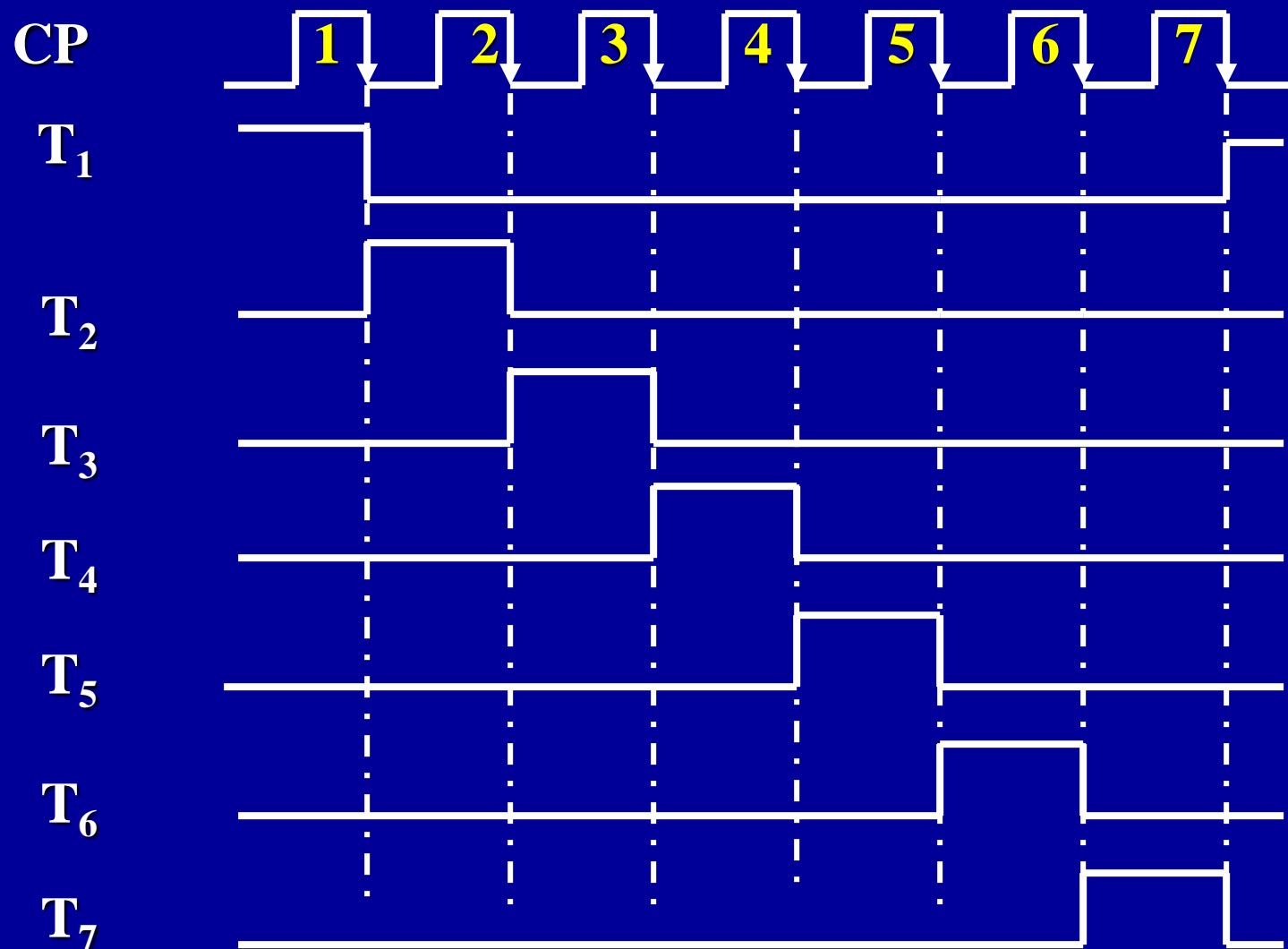
利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器

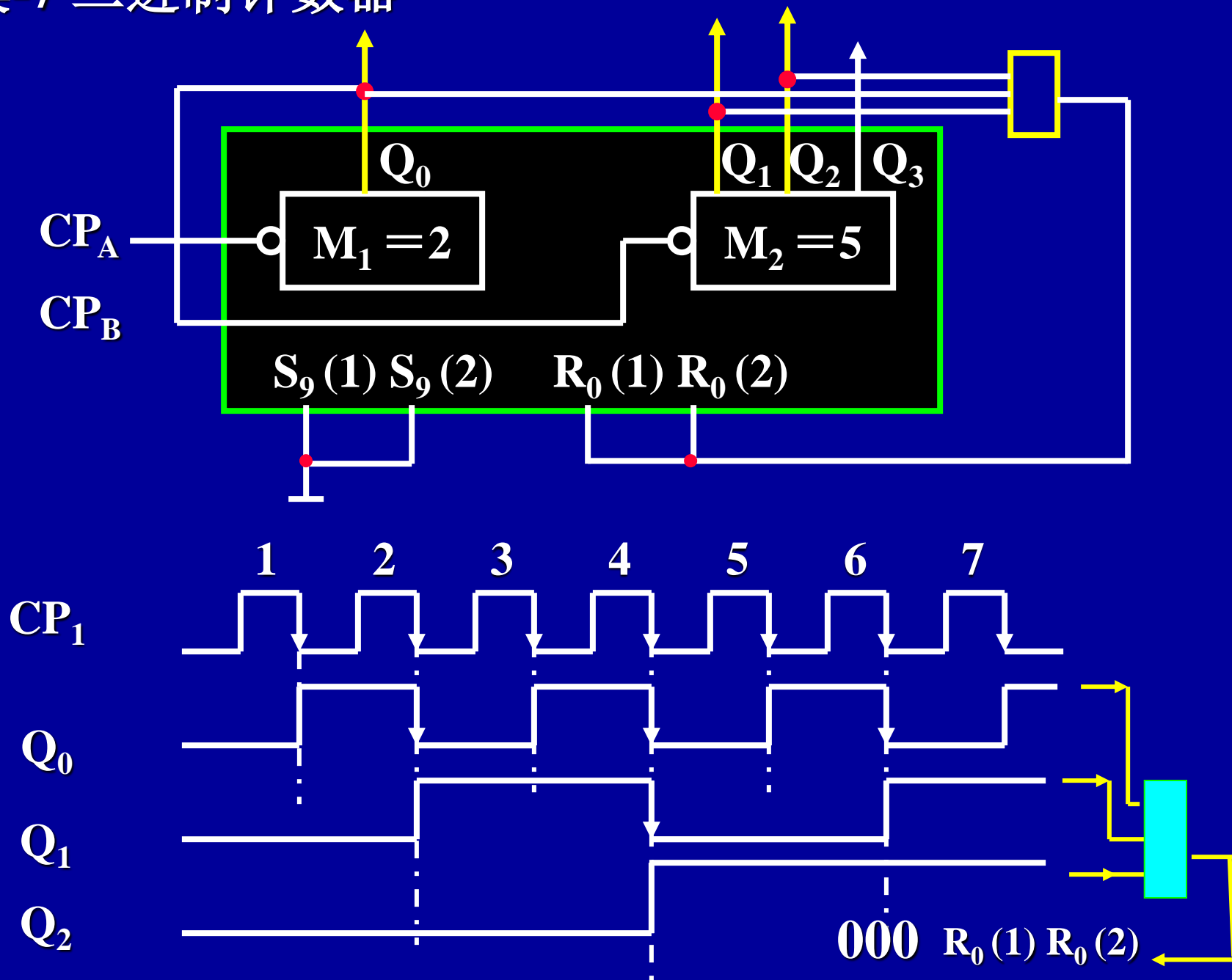


利用T1193（模16可逆计数器芯片）和 T1085（4-bit 数码比较器）设计模10 计数器。

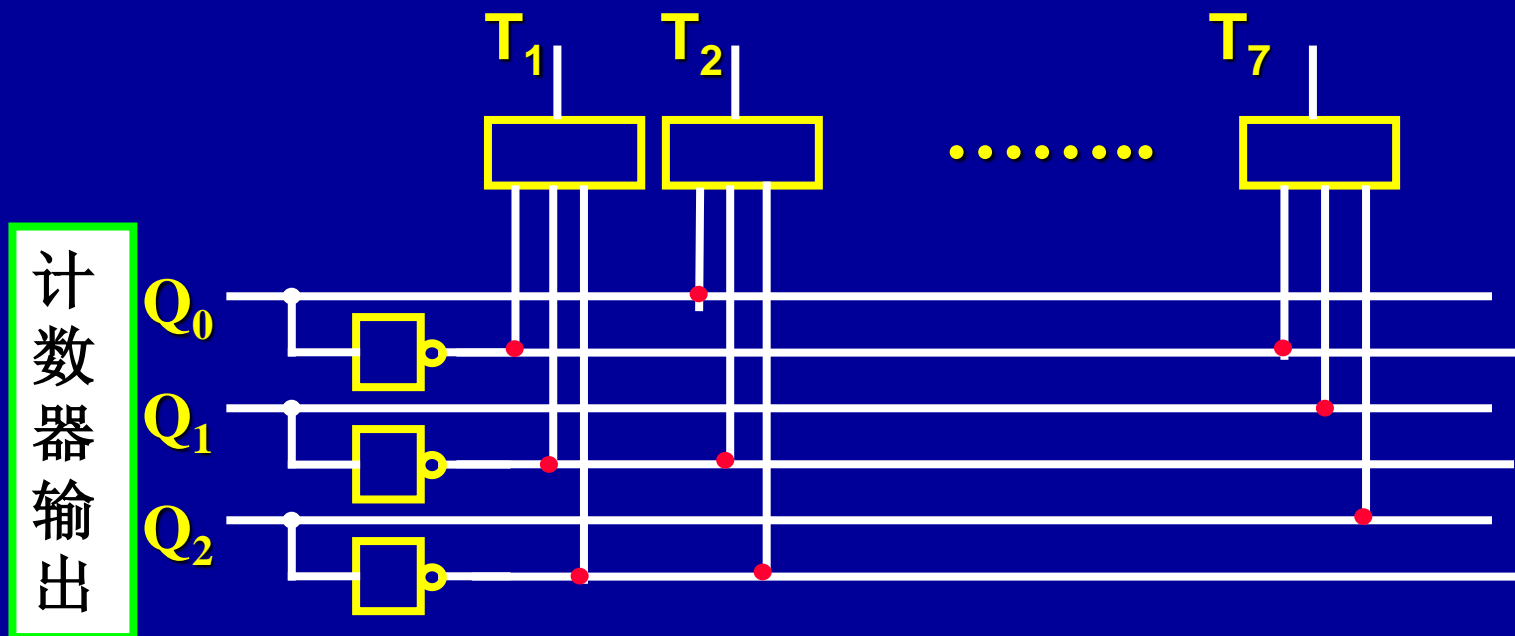
⑦ 设计如图所示 7-节拍发生器



模-7 二进制计数器



Q_2	Q_1	Q_0	T_1	T_2	T_3	T_4	T_5	T_6	T_7
0	0	0	1	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0
0	1	1	0	0	0	1	0	0	0
1	0	0	0	0	0	0	1	0	0
1	0	1	0	0	0	0	0	1	0
1	1	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0



利用74161设计

1. 模10计数器（反馈归零法、置数归零法）
2. 模256同步加法计数器

利用74163

1. 设计模10计数器
2. 和74138设计8-节拍生成器

利用74160设计

1. 模60计数器

利用7490设计

1. 8421-BCD 码模10计数器
2. 模-6 二进制计数器
3. 模-8 计数器
4. 模-45 计数器
5. 5421-BCD 码计数器
6. 模1000 计数器
7. 设计 7-节拍发生器



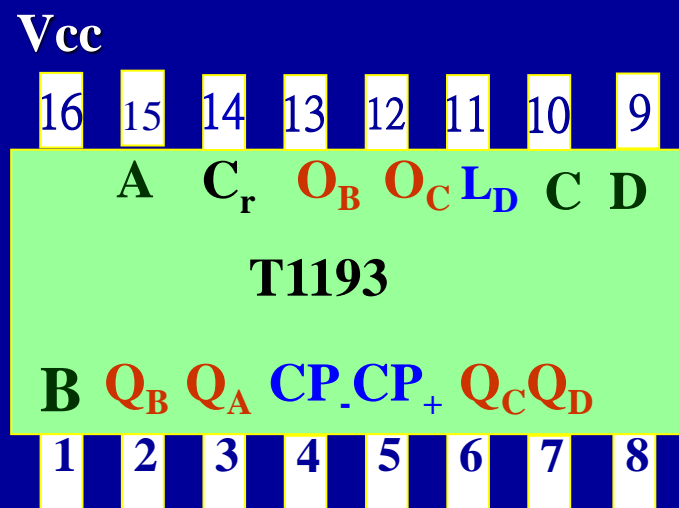
利用T1193（模16可逆计数器）和 T1085（4-bit 数码比较器）设计模10 计数器.

例:

设计模10计数器.

给定: 模16可逆计数器芯片 T1193

4-bit 数码比较器芯片 T1085

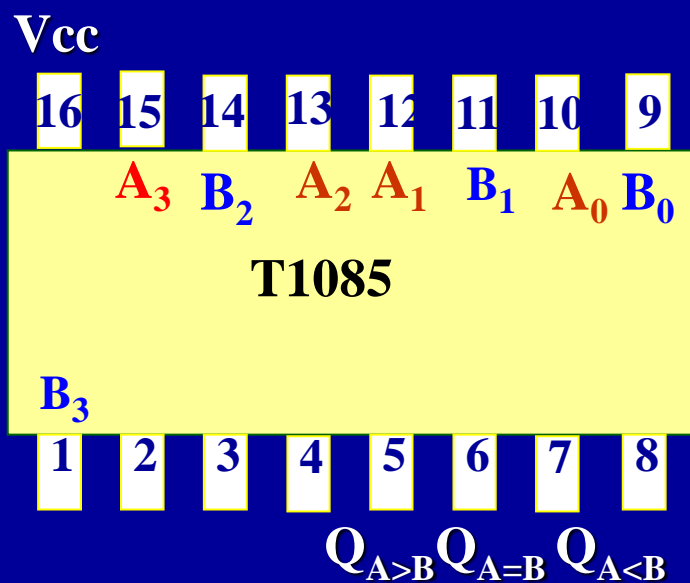


模16可逆计数器

		功能
输入	C _r	清零
	L _D	
	DCBA	装入 初始数据
	CP ₊	
	CP ₋	加 减
输出	Q _D ~Q _A	计数器 借位, 进位
	O _B 、O _C	

用计数器芯片设计时序电路

数据比较器



		功能
输入	$A_3 \sim A_0$ $B_3 \sim B_0$	如果A<B, $Q_{A<B}$ 为高; 如果A=B, $Q_{A=B}$ 为高; 如果A>B, $Q_{A>B}$ 为高.
输出	$Q_{A<B}$ $Q_{A=B}$ $Q_{A>B}$	

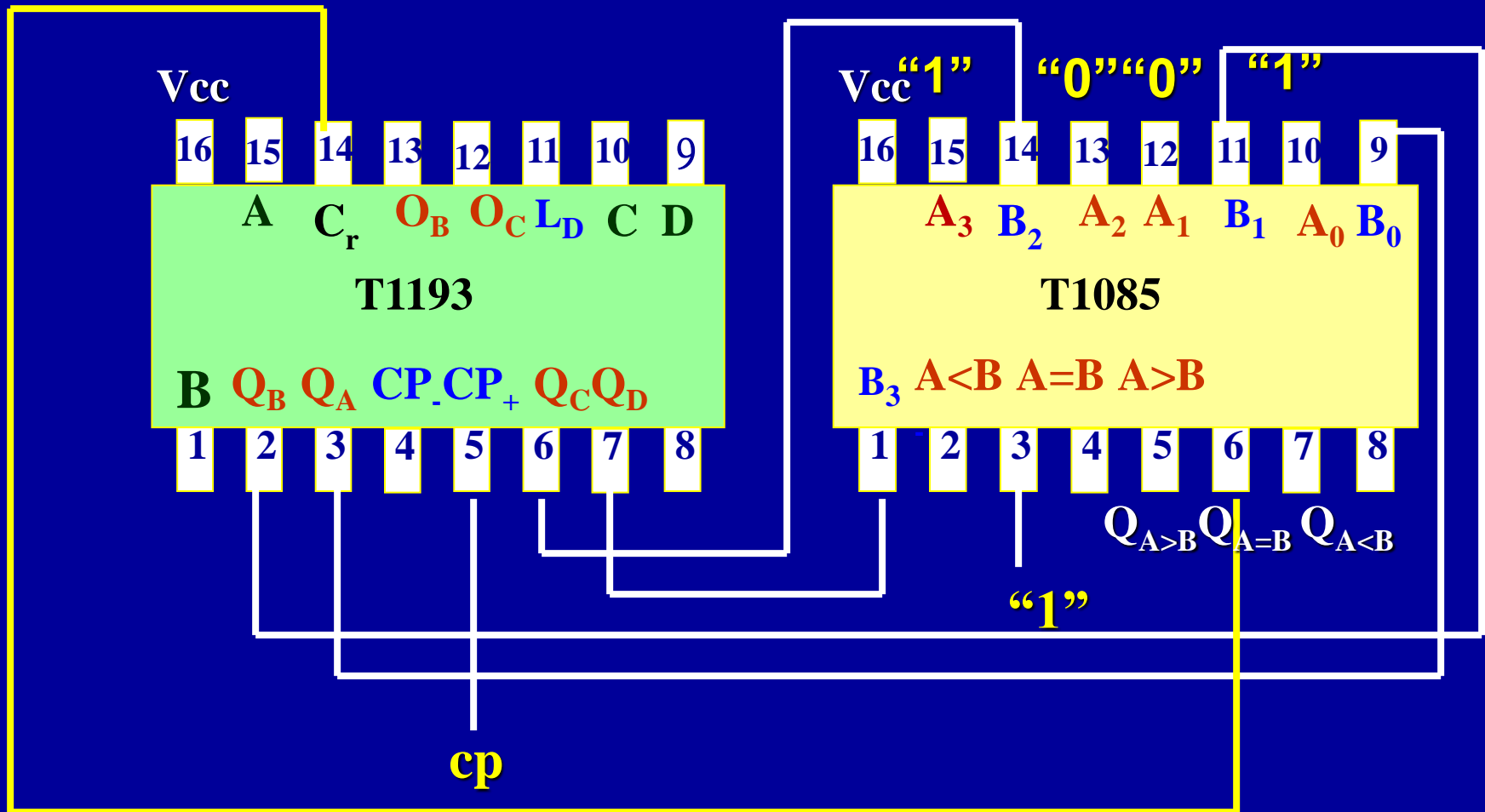
用计数器芯片设计时序电路

分析:

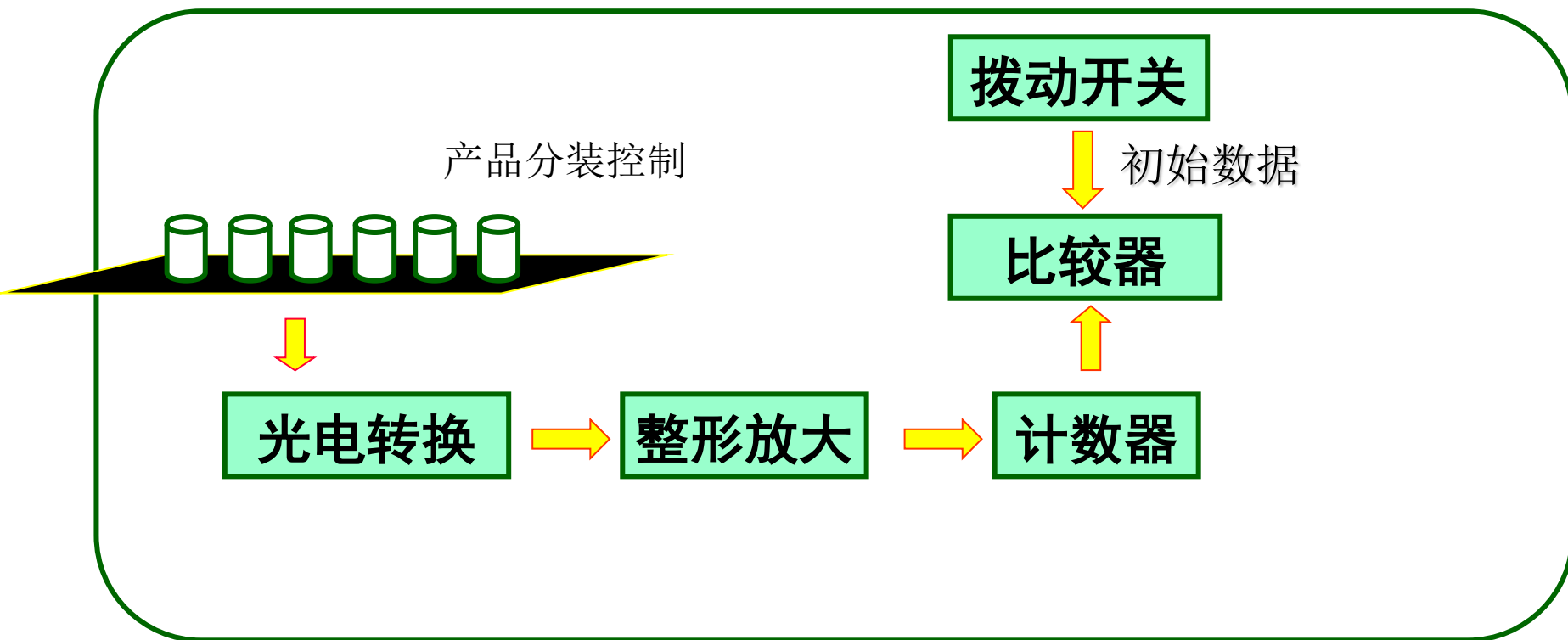
- 将“10” (n) 作为 T1085 的输入 ($A_3 \sim A_0$), 其它输入 ($B_3 \sim B_0$) 连接到计数器的当前输出.
- 如果计数器的输出 $Q_D Q_C Q_B Q_A = n$,

则 T1085 的输出 : $Q_{A=B}=1$, 且对计数器进行清零.

用计数器芯片设计时序电路



应用：



产品分装控制电路

11. 用MSI块设计时序电路

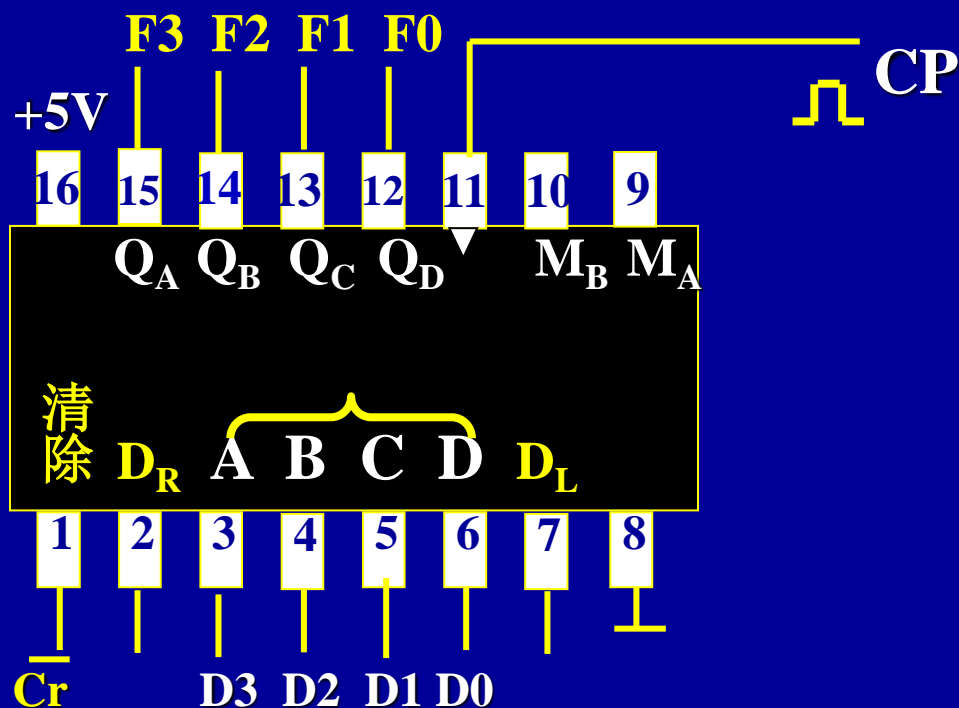
- 计数器芯片 (74161, 74163, 74160, 7490)



- 寄存器芯片 (74194)

用寄存器芯片设计时序电路

74194 —— **4-bit** 双向移位寄存器（串行输入 / 并行输入, 并行输出）



74194

		功 能
Input	$\overline{C_r}$ D_0, D_1, D_2, D_3 D_R D_L M_A, M_B CP	清零 并行输入 右移输入 左移输入 模式控制 时钟
Output	$Q_A Q_B Q_C Q_D$	输出

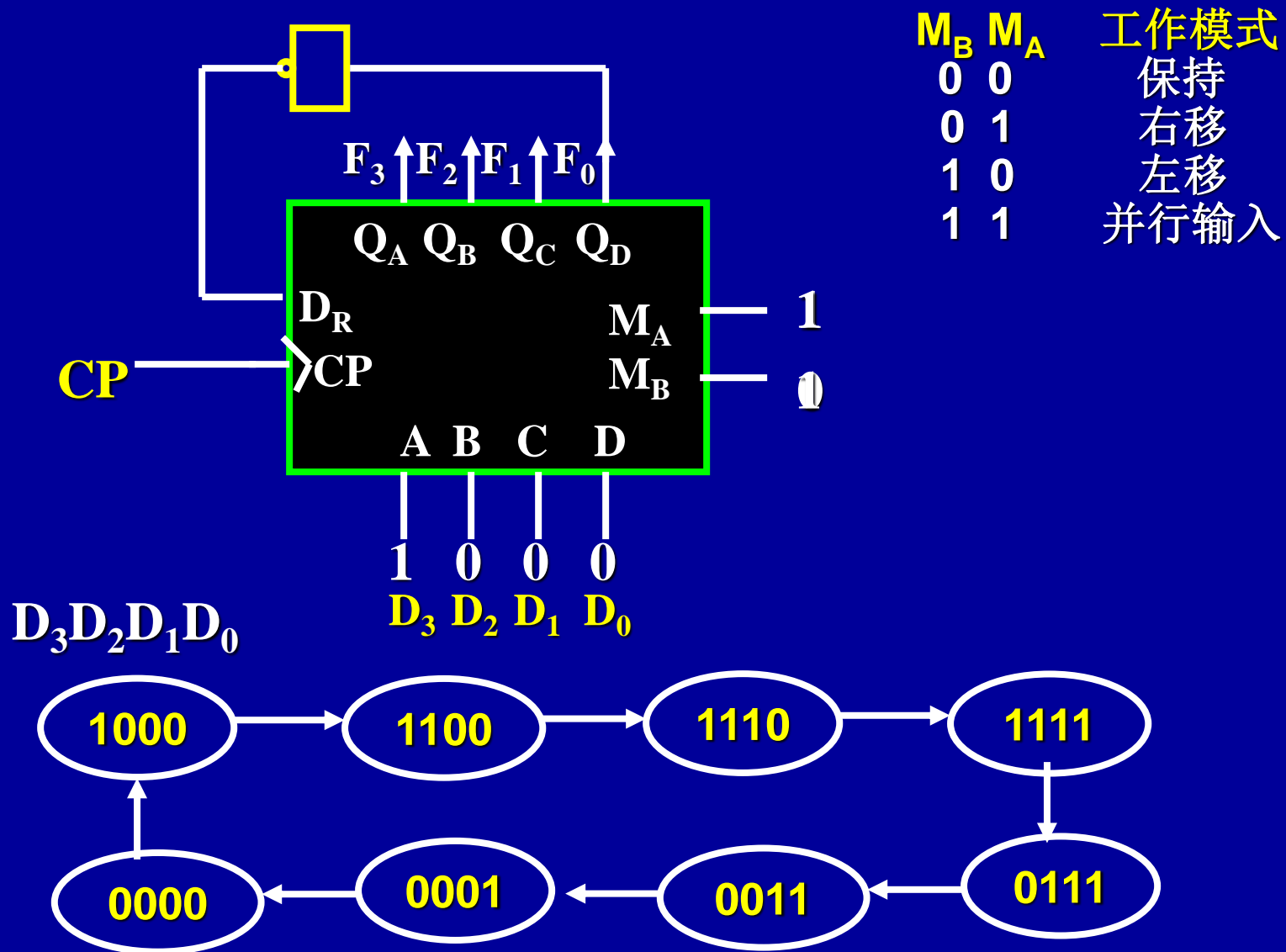
M_B	M_A	工作模式
0	0	保持
0	1	右移
1	0	左移
1	1	并入

利用74194设计



1. 4-bit 右移扭环形计数器
2. 8-bit 双向移位寄存器
3. 7-bit 串/并信号转换器

应用：① 4-bit 右移扭环形计数器

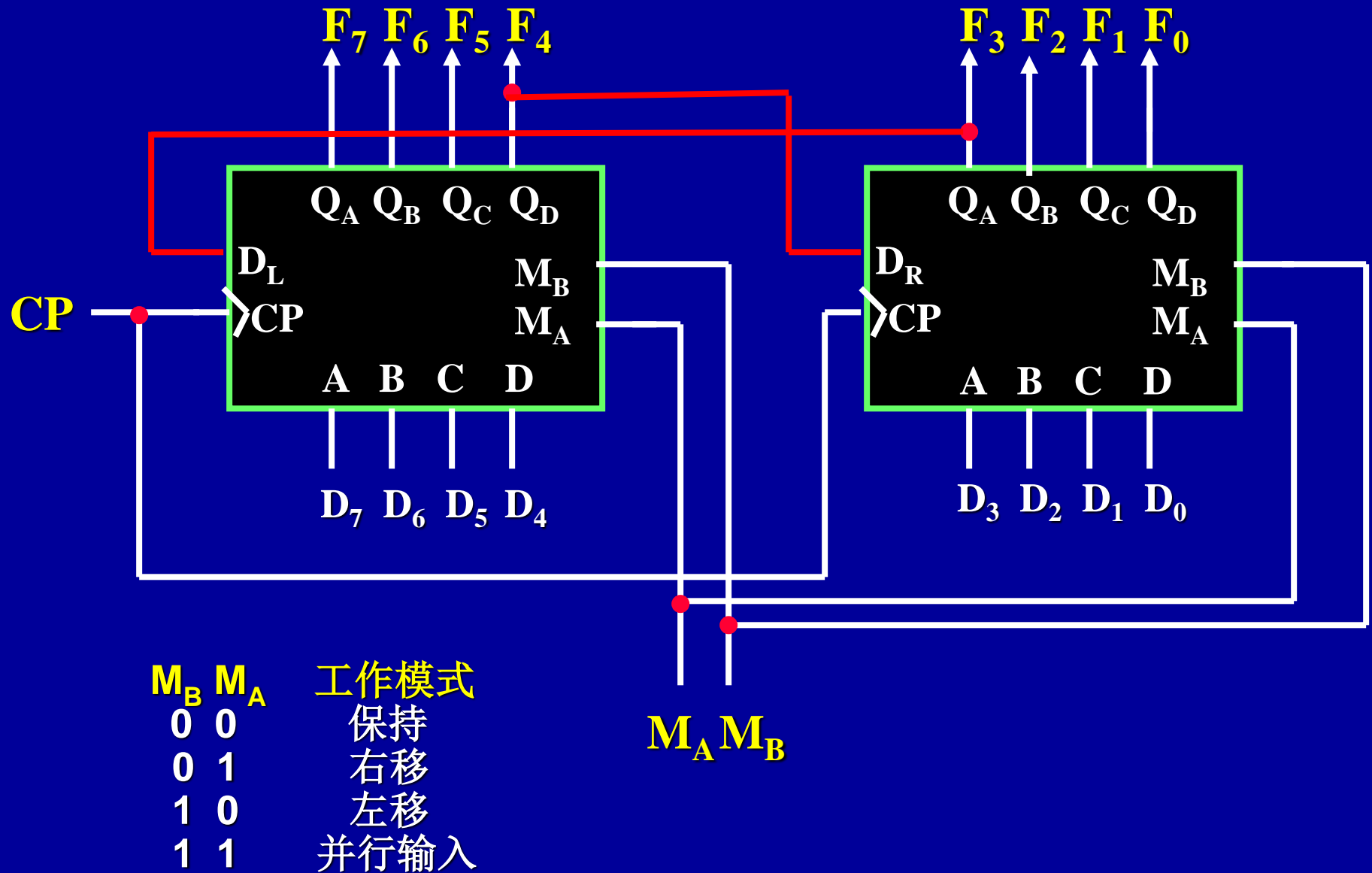


利用74194设计

1. 4-bit 右移扭环形计数器
2. 8-bit 双向移位寄存器
3. 7-bit 串/并信号转换器



应用： ② 8-bit 双向移位寄存器

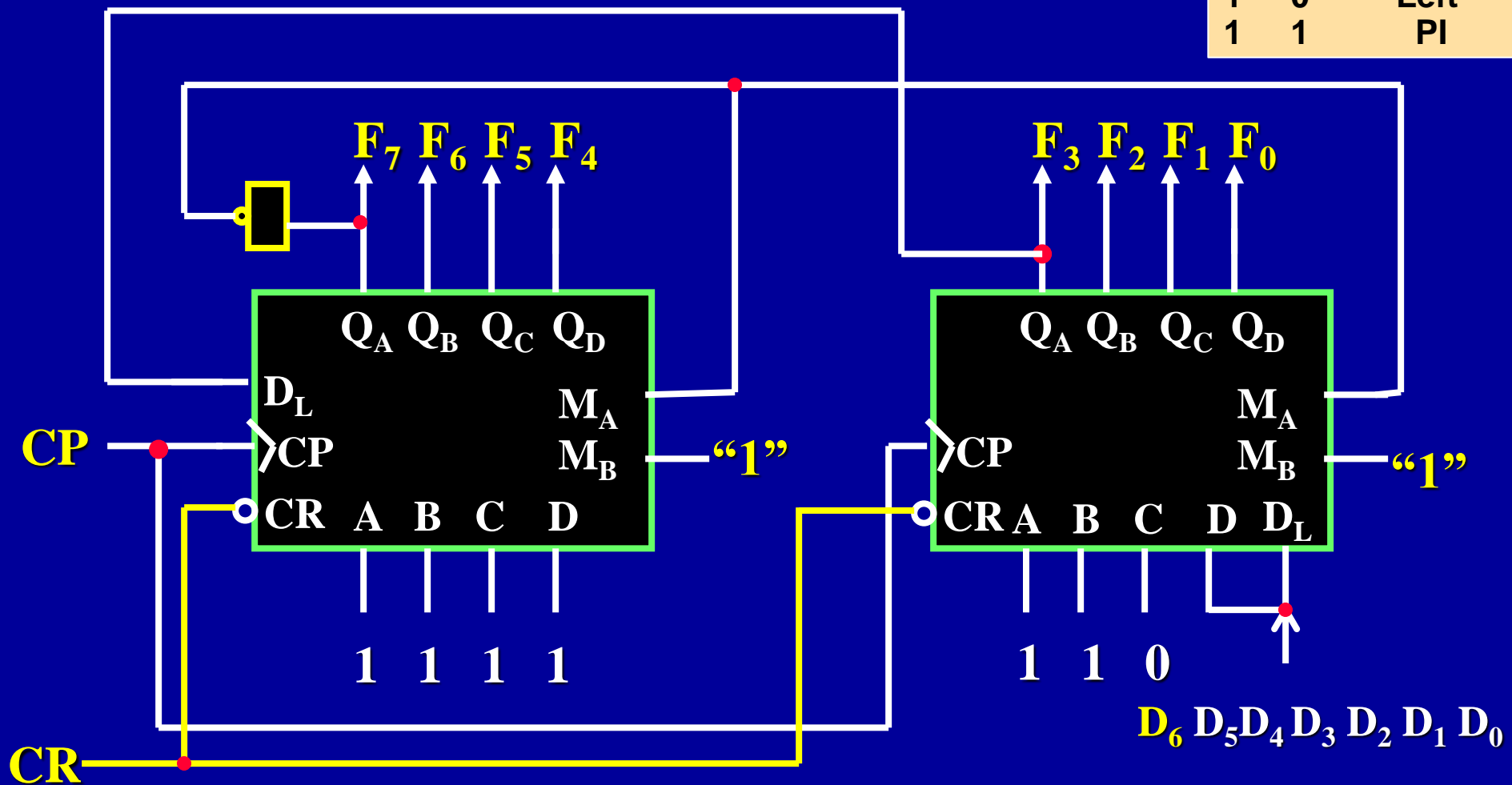


利用74194设计

1. 4-bit 右移扭环形计数器
2. 8-bit 双向移位寄存器
3. 7-bit 串/并信号转换器



M_B	M_A	
1	0	Left PI
1	1	



F₇F₆ F₅F₄F₃ F₂ F₁ F₀:	1	1	1	1	1	1	0	D₆
	1	1	1	1	1	0	D₆	D₅
CR=0, F₇=0,	1	1	1	1	0	D₆	D₅	D₄
M_BM_A=11	1	1	1	0	D₆	D₅	D₄	D₃

$$\begin{array}{ccccccc} \textcolor{red}{1} & 1 & 0 & D_6 & D_5 & D_4 & D_3 & D_2 \\ \textcolor{red}{1} & 0 & D_6 & D_5 & D_4 & D_3 & D_2 & D_1 \\ \textcolor{red}{0} & D_6 & D_5 & D_4 & D_3 & D_2 & D_1 & D_0 \\ \textcolor{red}{1} & 1 & 1 & 1 & 1 & 1 & 0 & D_6 \end{array}$$

分析:

CR=0, 清零, $\because F_7 = 0 \therefore M_B M_A = 11$,

并行输入

CP 1, $F_7 F_6 F_5 F_4 F_3 F_2 F_1 F_0 = 1111110 D_6$



$\because F_7 = 1 \therefore M_B M_A = 10$, 左移

CP 2, $F_7 F_6 F_5 F_4 F_3 F_2 F_1 F_0 = 111110 D_6 D_5$

.....

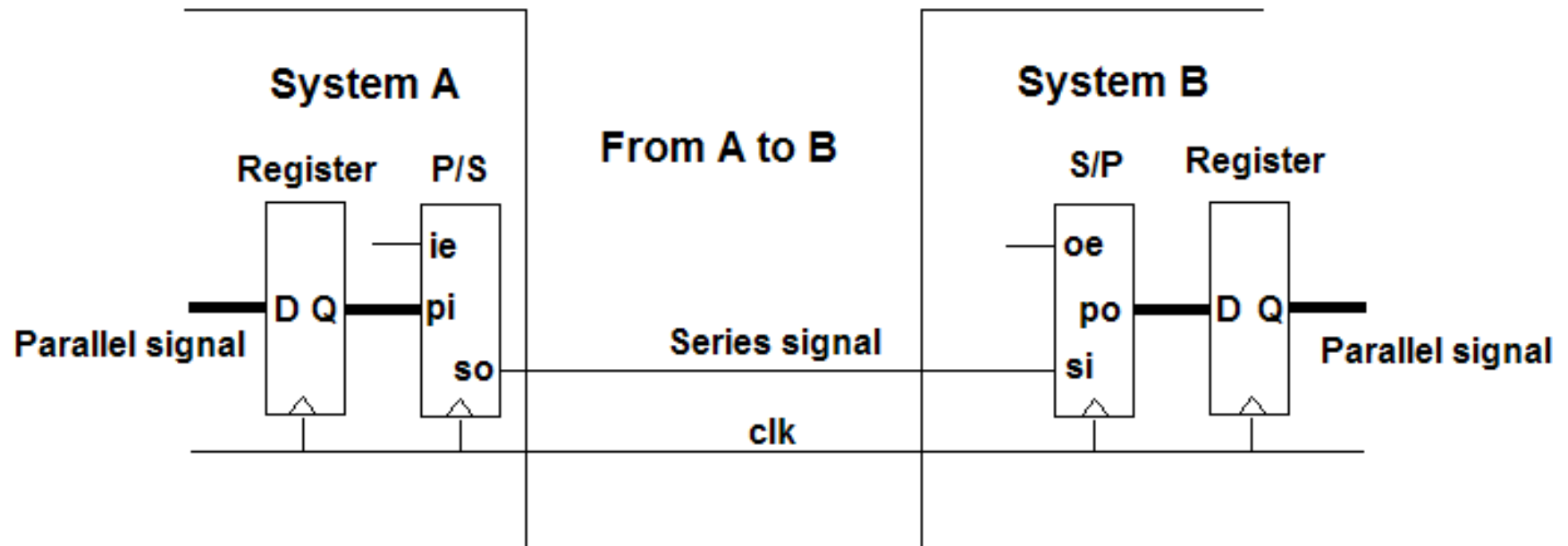
CP 7, $F_7 F_6 F_5 F_4 F_3 F_2 F_1 F_0 = 0 D_6 D_5 D_4 D_3 D_2 D_1 D_0$



$\because F_7 = 0 \therefore M_B M_A = 11$,

并行输入

串/并 信号转换器



11. 用MSI块设计时序电路

- 计数器芯片 (74160, 74161, 74163, 7490)
- 寄存器芯片 (74194)