

场效应管

场效应管

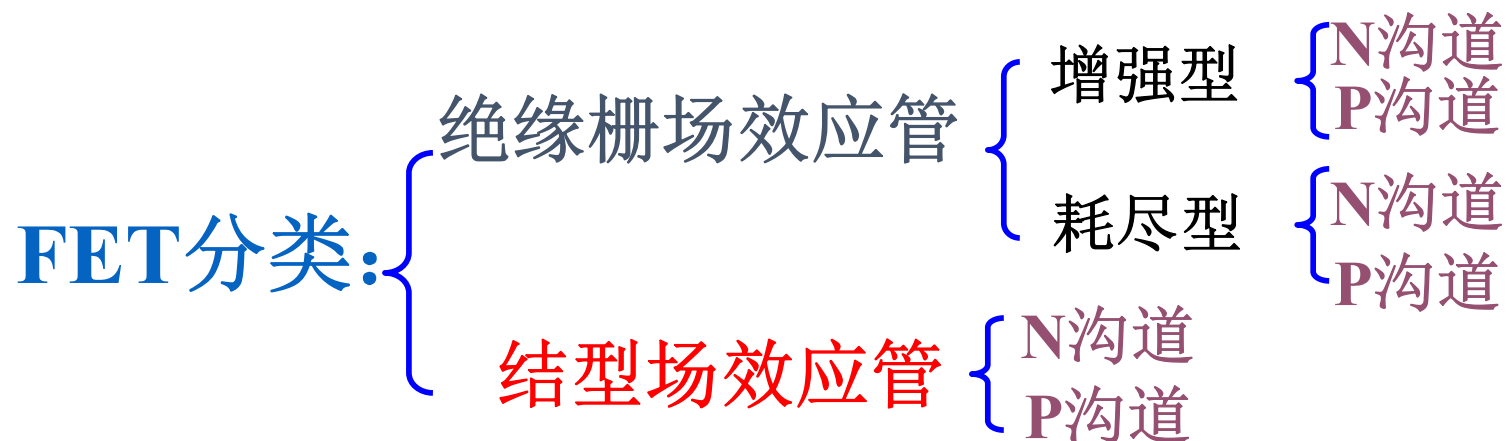
- 绝缘栅场效应管
- 结型场效应管

3.1 场效应管

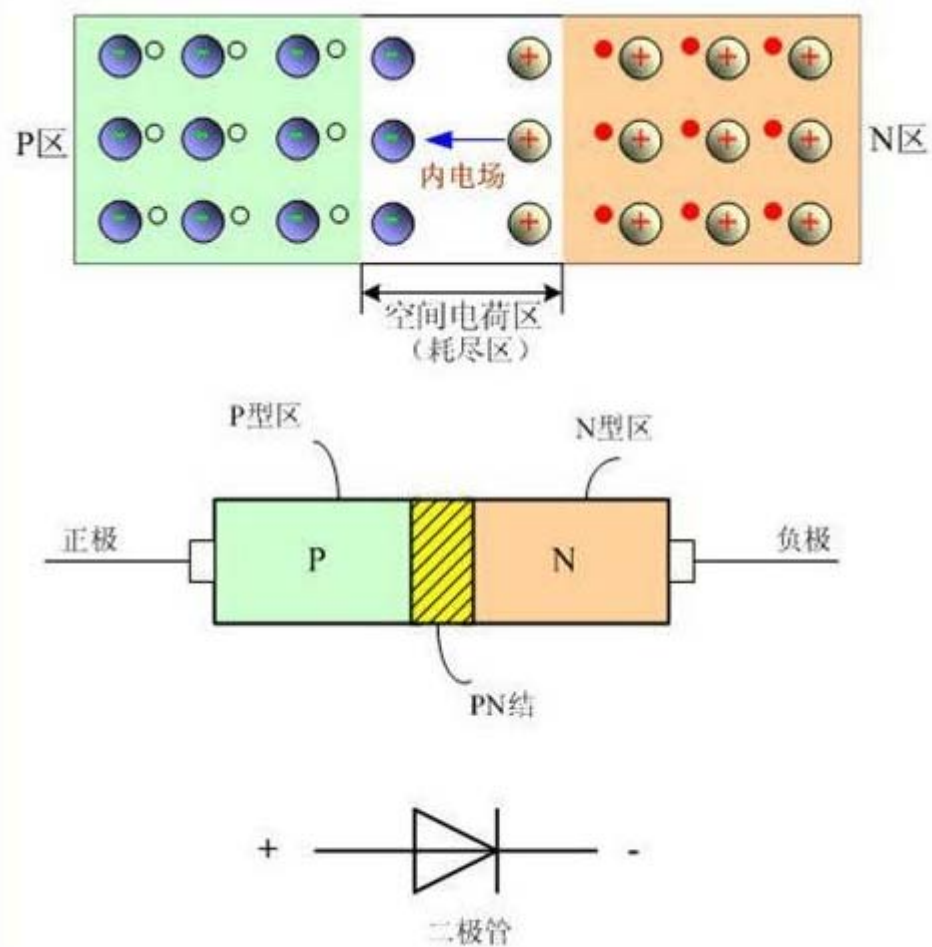
双极结型晶体管(Bipolar Junction Transistor-BJT)的缩写。**BJT**是一种电流控制元件($i_B \sim i_C$)，工作时，多数载流子和少数载流子都参与运行，所以被称为双极型器件。

场效应管（**Field Effect Transistor**简称**FET**）是一种电压控制器件($u_{GS} \sim i_D$)，工作时，只有一种载流子参与导电，因此它是单极型器件。

FET因其制造工艺简单，功耗小，温度特性好，输入电阻极高等优点，得到了广泛应用。

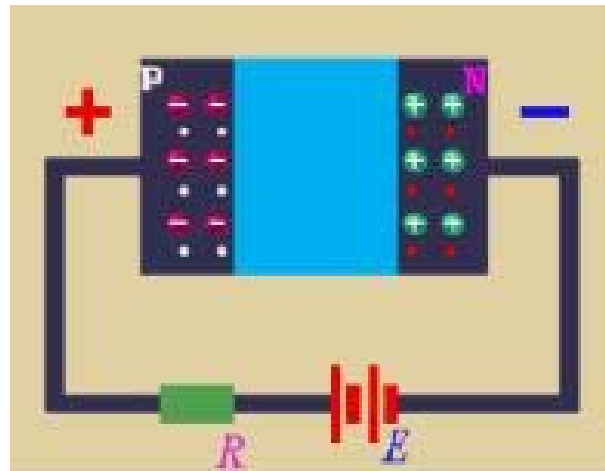


PN结的工作原理



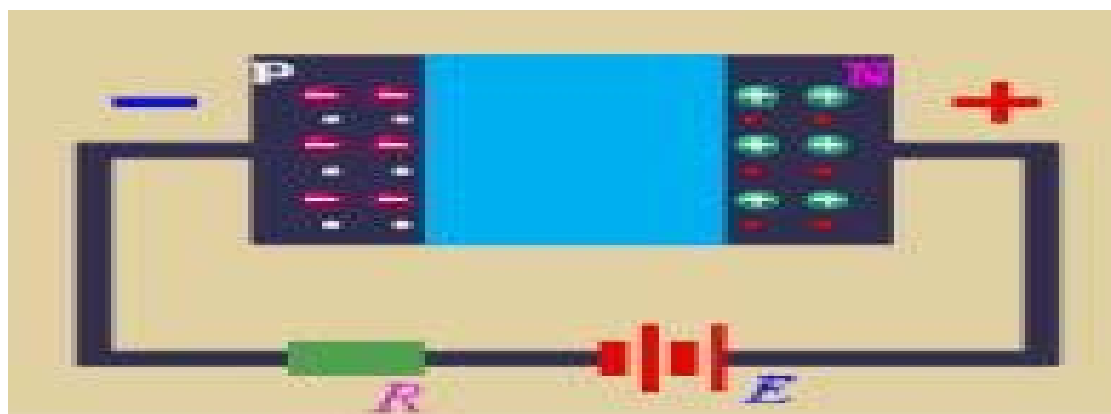
(1) PN结加正向电压时的导电情况

在外电场作用下，多子将向PN结移动，结果使空间电荷区变窄，内电场被削弱，有利于多子的扩散而不利少子的漂移，扩散运动起主要作用。结果，P区的多子空穴将源源不断的流向N区，而N区的多子自由电子亦不断流向P区，这两股载流子的流动就形成了PN结的正向电流。PN结呈现低阻性。



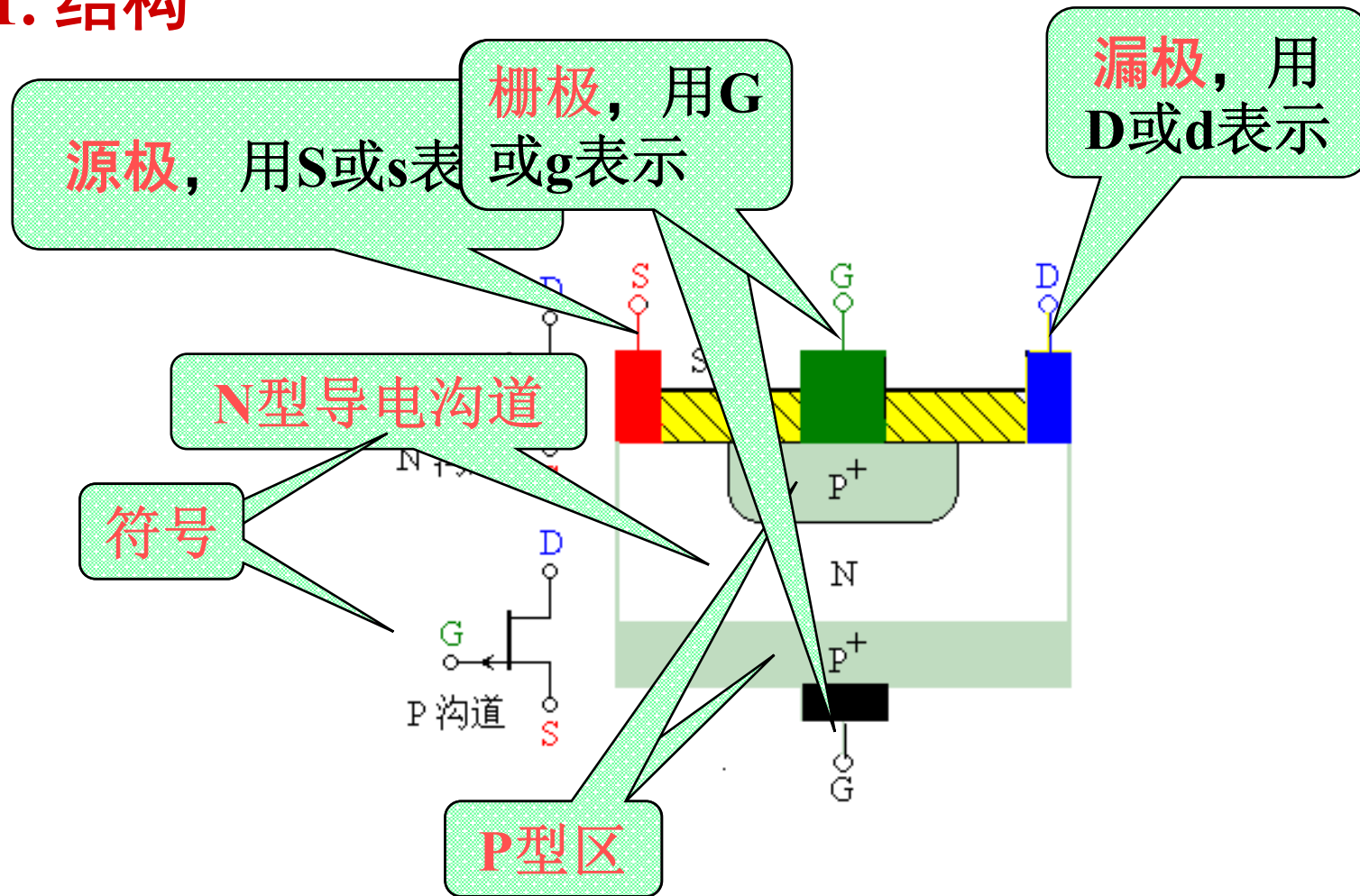
(2) PN结加反向电压时的导电情况

在外电场作用下，多子将背离PN结移动，结果使空间电荷区变宽，内电场被增强，有利于少子的漂移而不利多子的扩散，漂移运动起主要作用。漂移运动产生的漂移电流的方向与正向电流相反，称为反向电流，PN结呈现高阻性。



JFET的结构和工作原理

1. 结构



??? 符号中的箭头方向表示什么?

二. 结型场效应管

1. 结型场效应管的结构（以N沟为例）：

两个PN结夹着一个N型沟道。

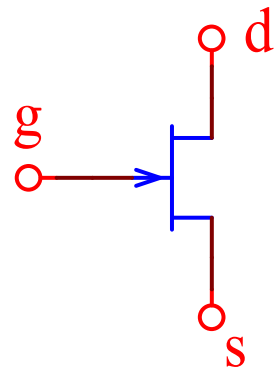
三个电极：

g: 栅极

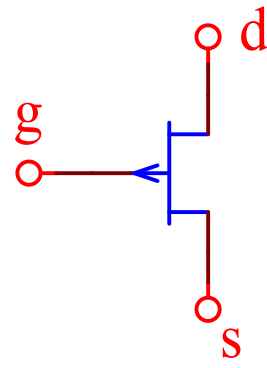
d: 漏极

s: 源极

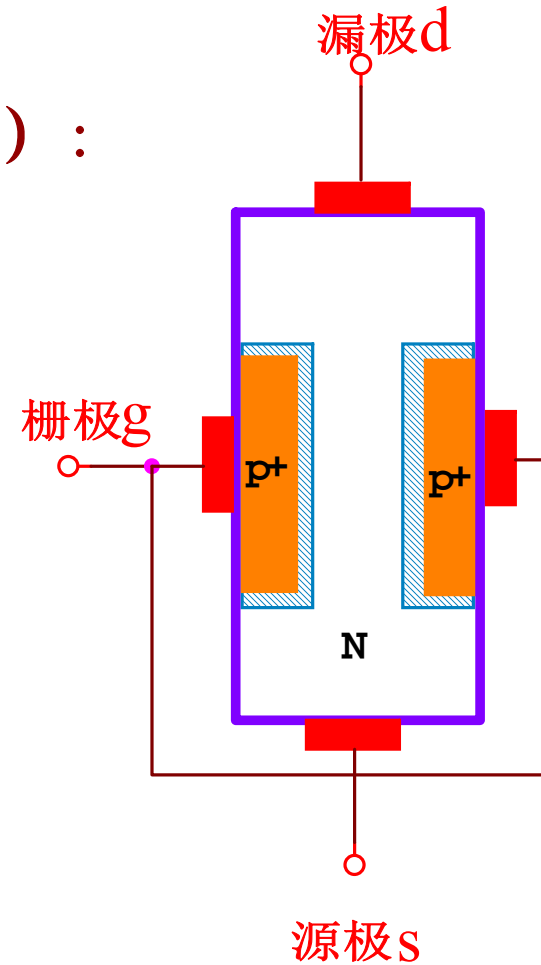
符号：



N沟道



P沟道



2. 结型场效应管的工作原理

(1) 栅源电压对沟道的控制作用

在栅源间加负电压 u_{GS} ，令 $u_{DS}=0$

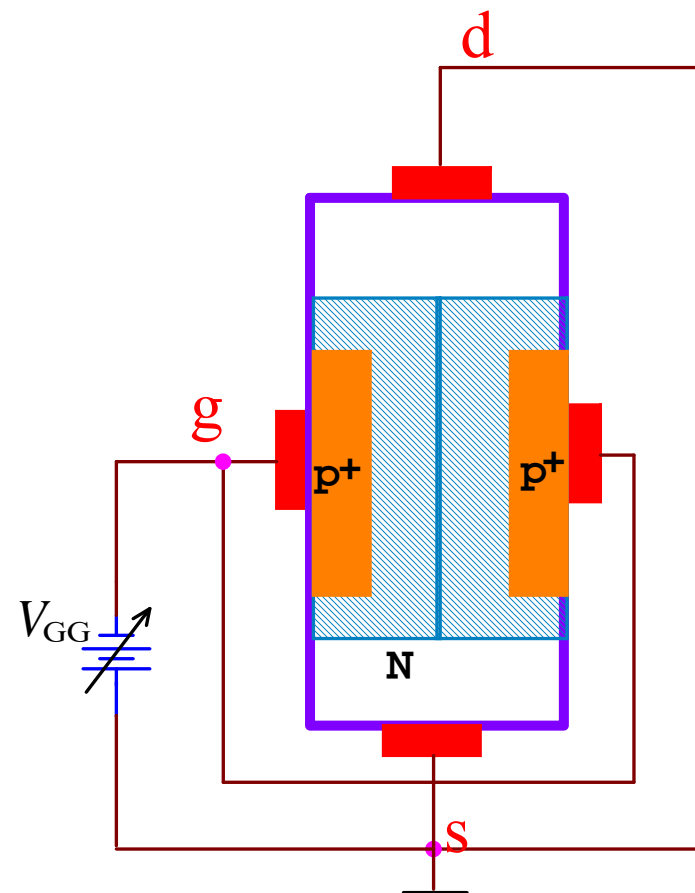
①当 $u_{GS}=0$ 时，为平衡PN结，导电沟道最宽

②当 $|u_{GS}| \uparrow$ 时，PN结反偏，耗尽层变宽，导电沟道变窄，沟道电阻增大。

③当 $|u_{GS}| \uparrow$ 到一定值时，沟道会完全合拢。

定义：

夹断电压 U_P ——使导电沟道完全合拢（消失）所需要的栅源电压 u_{GS} 。



(2) 漏源电压对沟道的控制作用

在漏源间加电压 u_{DS} ，令 $u_{GS}=0$

由于 $u_{GS}=0$ ，所以导电沟道最宽。

①当 $u_{DS}=0$ 时， $i_D=0$ 。

② $u_{DS}\uparrow\rightarrow i_D\uparrow$

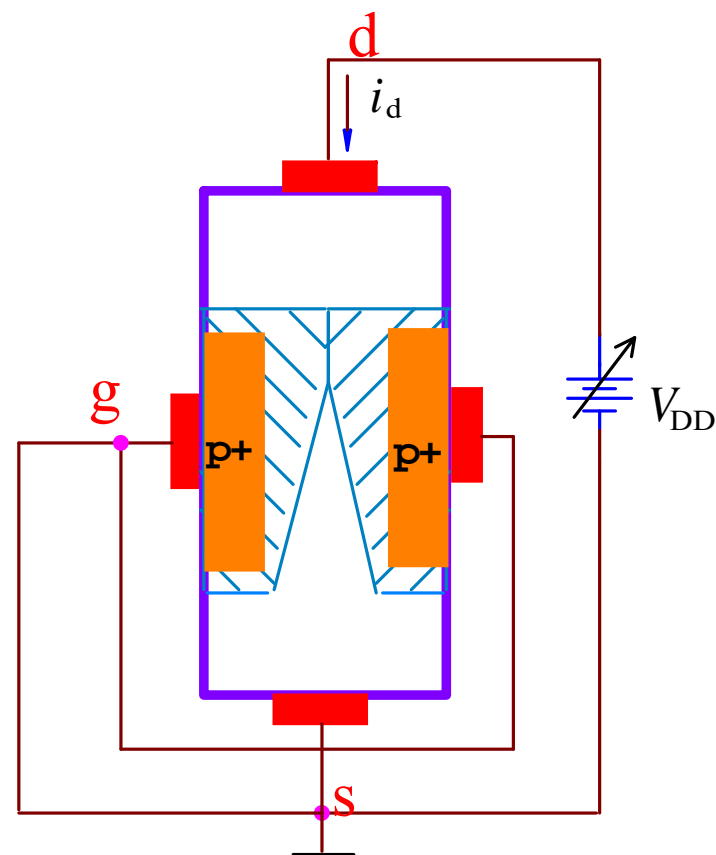
→靠近漏极处的耗尽层加宽，
沟道变窄，呈楔形分布。

③当 $u_{DS}\uparrow$ ，使 $u_{GD}=u_{GS}-u_{DS}=U_P$ 时，
在靠漏极处夹断——预夹断。

④ u_{DS} 再 \uparrow ，预夹断点下移。

预夹断前， $u_{DS}\uparrow\rightarrow i_D\uparrow$ 。

预夹断后， $i_{DS}\uparrow\rightarrow i_D$ 几乎不变。

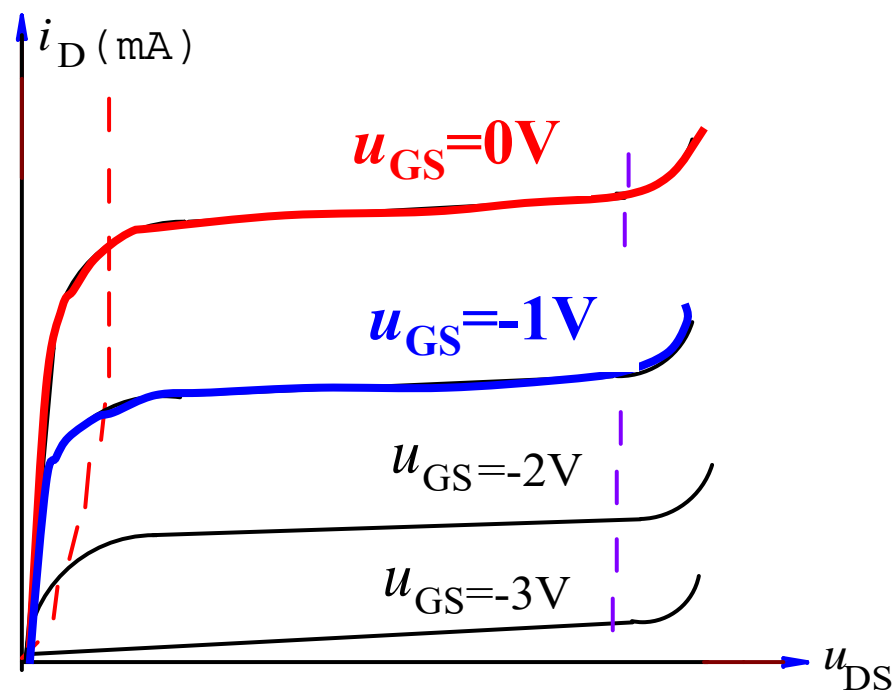
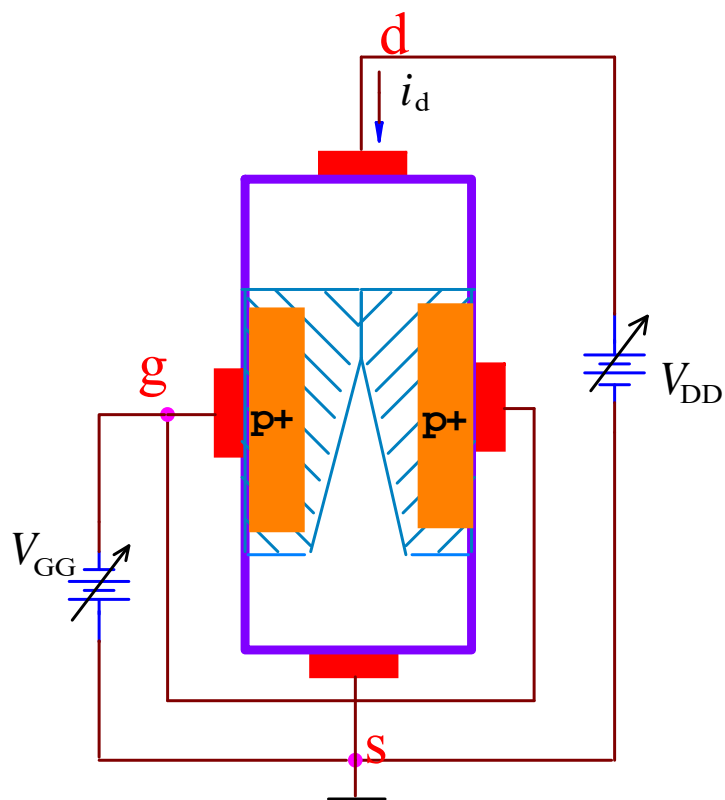


(3) 栅源电压 u_{GS} 和漏源电压 u_{DS} 共同作用

$i_D=f(u_{GS}, u_{DS})$ ，可用输两组特性曲线来描绘。

3、 结型场效应三极管的特性曲线

(1) 输出特性曲线: $i_D = f(u_{DS}) \mid u_{GS} = \text{常数}$



设: $U_T = -3V$

四个区：

(a) 可变电阻区
(预夹断前)。

(b) 恒流区也称饱和
区 (预夹断后)。

恒流区的特点：

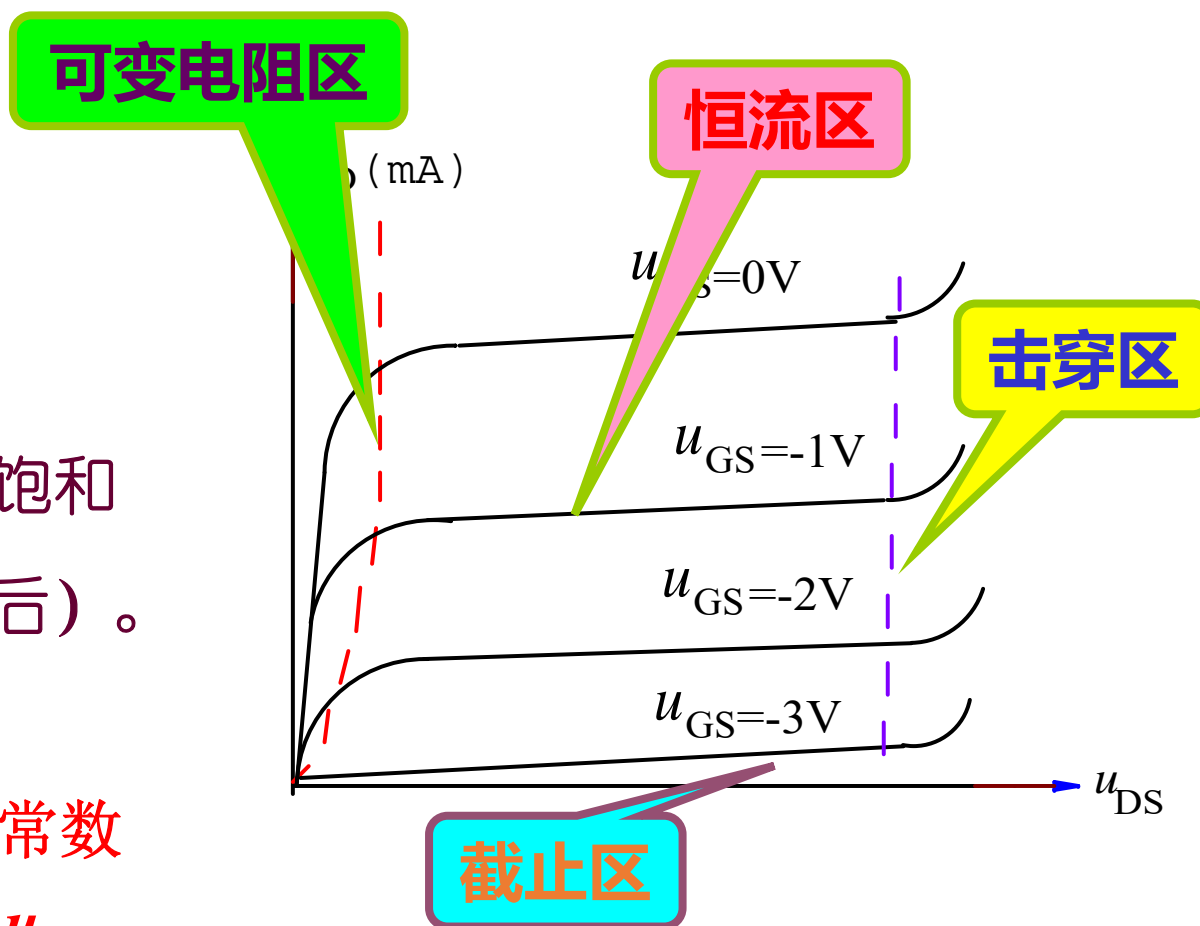
$$\Delta i_D / \Delta u_{GS} = g_m \approx \text{常数}$$

$$\text{即： } \Delta i_D = g_m \Delta u_{GS}$$

(放大原理)

(c) 夹断区 (截止区)。

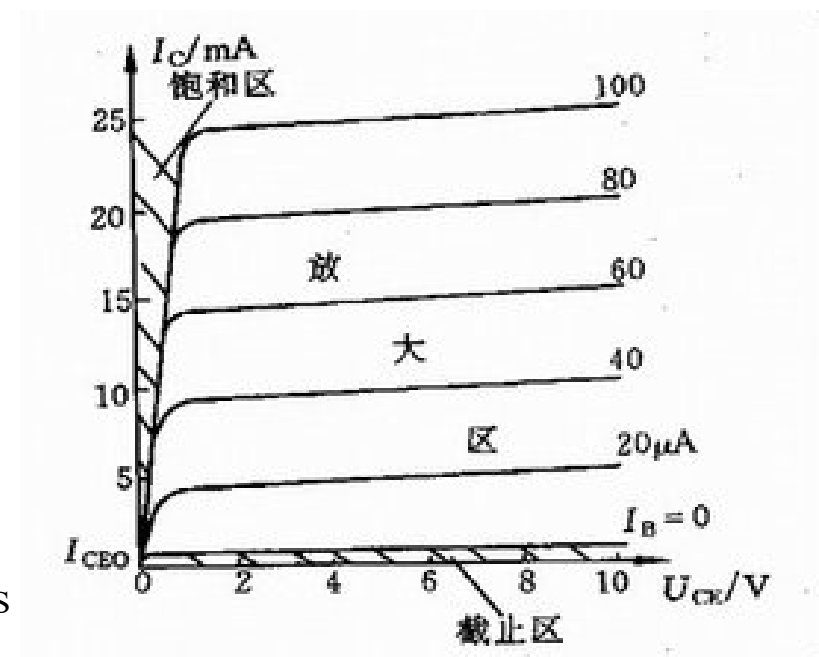
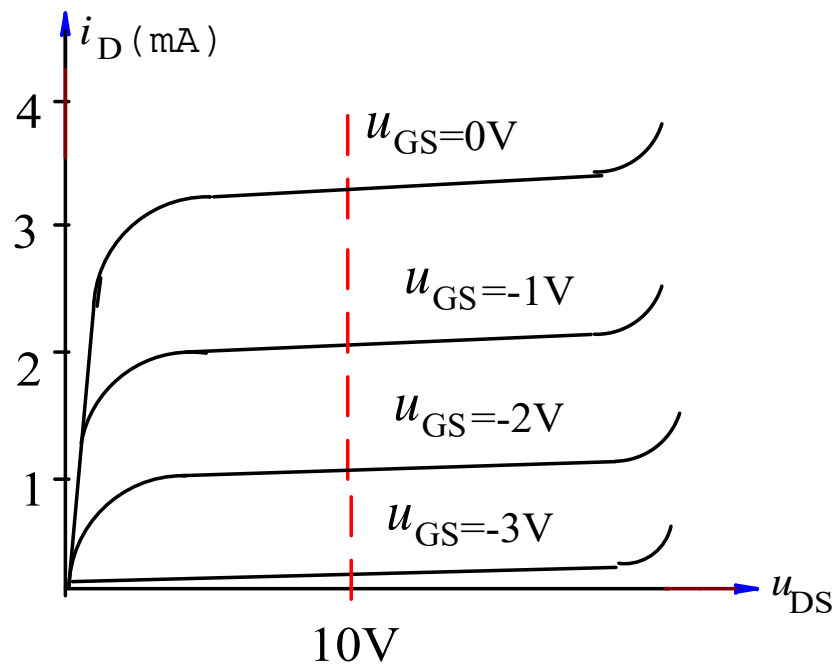
(d) 击穿区。



(2) 转移特性曲线: $i_D = f(u_{GS}) \mid u_{DS} = \text{常数}$

可根据输出特性曲线作出转移特性曲线。

例: 作 $u_{DS} = 10V$ 的一条转移特性曲线:



4 . 场效应管的主要参数

(1) 开启电压 U_T

U_T 是MOS增强型管的参数，栅源电压小于开启电压的绝对值, 场效应管不能导通。

(2) 夹断电压 U_P

U_P 是MOS耗尽型和结型FET的参数，当 $u_{GS}=U_P$ 时,漏极电流为零。

(3) 饱和漏极电流 I_{DSS}

MOS耗尽型和结型FET, 当 $u_{GS}=0$ 时所对应的漏极电流。

(4) 输入电阻 R_{GS}

结型场效应管， R_{GS} 大于 $10^7\Omega$ ，MOS场效应管, R_{GS} 可达 $10^9\sim 10^{15}\Omega$ 。

(5) 低频跨导 g_m

g_m 反映了栅压对漏极电流的控制作用，单位是mS(毫西门子)。

(6) 最大漏极功耗 P_{DM}

$P_{DM}=U_{DS} I_D$ ，与双极型三极管的 P_{CM} 相当。

5 . 双极型和场效应型三极管的比较

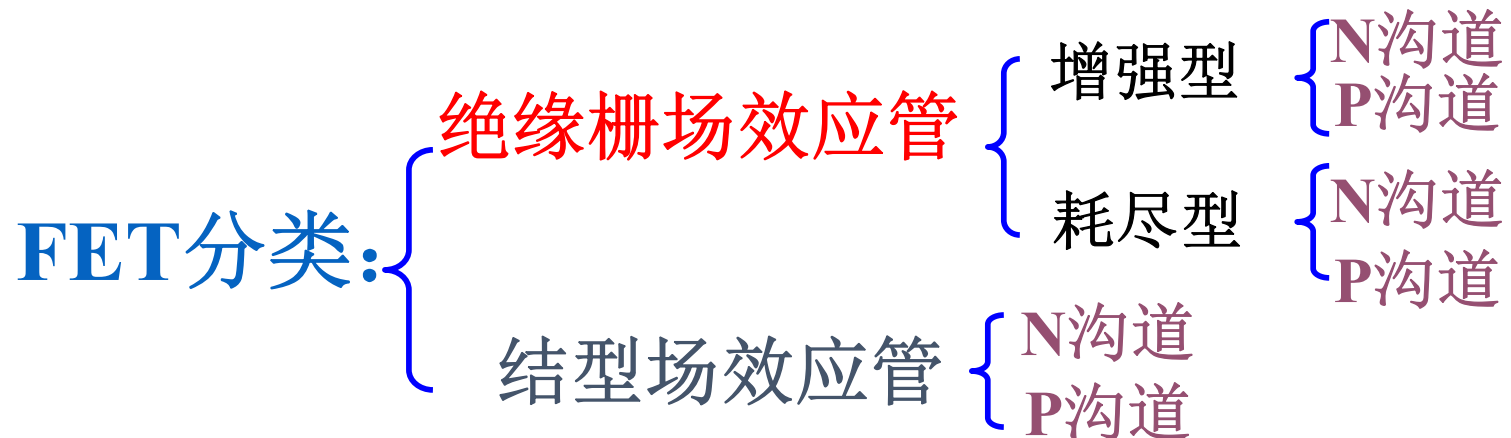
	双极型三极管	单极型场效应管
载流子	多子扩散少子漂移	少子漂移
输入量	电流输入	电压输入
控制	电流控制电流源	电压控制电流源
输入电阻	几十到几千欧	几兆欧以上
噪声	较大	较小
静电影响	不受静电影响	易受静电影响
制造工艺	不宜大规模集成	适宜大规模和超大规模集成

场效应管

双极结型晶体管(Bipolar Junction Transistor-BJT)的缩写。**BJT**是一种电流控制元件($i_B \sim i_C$)，工作时，多数载流子和少数载流子都参与运行，所以被称为双极型器件。

场效应管（**Field Effect Transistor**简称**FET**）是一种电压控制器件($u_{GS} \sim i_D$)，工作时，只有一种载流子参与导电，因此它是单极型器件。

FET因其制造工艺简单，功耗小，温度特性好，输入电阻极高等优点，得到了广泛应用。



一. 绝缘栅场效应管

绝缘栅型场效应管 (Metal Oxide_Semiconductor FET),
简称**MOSFET**。分为:

增强型 → N沟道、P沟道

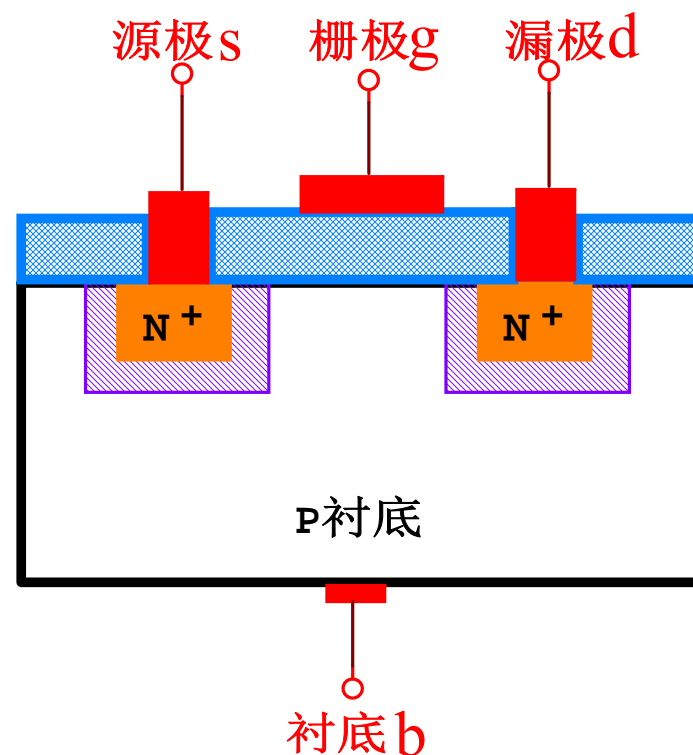
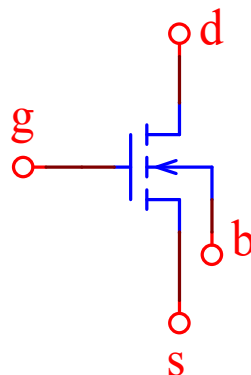
耗尽型 → N沟道、P沟道

1. N沟道增强型MOS管

(1) 结构

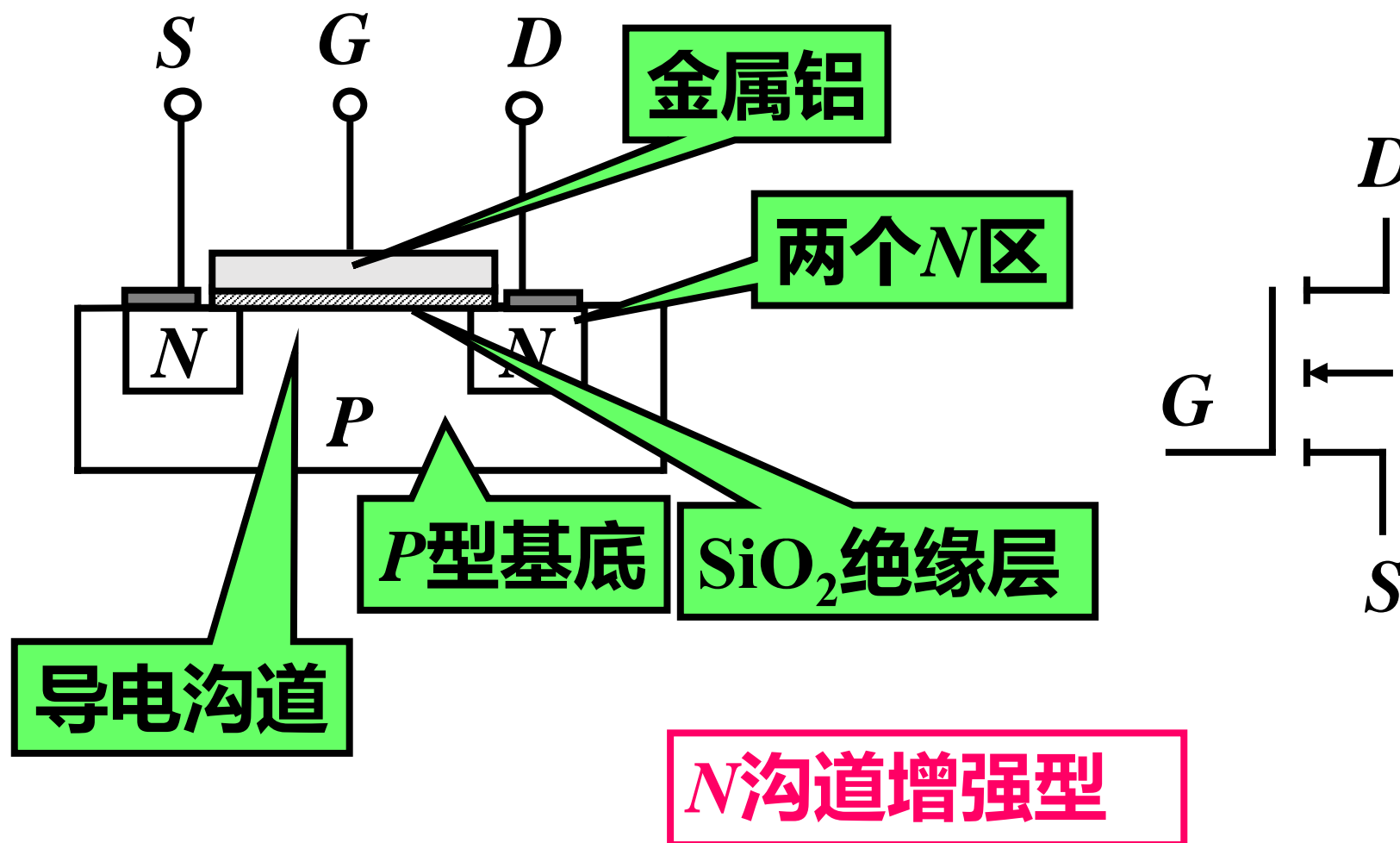
4个电极: 漏极D,
源极S, 栅极G和 衬底B。

符号:



N沟道增强型MOSFET

1. 结构



(2) 工作原理

① 栅源电压 u_{GS} 的控制作用

当 $u_{GS}=0V$ 时，漏源之间相当两个背靠背的二极管，在d、s之间加上电压也不会形成电流，即管子截止。

当 $u_{GS}>0V$ 时→纵向电场

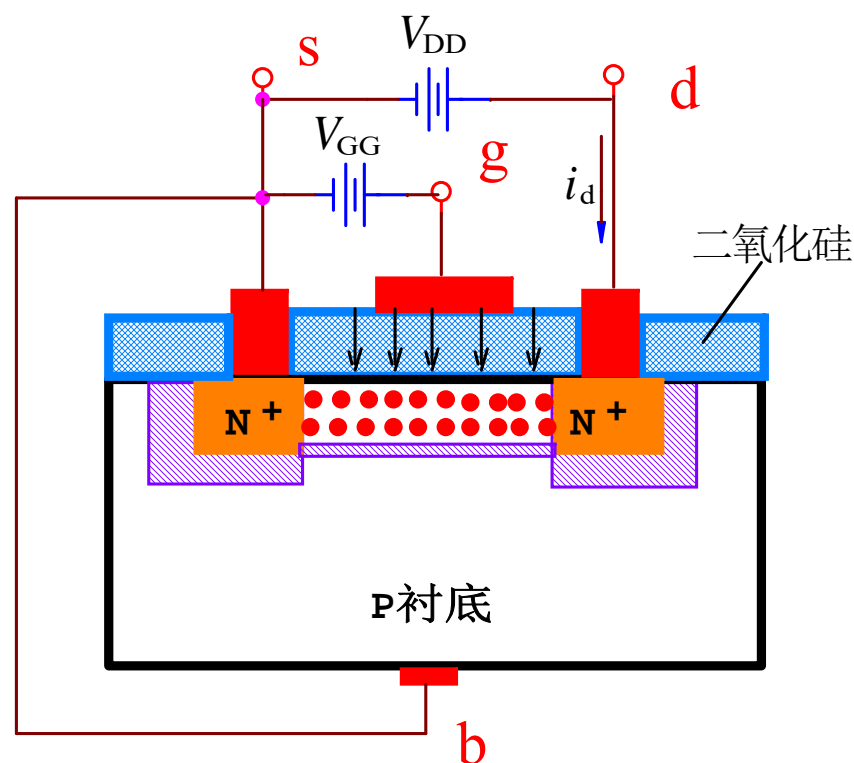
→将靠近栅极下方的空穴向下排斥→耗尽层。

再增加 u_{GS} →纵向电场↑

→将P区少数电子聚集到

P区表面→形成导电沟道，

如果此时加有漏源电压，
就可以形成漏极电流 i_d 。



定义：

开启电压（ U_T ）——刚刚产生沟道所需的栅源电压 U_{GS} 。

N沟道增强型MOS管的基本特性：

$u_{GS} < U_T$ ，管子截止，

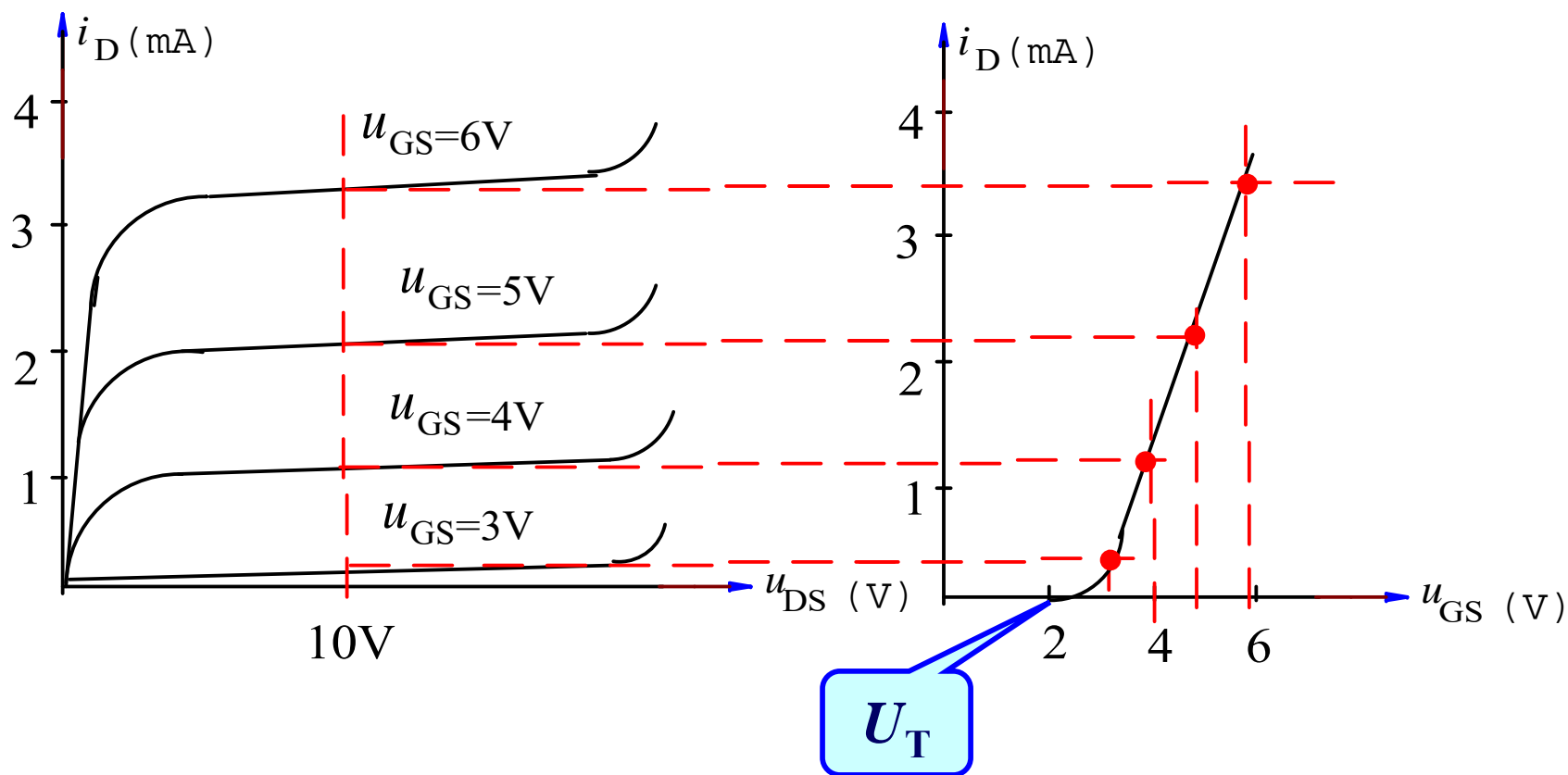
$u_{GS} > U_T$ ，管子导通。

u_{GS} 越大，沟道越宽，在相同的漏源电压 u_{DS} 作用下，漏极电流 I_D 越大。

②转移特性曲线: $i_D = f(u_{GS}) \mid u_{DS} = \text{const}$

可根据输出特性曲线作出转移特性曲线。

例：作 $u_{DS}=10\text{V}$ 的一条转移特性曲线：



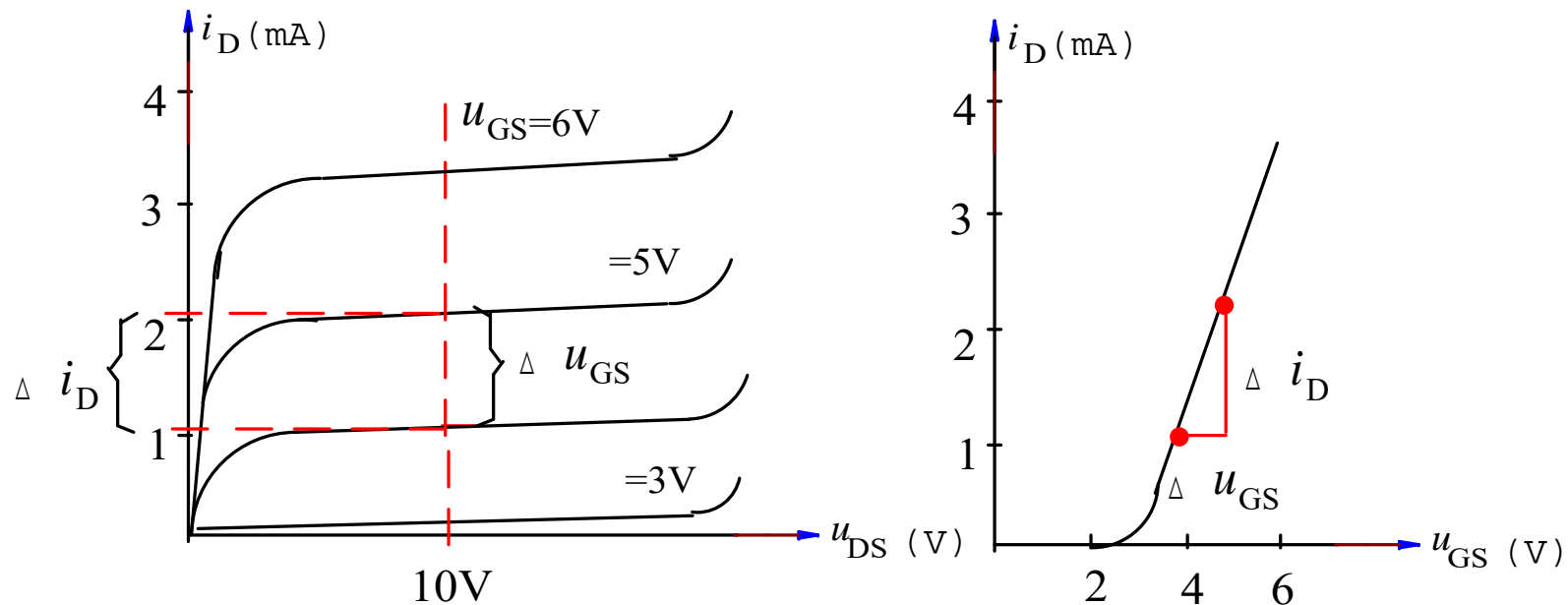
一个重要参数——跨导 g_m :

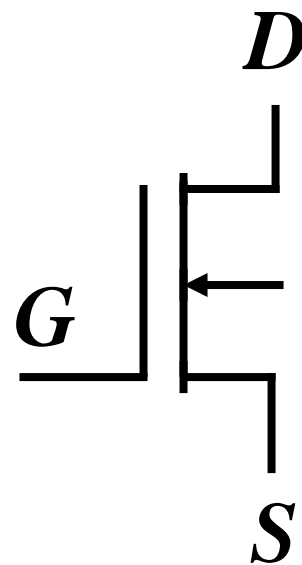
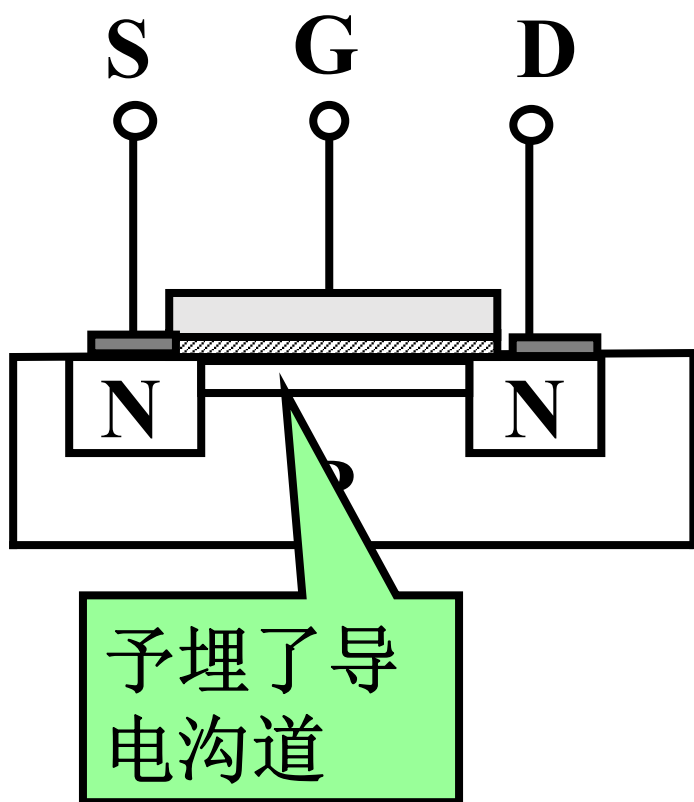
$$g_m = \Delta i_D / \Delta u_{GS} \Big|_{u_{DS} = \text{const}} \quad (\text{单位mS})$$

g_m 的大小反映了栅源电压对漏极电流的控制作用。

在转移特性曲线上, g_m 为的曲线的斜率。

在输出特性曲线上也可求出 g_m 。





N 沟道耗尽型

2.N沟道耗尽型MOSFET

在栅极下方的 SiO_2 层中掺入了大量的金属正离子。所以当 $u_{\text{GS}}=0$ 时，这些正离子已经感应出反型层，形成了沟道。

特点：

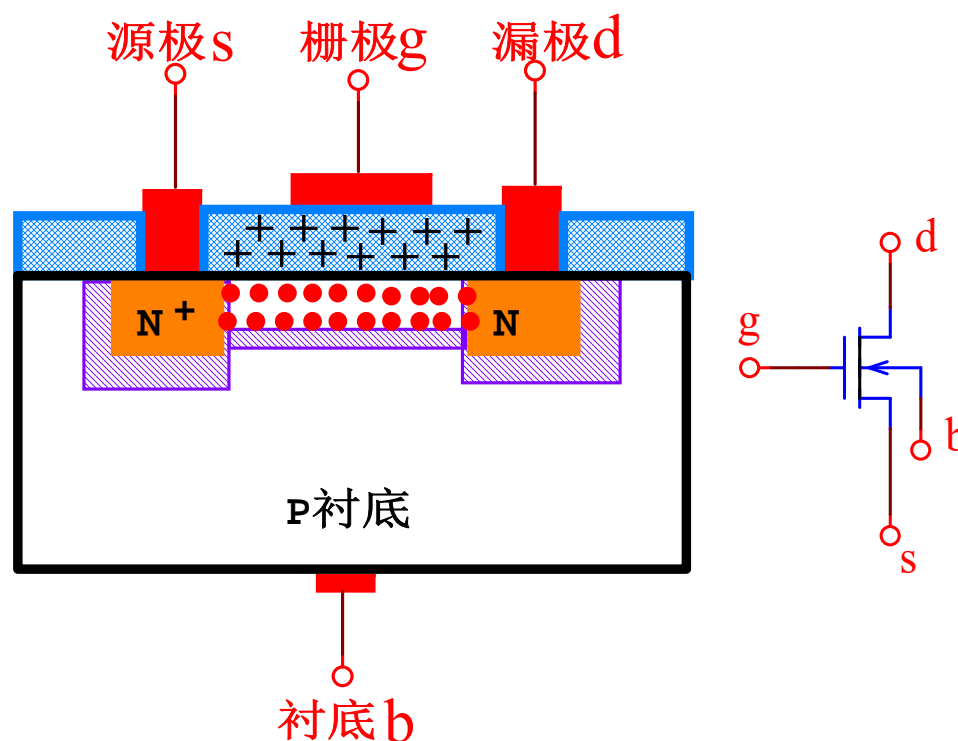
当 $u_{\text{GS}}=0$ 时，就有沟道，
加入 u_{DS} ，就有 i_{D} 。

当 $u_{\text{GS}}>0$ 时，沟道增宽，
 i_{D} 进一步增加。

当 $u_{\text{GS}}<0$ 时，沟道变窄，
 i_{D} 减小。

定义：

夹断电压（ U_{P} ）——沟道刚刚消失所需的栅源电压 u_{GS} 。



3、P沟道耗尽型MOSFET

P沟道MOSFET的工作原理与N沟道

MOSFET完全相同，只不过导电的载流子不同，供电电压极性不同而已。这如同双极型三极管有NPN型和PNP型一样。

4. MOS管的主要参数

(1) 开启电压 U_T

(2) 夹断电压 U_P

(3) 跨导 g_m : $g_m = \Delta i_D / \Delta u_{GS} \mid u_{DS} = \text{const}$

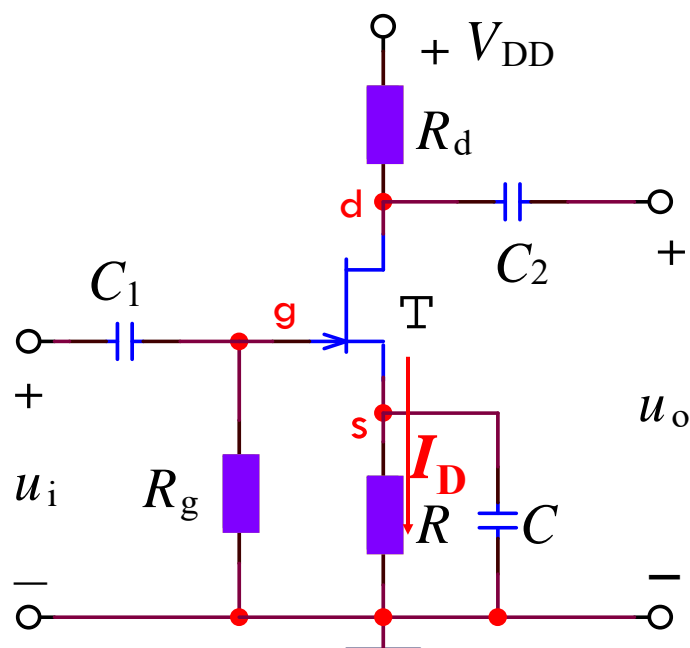
(4) 直流输入电阻 R_{GS} —— 栅源间的等效电阻。由于MOS管栅源间有 SiO_2 绝缘层，输入电阻可达 $10^9 \sim 10^{15}$ 。

3.2 场效应管放大电路

一. 直流偏置电路

保证管子工作在饱和区，输出信号不失真

1. 自偏压电路



$$U_{GS} = -I_D R$$

计算Q点: U_{GS} 、 I_D 、 U_{DS}

已知 U_P ，由

$$\begin{cases} U_{GS} = -I_D R \\ I_D = I_{DSS} \left(1 - \frac{U_{GS}}{U_P}\right)^2 \end{cases}$$

可解出Q点的 U_{GS} 、 I_D

再求: $U_{DS} = V_{DD} - I_D (R_d + R)$

注意：该电路产生负的栅源电压，所以只能用于需要负栅源电压的电路。

2.分压式自偏压电路



$$\begin{aligned} U_{GS} &= U_G - U_S \\ &= \frac{R_{g2}}{R_{g1} + R_{g2}} V_{DD} - I_D R \end{aligned}$$

计算Q点:

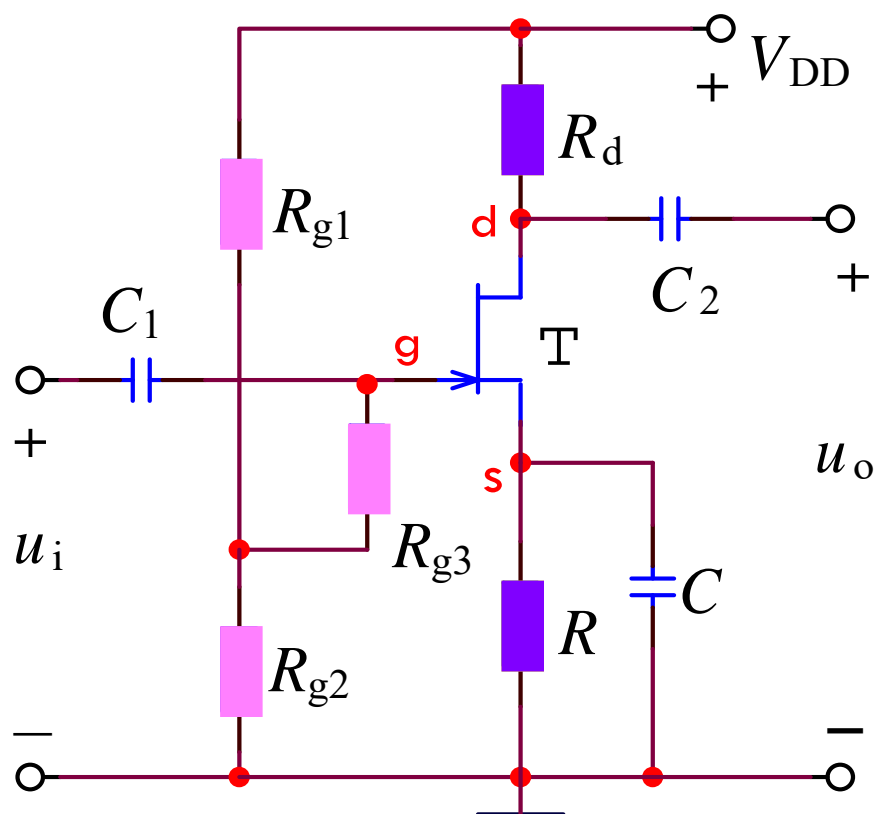
已知 U_P , 由

$$\begin{cases} U_{GS} = \frac{R_{g2}}{R_{g1} + R_{g2}} V_{DD} - I_D R \\ I_D = I_{DSS} \left(1 - \frac{U_{GS}}{U_P} \right)^2 \end{cases}$$

可解出Q点的 U_{GS} 、 I_D

再求: $U_{DS} = V_{DD} - I_D (R_d + R)$

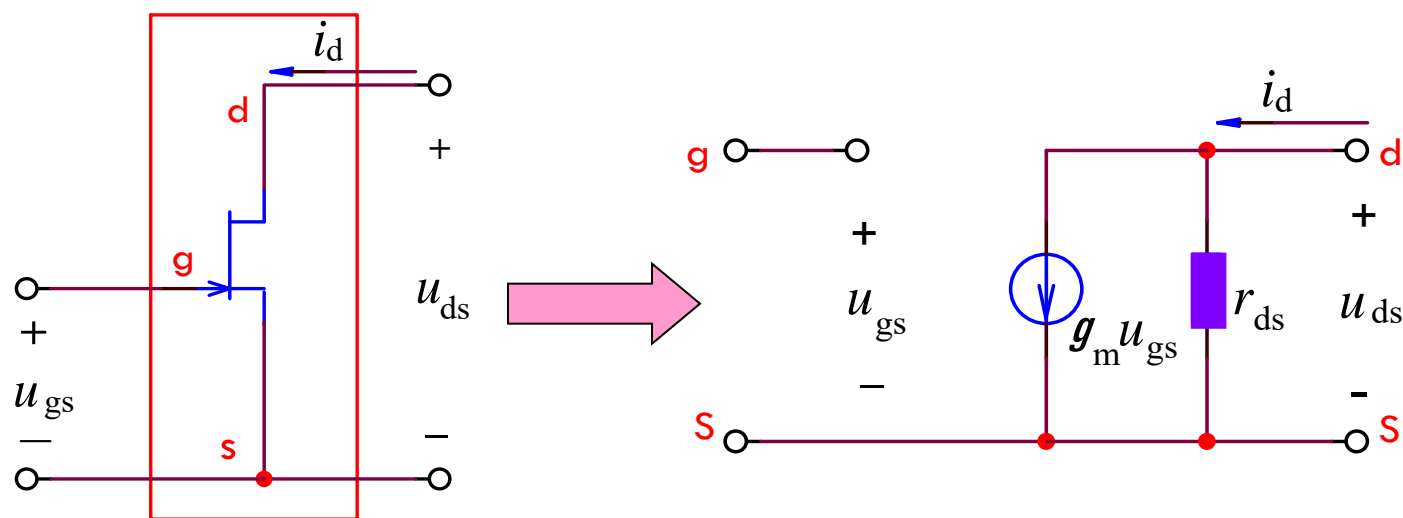
该电路产生的栅源电压可正可负, 所以适用于所有的场效应管电路。



二. 场效应管的交流小信号模型



与双极型晶体管一样，场效应管也是一种非线性器件，在交流小信号情况下，也可以由它的线性等效电路—交流小信号模型来代替。

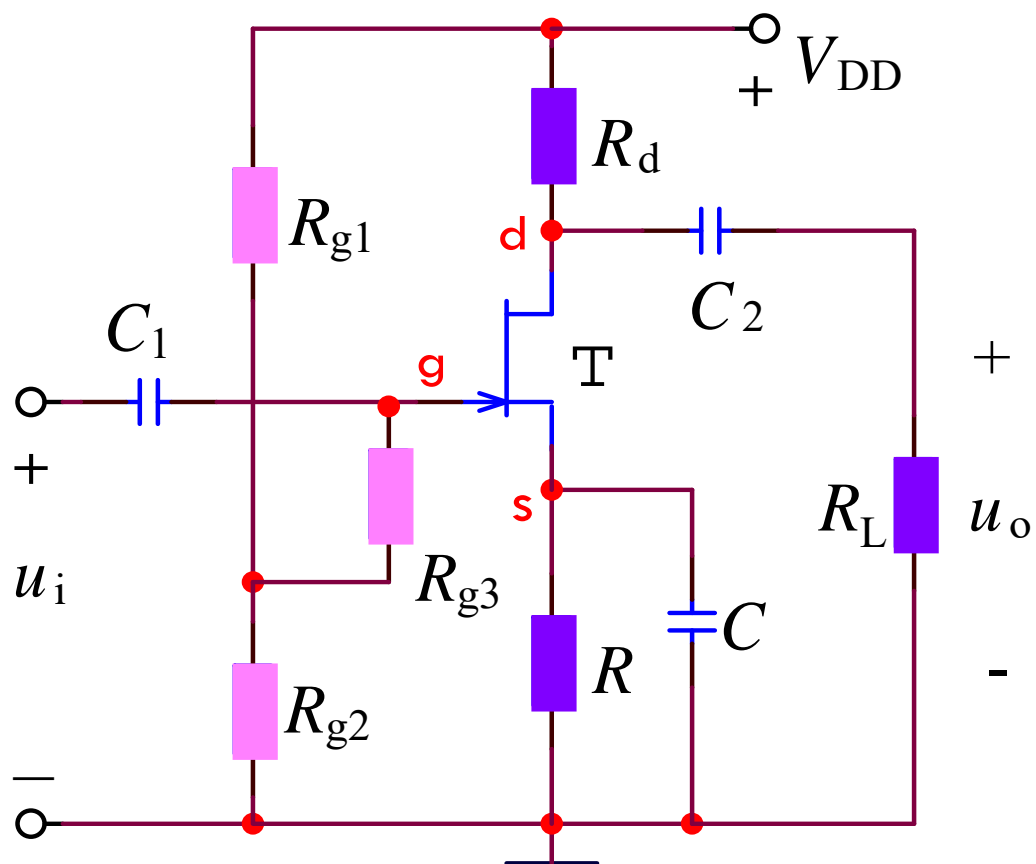


其中： $g_m u_{gs}$ 是压控电流源，它体现了输入电压对输出电流的控制作用。
称为低频跨导。

r_{ds} 为输出电阻，类似于双极型晶体管的 r_{ce} 。

三. 场效应管放大电路

1. 共源放大电路



分析：

(1) 画出共源放大电路的交流小信号等效电路。

(2) 求电压放大倍数

$$u_i = u_{gs} \quad u_{os} = -g_m u_{gs} (R_d // R_L)$$

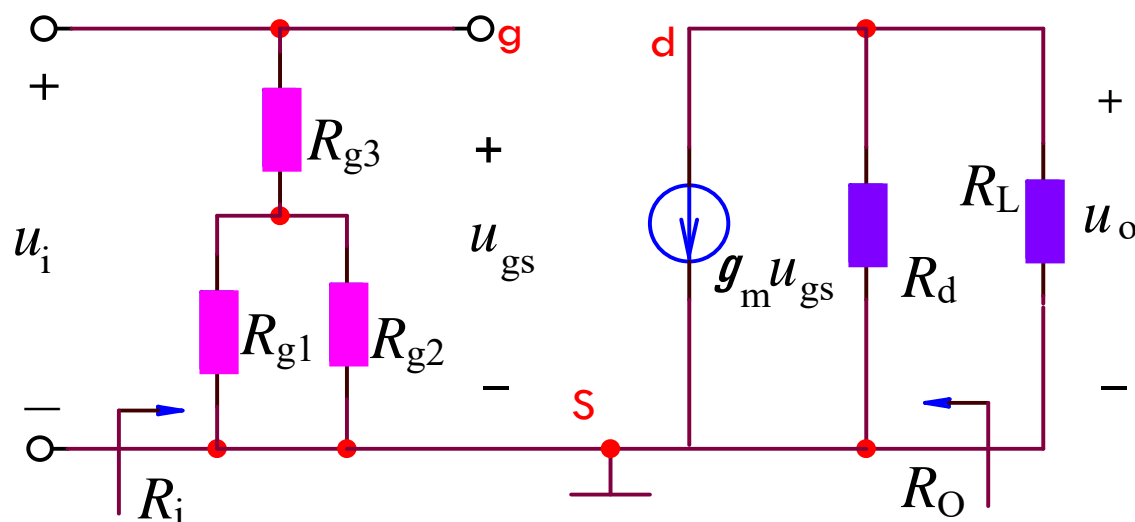
则 $A_u = \frac{u_o}{u_i} = -g_m (R_d // R_L)$

(3) 求输入电阻

$$R_i \approx R_{g3} + (R_{g1} // R_{g2})$$

(4) 求输出电阻

$$R_o \approx R_d$$



2.共漏放大电路

分析:

(1) 画交流小信号等效电路。

(2) 电压放大倍数

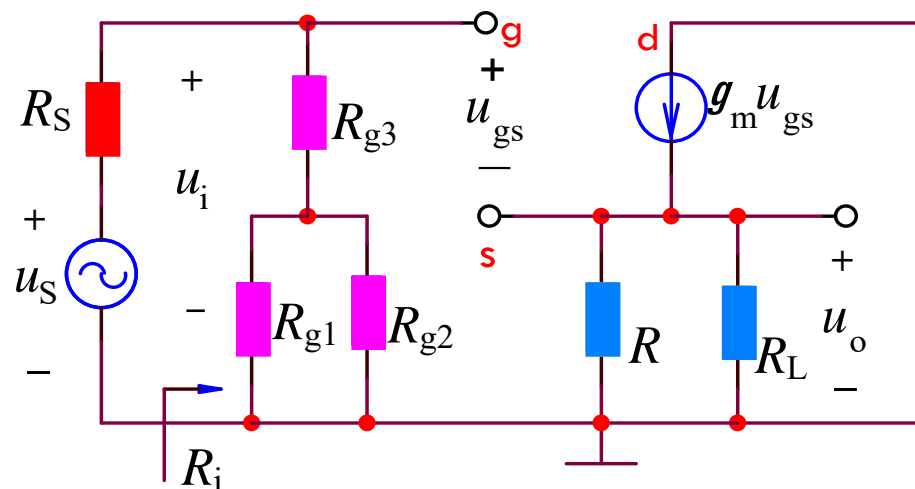
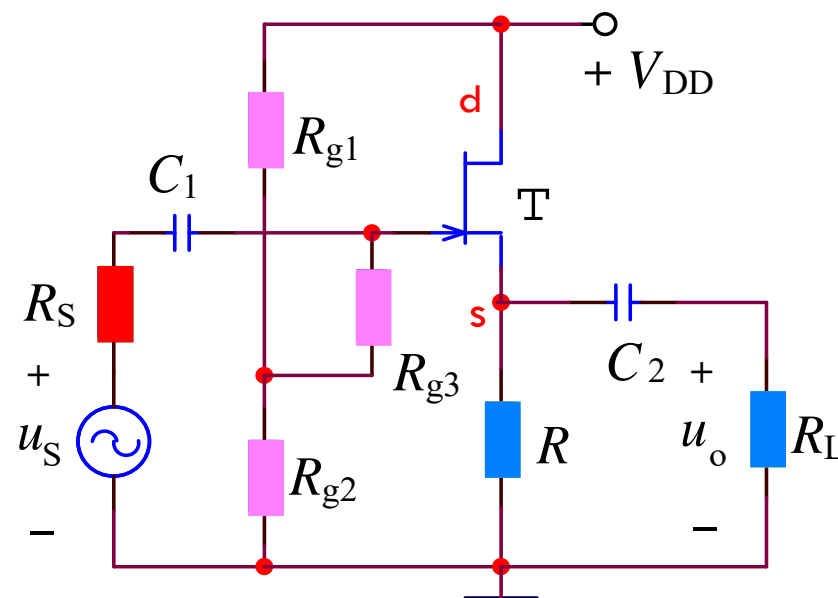
由
$$u_i = u_{gs} + g_m u_{gs} (R // R_L)$$

$$u_o = g_m u_{gs} (R // R_L)$$

得
$$A_u = \frac{u_o}{u_i} = \frac{g_m (R // R_L)}{1 + g_m (R // R_L)} \approx 1$$

(3) 输入电阻

$$R_i \approx R_{g3} + (R_{g1} // R_{g2})$$



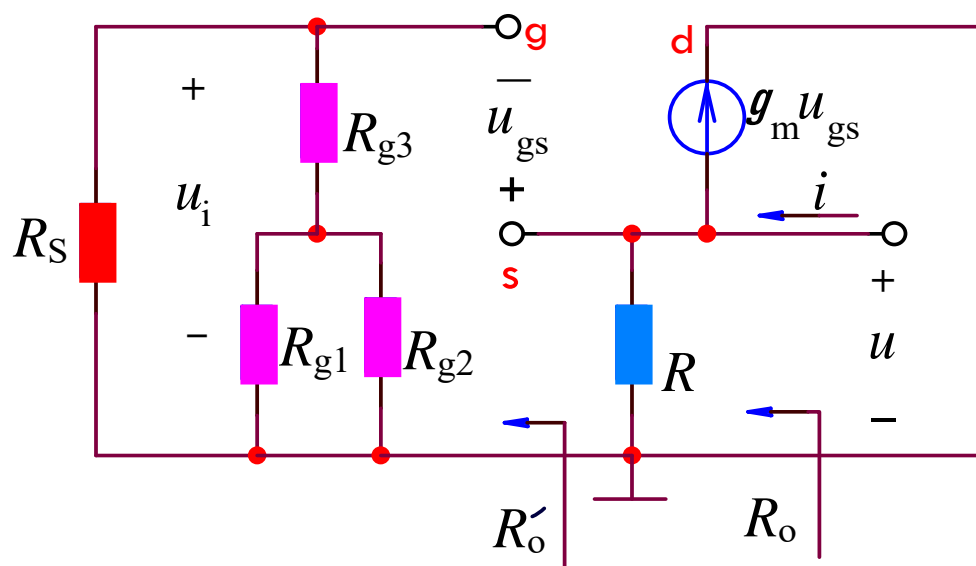


(4) 输出电阻

由图有 $i = i_R + g_m u_{gs} = \frac{u}{R} + g_m u_{gs}$

$$u_{gs} = u_o$$

所以 $R_o = \frac{u}{i} = \frac{1}{\frac{1}{R} + g_m} = R // \frac{1}{g_m}$



小结

1. FET分为JFET和MOSFET两种，工作时只有一种载流子参与导电，因此称为单极性型晶体管。FET是一种压控电流型器件，改变其栅源电压就可以改变其漏极电流。

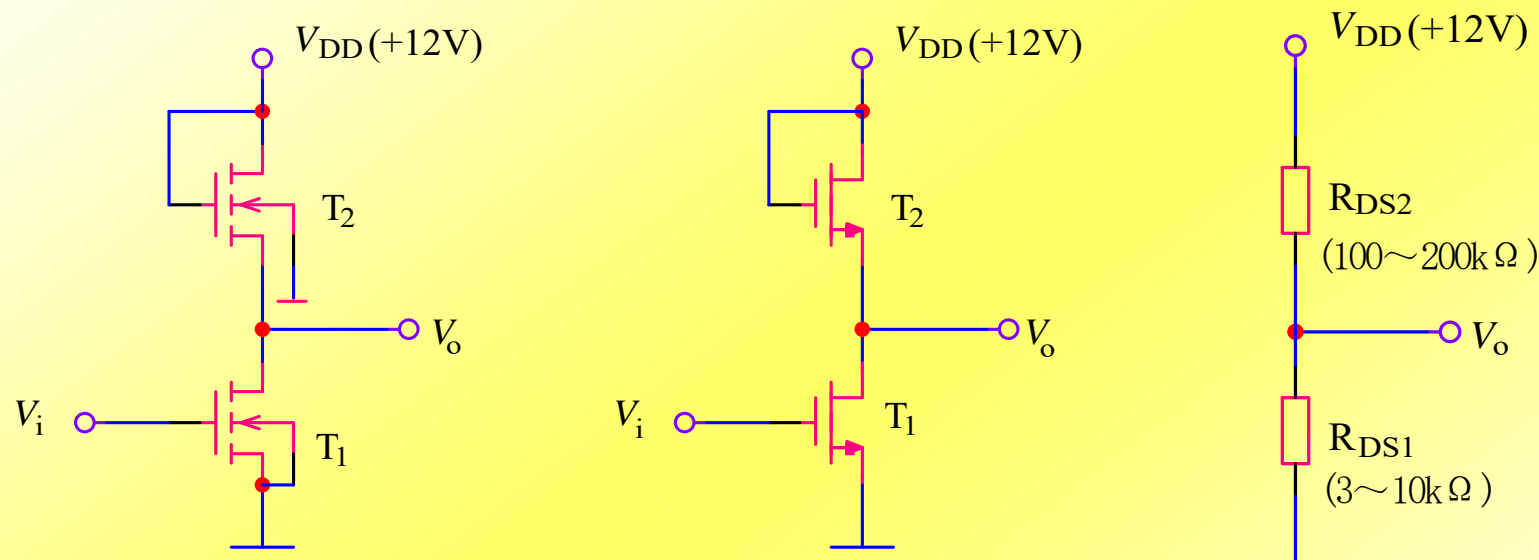
2. FET放大器的偏置电路与BJT放大器不同，主要有自偏压式和分压式两种。

3. FET放大电路也有三种组态：共源、共漏和共栅。电路的动态分析需首先利用FET的交流模型建立电路的交流等效电路，然后再进行计算，求出电压放大倍数、输入电阻、输出电阻等量。

2.3 MOS逻辑门电路

一、NMOS门电路

1. NMOS非门



逻辑关系：（设两管的开启电压为 $V_{T1}=V_{T2}=4V$ ，且 $g_{m1} \gg g_{m2}$ ）

（1）当输入 V_i 为高电平 $8V$ 时， T_1 导通， T_2 也导通。因为 $g_{m1} \gg g_{m2}$ ，所以两管的导通电阻 $R_{DS1} \ll R_{DS2}$ ，输出电压为：

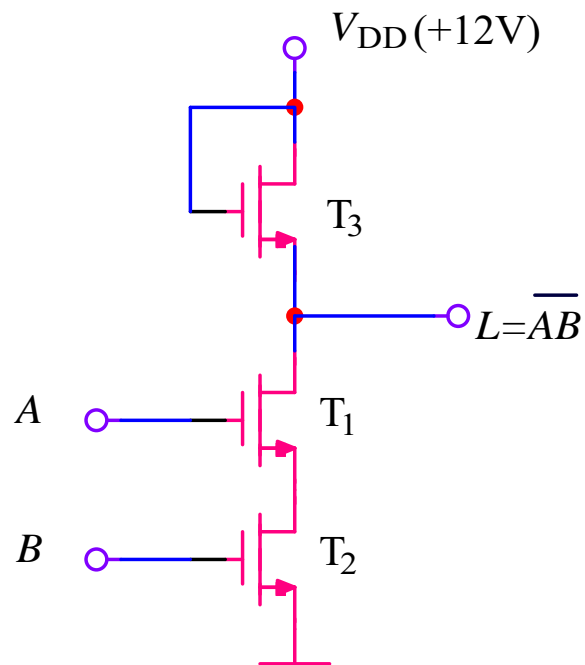
$$V_{OL} = \frac{R_{DS1}}{R_{DS1} + R_{DS2}} V_{DD} \leq 1V$$

所以输出为低电平。

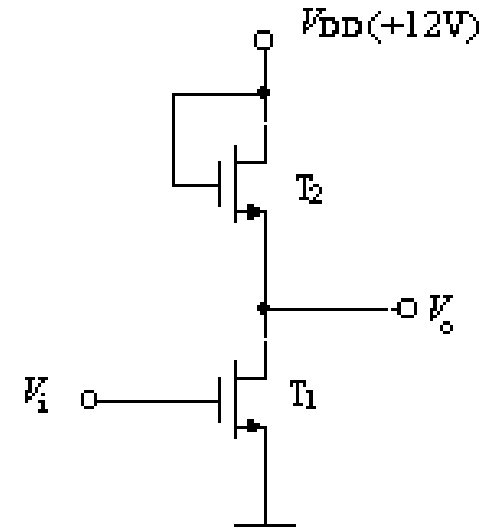
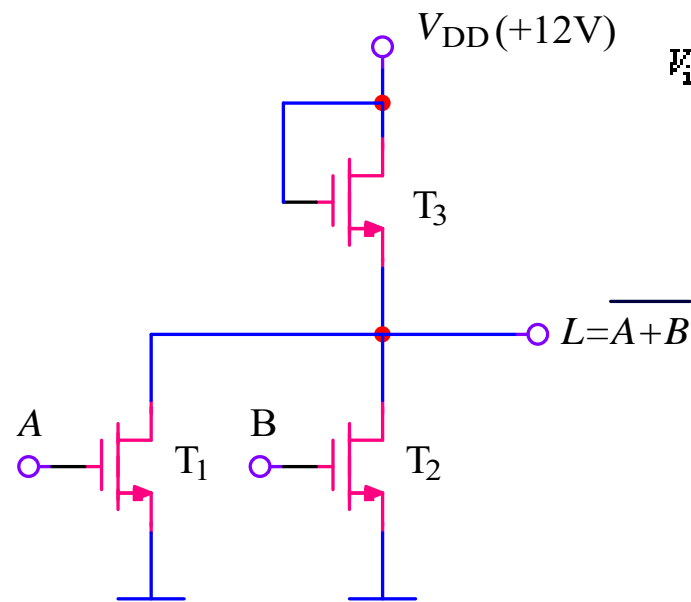
(2) 当输入 V_i 为低电平0V时， T_1 截止， T_2 导通。所以输出电压为 $V_{OH}=V_{DD}-V_T=8V$ ，即输出为高电平。所以电路实现了非逻辑。

2. NMOS门电路

(1) 与非门

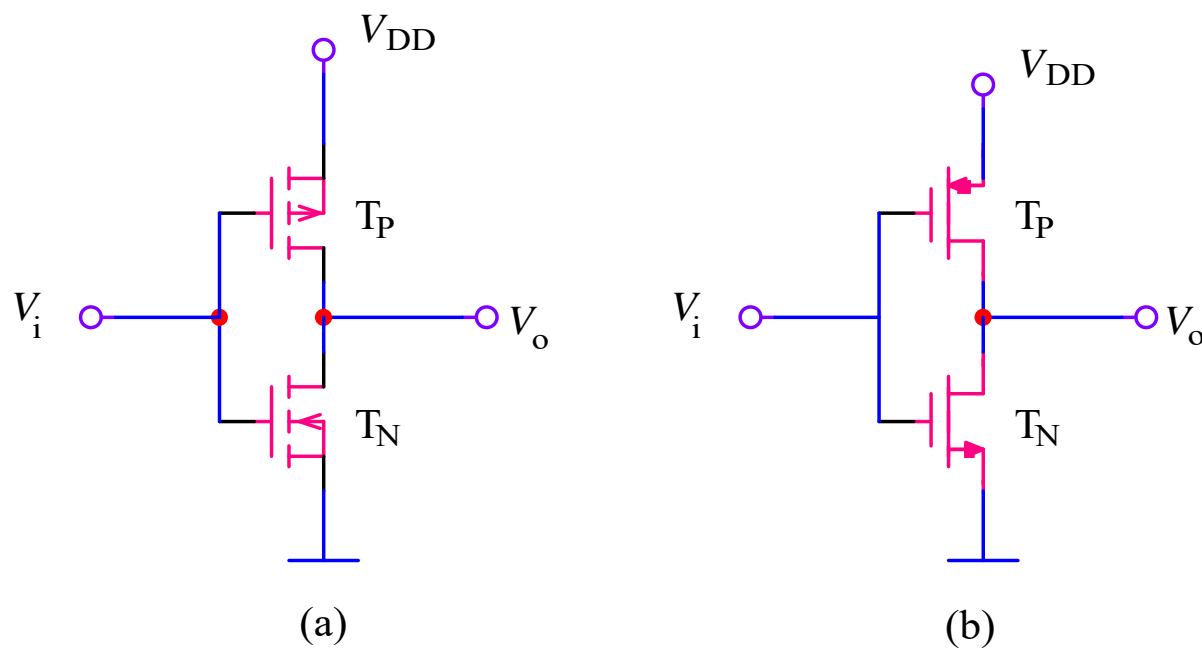


(2) 或非门



二、CMOS非门

CMOS逻辑门电路是由N沟道MOSFET和P沟道MOSFET互补而成。



1. 逻辑关系:

(设 $V_{DD} > (V_{TN} + |V_{TP}|)$, 且 $V_{TN} = |V_{TP}|$)

(1) 当 $V_i = 0V$ 时, T_N 截止, T_P 导通。输出 $V_o \approx V_{DD}$ 。

(2) 当 $V_i = V_{DD}$ 时, T_N 导通, T_P 截止, 输出 $V_o \approx 0V$ 。

2. 电压传输特性: (设: $V_{DD}=10V$, $V_{TN}=|V_{TP}|=2V$)

(1) 当 $V_i < 2V$, T_N 截止, T_P 导通, 输出 $V_o \approx V_{DD} = 10V$ 。

(2) 当 $2V < V_i < 5V$, T_N 工作在饱和区, T_P 工作在可变电阻区。

(3) 当 $V_i = 5V$, 两管都工作在饱和区,
 $V_o = (V_{DD}/2) = 5V$ 。

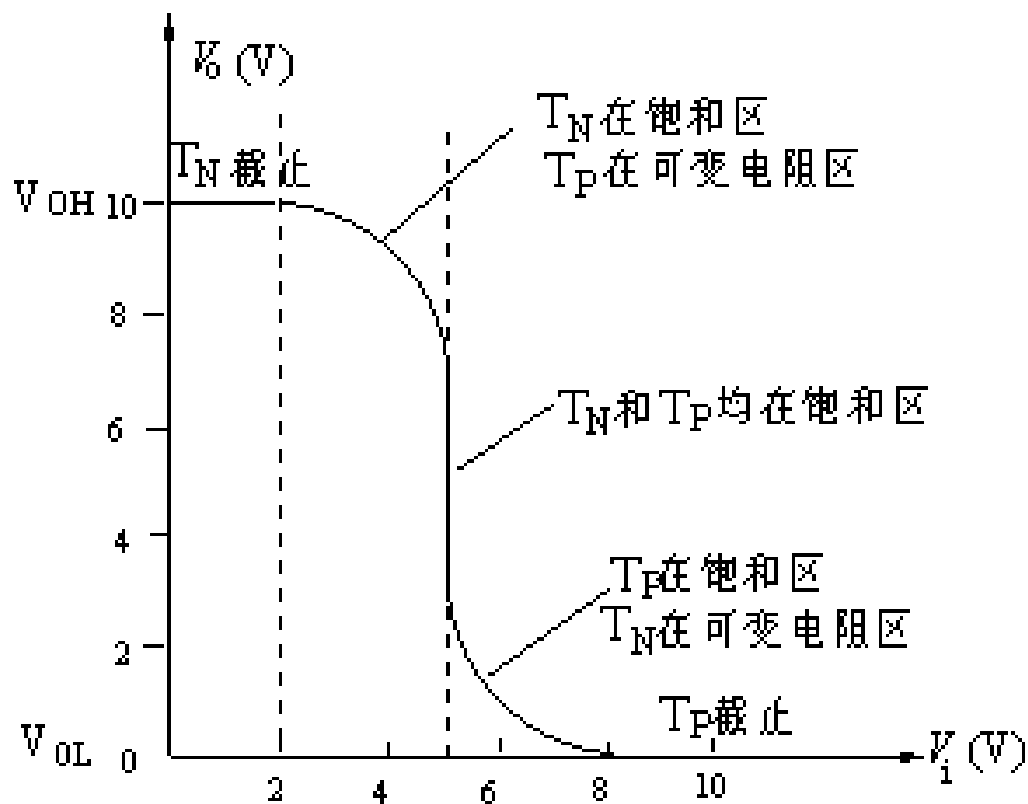
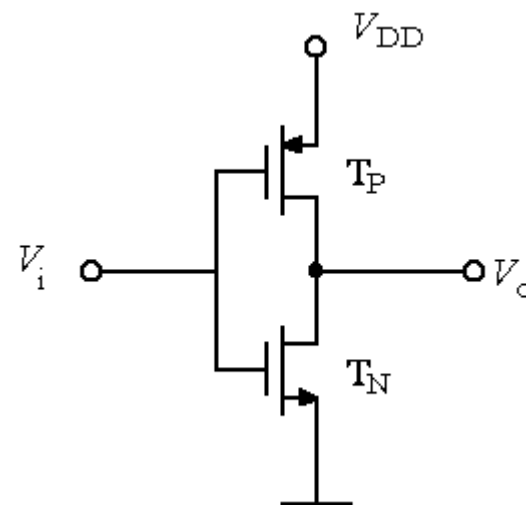
(4) 当 $5V < V_i < 8V$,
 T_P 工作在饱和区,
 T_N 工作在可变电阻区。

(5) 当 $V_i > 8V$, T_P 截止,
 T_N 导通, 输出 $V_o = 0V$ 。

可见:

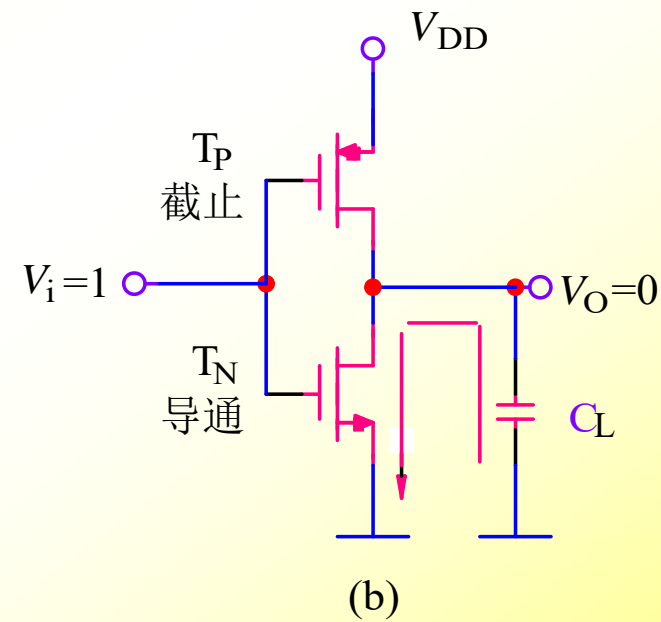
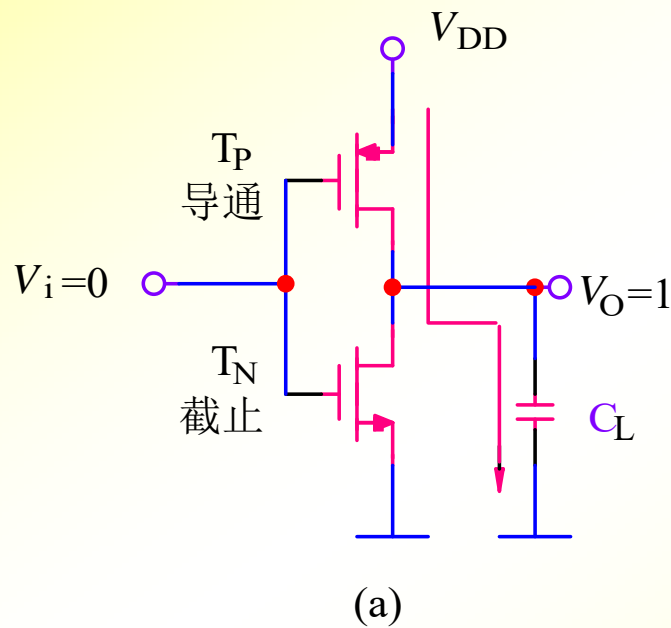
CMOS门电路的阈值电压

$$V_{th} = V_{DD}/2$$



3. 工作速度

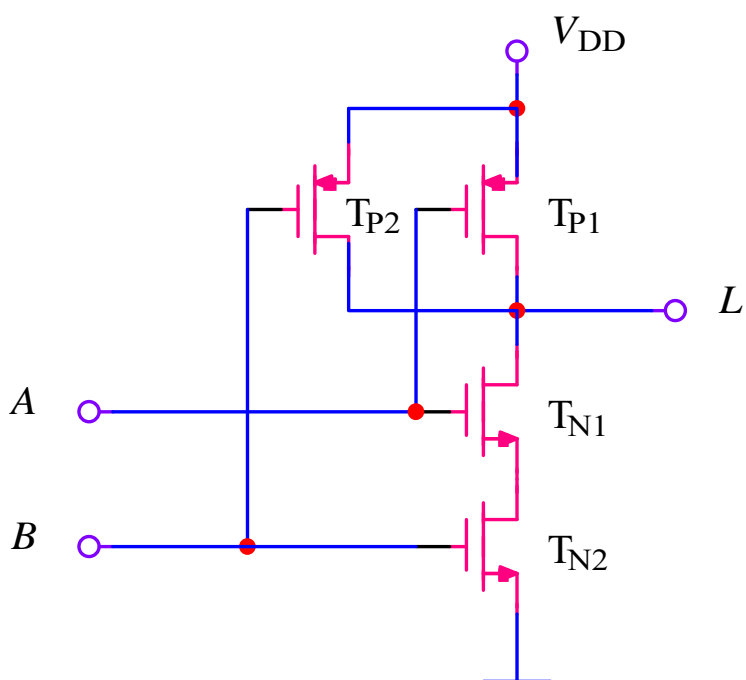
由于CMOS非门电路工作时总有一个管子导通，所以当带电容负载时，给电容充电和放电都比较快。CMOS非门的平均传输延迟时间约为10ns。



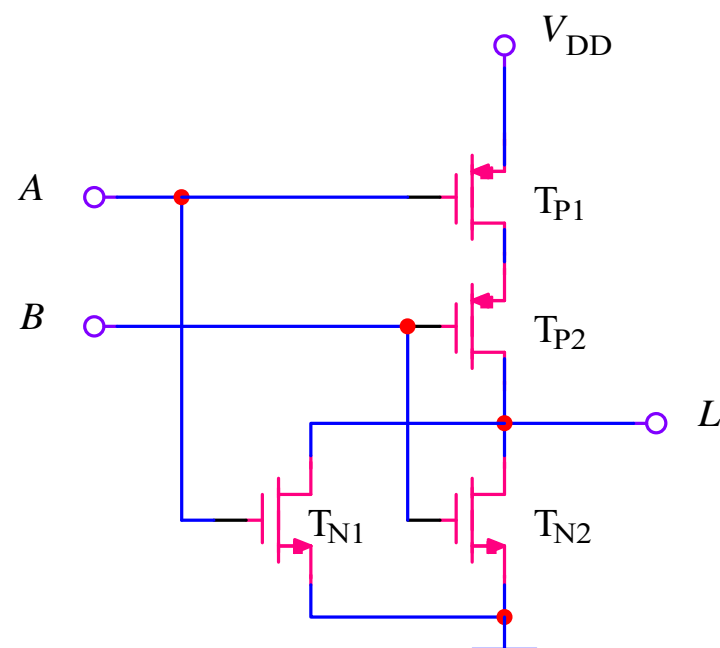
三、其他的CMOS门电路

1. CMOS与非门和或非门电路

(1) 与非门



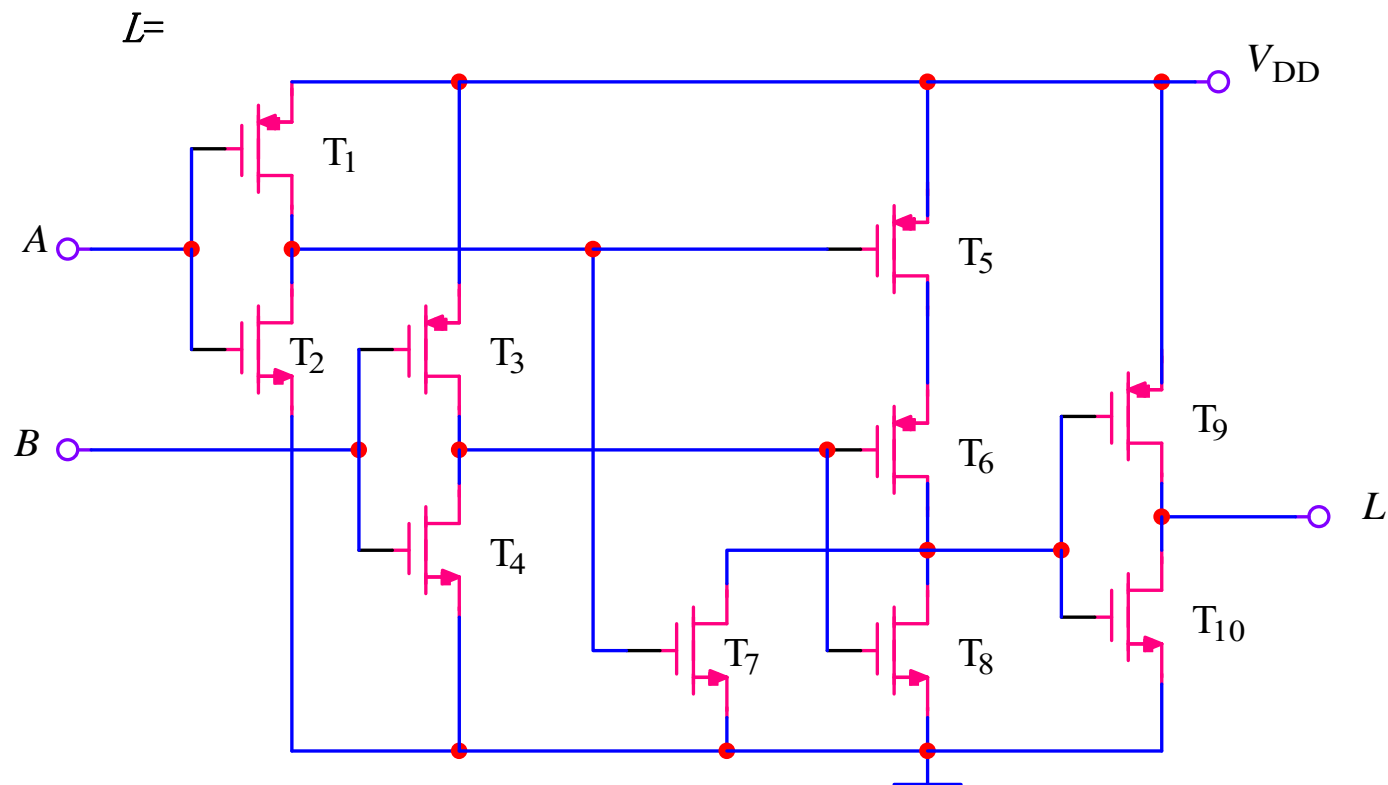
• (2) 或非门



(3) 带缓冲级的门电路

为了稳定输出高低电平，可在输入输出端分别加反相器作缓冲级。下图所示为带缓冲级的

的二输入端与非门电路。 $\overline{\overline{A + \overline{B}}} = \overline{A \cdot B}$

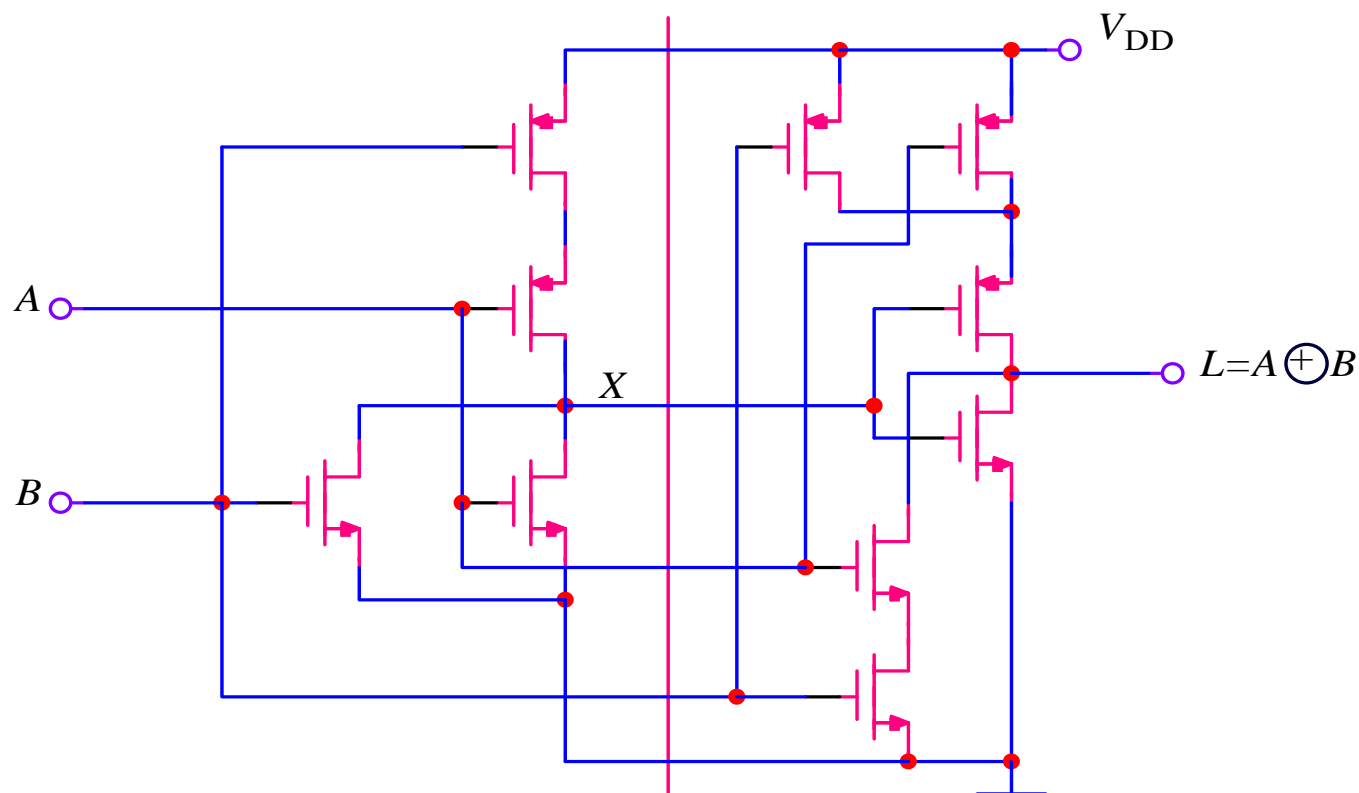


2. CMOS异或门电路

由两级组成，前级为或非门，输出为 $X = \overline{A + B}$

后级为与或非门，经过逻辑变换，可得：

$$L = \overline{A \cdot B + X} = \overline{A \cdot B + \overline{A + B}} = \overline{A \cdot B + \overline{A} \cdot \overline{B}} = A \oplus B$$



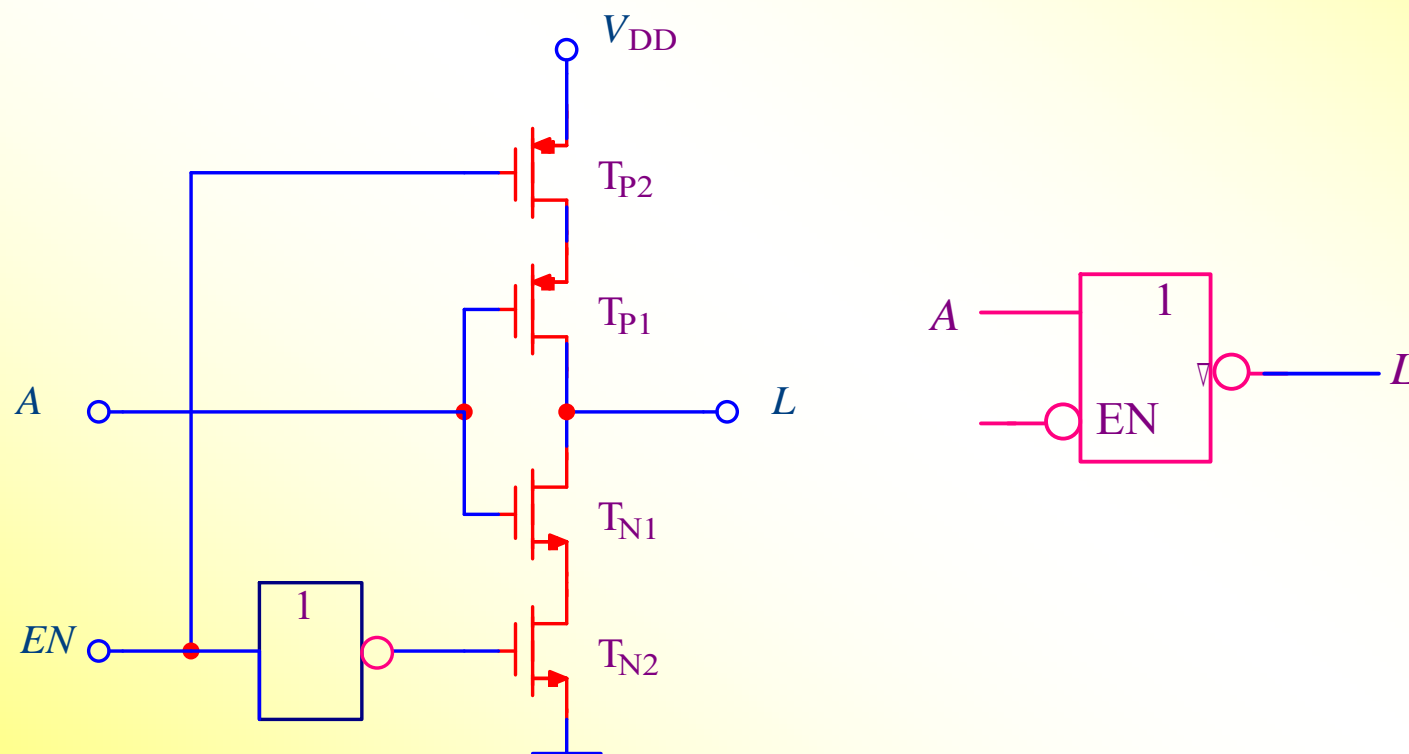
3 . CMOS三态门

工作原理:

当 $EN=0$ 时, T_{P2} 和 T_{N2} 同时导通, 为正常的非门, 输出 $L = \overline{A}$

当 $EN=1$ 时, T_{P2} 和 T_{N2} 同时截止, 输出为高阻状态。

所以, 这是一个低电平有效的三态门。

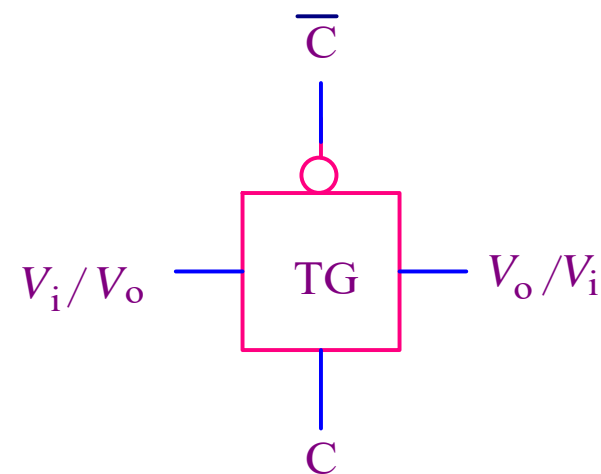
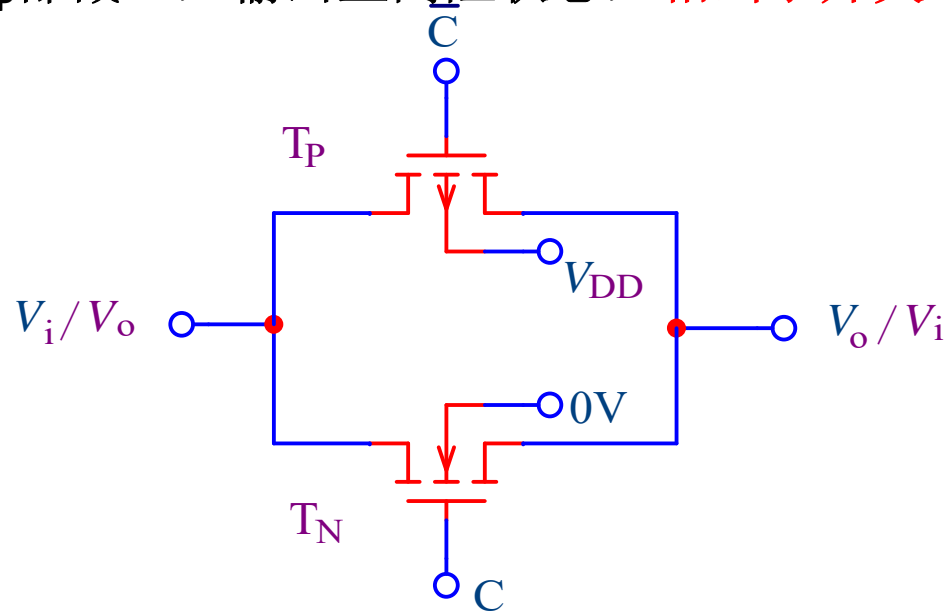


4. CMOS传输门

工作原理：（设两管的开启电压 $V_{TN}=|V_{TP}|$ ）

（1）当C接高电平 V_{DD} ， \overline{C} 接低电平0V时，若 V_i 在 $0V \sim V_{DD}$ 的范围变化，至少有一管导通，相当于一闭合开关，将输入传到输出，即 $V_o = V_i$ 。

（2）当C接低电平0V， \overline{C} 接高电平 V_{DD} ， V_i 在 $0V \sim V_{DD}$ 的范围变化时， T_N 和 T_P 都截止，输出呈高阻状态，相当于开关断开。



四、CMOS逻辑门电路的系列及主要参数

1. CMOS逻辑门电路的系列

- (1) 基本的CMOS——4000系列。
- (2) 高速的CMOS——HC系列。
- (3) 与TTL兼容的高速CMOS——HCT系列。

2. CMOS逻辑门电路主要参数的特点

- (1) $V_{OH(min)} = 0.9V_{DD}$; $V_{OL(max)} = 0.01V_{DD}$ 。

所以CMOS门电路的逻辑摆幅（即高低电平之差）较大。

- (2) 阈值电压 V_{th} 约为 $V_{DD}/2$ 。

- (3) CMOS非门的关门电平 V_{OFF} 为 $0.45V_{DD}$ ，开门电平 V_{ON} 为 $0.55V_{DD}$ 。因此，其高、低电平噪声容限均达 $0.45V_{DD}$ 。

- (4) CMOS电路的功耗很小，一般小于1 mW/门；

- (5) 因CMOS电路有极高的输入阻抗，故其扇出系数很大，可达50。