

个人简历

基本信息

姓名:	赵志远	出生日期:	2000. 11. 29
性别:	男	政治面貌:	共青团员
电话:	(+86) 150-5608-7685	邮箱:	15056087685@163.com
研究兴趣:	人工智能芯片 计算机体系结构 SoC FPGA硬件加速		

教育经历

2020. 9 - 2023. 6	中国科学技术大学	GPA: 3. 59/4. 30	集成电路工程 硕士(推免)
导师: 鲁华祥研究员 陈刚副研究员			一等学业奖学金(2次)
2016. 9 - 2020. 6	合肥工业大学	GPA: 3. 29/4. 30	集成电路设计与集成系统 本科
相关课程: 数字集成电路分析与设计 计算机组成与结构 微处理器设计实验 FPGA应用设计与测试			

科研项目

2022. 5 - 2023. 6	《轻量级神经网络硬件加速器研究与实现》- 中科大	硕士(毕设)
<ul style="list-style-type: none">针对现有加速器片外访存量高、计算效率较低的问题, 提出混合数据流流水线结构硬件加速器针对计算引擎片上带宽供给不足的问题, 提出流水线结构友好的自适应带宽计算引擎针对加速器资源映射不均衡、部署效率较低的问题, 提出基于资源感知的网络部署算法在 ZC706 开发板部署 ShuffleNetV2\times0. 5(41MOPS, 1. 4MB)、ShuffleNetV2\times1. 0(146MOPS, 2. 3MB) 与 MobileNetV2(300MOPS, 3. 4MB) 网络, 主频 200MHZ, 帧率分别达到 6492、1771 与 886FPS与现有加速器相比, 本加速器单个 DSP 吞吐率提升 50%, 能效提升 2. 3 倍, 片外访存降低 92%		
2022. 1 - 2022. 12	《量子光纤通信项目》- 中科院半导体所 & 北京量子院	硕士
<ul style="list-style-type: none">基于 Microblaze 搭建 SOC, 负责控制与数据调度, 通过 Aurora8b/10b 协议进行 FPGA 板间数据通信设计并实现 SHA1 与 SM3 加密算法 IP, 支持口令加密和口令破解两种模式, IP 吞吐率达 10GB/s自研基于 UDP 和 TCP 的千兆以太网硬件协议栈, 仅消耗 2k LUT, 速度 990Mb/s(UDP) 700Mb/s(TCP)		
2021. 7 - 2021. 10	第三期《一生一芯》- 中科院计算所	硕士
<ul style="list-style-type: none">基于 RV64I 指令集设计五级流水线 CPU, 并封装为 AXI4 接口, 支持中断异常, 可运行 RT-Thread OS采用 2bit 饱和分支预测器, 支持数据前递和指令预取, IPC 达 0. 68, 通过 FPGA 进行板级验证使用 DC 对 CPU 进行综合并评估优化关键路径, 基于 SMIC 110nm 工艺流片(5%名额), 面积 0. 256mm²		
2019. 2 - 2020. 6	《基于RISC-V处理器与FPGA加速的车牌识别系统》- 合工大	本科(毕设)
<ul style="list-style-type: none">基于开源 RISC-V 核 Picorv32 搭建 SOC, 编写 Makefile 和 Python 脚本实现 C 到机器码的转换存储使用 TensorFlow 完成车牌识别网络的训练, 基于 Numpy 进行前向传播和权值量化, 识别准确率 100%实现基于 OV5640 摄像头图像采集、MIG DDR 存储、VGA 显示的视频实时显示系统, 帧率达 30FPS		
2018. 6 - 2020. 5	《基于嵌入式微控制器的火灾检测系统》- 合工大	本科
<ul style="list-style-type: none">带领 5 人团队完成基于温湿度、烟雾浓度、CO₂ 浓度等参数对火灾情况进行实时判断的检测系统基于 Python 编写上位机程序、搭建 LSTM 神经网络, 在上位机程序中绘图展示、处理并保存数据该国家级大学生创新创业项目结题成绩良好, 发表一篇论文于《中国科技论文在线》		

工作实习

2023.7 - 至今	百度昆仑芯科技有限公司	芯片设计及架构工程师
-------------	-------------	------------

- 负责 XPU 中 SDNN 模块的 RTL 集成, 分析综合/后端报告, 基于模拟器生成定向测试用例
- 负责 XPU 中 EW 子系统的设计与优化, 该模块用于高性能实现向量的非线性函数运算与元素级操作
- 22 年秋招获得百度、华为、大疆、地平线、比特大陆、蔚来、新华三、浪潮等公司 offer

2019.8 - 2020.1	上海禾赛光电科技有限公司	FPGA 工程师 (实习)
-----------------	--------------	---------------

- 设计激光雷达车规码盘模块用于计算激光雷达的角度和转速, 通过角度差值提升输出精度
- 通过 CPLD 进行 IO 拓展, 设计 APB 总线 slave, 文档编写等, 实习评价优秀, 获得转正 offer

论文

A Novel Skip Connection Structure in Transformer

Xu X, Zhao Z, et al. 2022 IEEE 2nd International Conference on Software Engineering and Artificial Intelligence (SEAI). IEEE, 2022: 83-87.

一种针对轻量级网络硬件友好型量化的低比特训练后量化算法 (under review)

李吉星, 戴本哲, 赵志远, 等. 西安电子科技大学学报, 2023

基于嵌入式微控制器的火灾检测系统

刘士兴, 赵志远, 等. 中国科技论文在线, 2020

专利

-
- 赵志远, 等. 一种轻量级神经网络加速器[P]. (申请号: 202210529030.6)
 - 赵志远, 等. 基于流水线结构加速器的自适应带宽计算引擎[P]. (申请号: 202210529030.6)
 - 赵志远, 等. 基于 FPGA 的低资源开销 TCP/IP 协议栈[P]. (申请号: 202210529030.6)
 - 乔瑞秀, 陈刚, 赵志远, 等. 多通道稀疏数据的预处理装置及方法[P]. (申请号: 2023107603475)

专业技能

-
- 熟练掌握 Verilog、Systemverilog, 实现多种总线协议及功能 IP, 有时序分析及 PPA 优化经验
 - 掌握 Python、Makefile、Git、Latex 与 C 语言, 熟悉 Tcl、Shell、Linux OS 与 RISC-V 汇编语言
 - 熟练使用 Vivado, 有 Design Compiler、VCS、Verdi、Verilator、Modelsim 等 EDA 软件使用经验

奖项证书

2019.8	全国大学生集成电路设计创新创业大赛	全国二等奖 华中赛区一等奖
2018.7	大学生英语六级	通过
2018.7	合肥工业大学电子设计竞赛	一等奖
2018.5	安徽省嵌入式系统与单片机应用技能大赛	一等奖
2018.3	全国计算机等级考试三级嵌入式系统	通过
2017.10	合肥高铁南站志愿者	组长