|  |  |  |  |
| --- | --- | --- | --- |
| Название | Назначение | Направление | Разрядность |
| CLK\_I | Тактовый сигнал | IN | 1 бит |
| RST\_I | Сигнал сброса | IN | 1 бит |
| ADR\_O | Выходная шина адреса | OUT | 16 бит |
| ADR\_I | Входная шина адреса | IN | 16 бит |
| DAT\_I | Выходная шина данных | IN | 16 бит |
| DAT\_O | Входная шина данных | OUT | 16 бит |
| //WE\_O |  |  |  |

Внешние сигналы процессора согласно с шиной wishbone