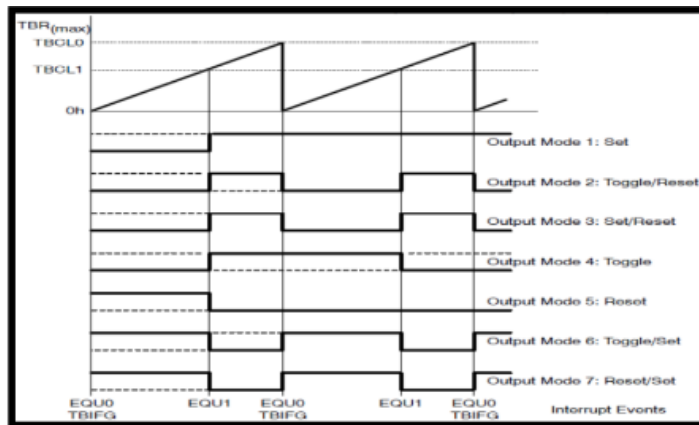


## שאלות תיאורטיות:

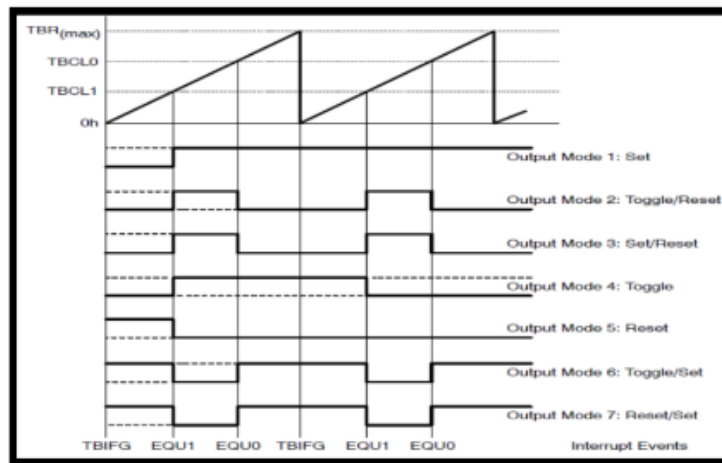
### חלק 1- טיימרים

1. Basic timer הוא טיימר המאפשר פעולה בסיסית של יצירת פסיקה באופן מחזורי בתדר הניתן לתכנות  
Timer B הוא טיימר מורכב יותר ומשמש לצורך של: יצירת פסיקות באופן מחזורי לפי רצוננו, עירור מחזורי ממצב שינה, ספירת עליות/ירידות באות דיגיטלי, יצירת PWM בתדר DCI הניתנים לתכנות.
2. אופן capture : לכידת ערך הטיימר TBR ברגיסטר TBCCRx בהינתן טריגר מאות חיצוני, הלכידה גוררת בקשה לפסיקה.  
אופן compare: מטרתה ליצור אותות PWM במוצאי רגל הבקר וליצירת פסיקות במרווחי זמן נדרשים. כאשר ערך הטיימר TBR יגיע לערך רגיסטר TBCCRx ישנה בקשה לפסיקה מה שגורם לאות המוצא להוציא אות PWM.
3. מטרתה היא ליצירת אותות PWM ב8 אופני פעולה שונים יתרונה שבעזרתה ניתן לעקוב אחר הטיימר.
4. \*שיטה 1: נחבר את השעון החיצוני בכניסת TBCLK של הטיימר הבסיסי. נעבוד במוד מנייה כאשר נמנה את כמות עליות השעון הפרק זמן של שניה אחת על ידי אחד הטיימרים הפנימיים אשר יקבל פסיקה בכל שנייה. בכניסה ניתן  $3=CCISX$  ונשמור את הערך טיימר ונחסר עם ערך הטיימר לאחר שנייה בו ניתן  $2=CCISX$ , החיסור יהיה זמן המחזור.  
\*שיטה 2: נחבר את השעון חיצוני לGPIO ונשתמש בה בתור Input. נקבל פסיקה בכל עלית שעון שבה נקדם את המונה ב1. נשתמש בטיימר פנימי כך שתתקבל פסיקה כל שנייה, מפני שתדר זה מספר המחזורים בשנייה, כמות עליות השעון שנמנה במונה הוא התדר שעון.  
\*שיטה 3: נרצה להשתמש בשעון החיצוני כשעון פנימי capture mode בטרירג של עליית שעון. נחשב את ההפרש בין שתי עליות שעון עוקבות וזה יהיה הזמן מחזורי מפני שהזמנים תלויים בשעון הפנימי נרצה למנות את מספר מחזורי שעון פנימיים בחלון זמן של השעון החיצוני. לכן ניקח שעון פנימי בתדר גבוהה וזה SMCLK ונחשב כך:  
$$f_{EXTCLK} = f_{TBCLK} = \frac{f_{SMCLK}}{N_{SMCLK}}$$
  
נחשב את מספר מחזורי השעון הפנימי לפי מספר הפעמים שהגיע overflow ועוד ההפרש בין מחזורי השעון בין העליות מערכי הרגיסטרים בcaptured.
5. כדי להגיע לפסיקה פעם בשנייה זמן המחזור של הפסיקות צריך להיות שנייה וידוע כי שעון ACLK סופר  $2^{15}$  סייקלים בשנייה שזה התדר שלו ולכן כדי להגיע לשנייה בין כל פסיקה נרצה שכאשר הטיימר יגיע לאותו ערך יהיה פסיקה ולכן  $TBCCR0=2^{15}$
6. ישנם שני וקטורי פסיקה:  
\*TIMERB0\_VECTOR הקשור לבקשת פסיקה עקב דגל CCIFG (בTBCCTL0) הקשור לרגיסטר TBCCR0  
\*TIMERB1\_VECTOR הקשור לבקשת פסיקה עקב דגל CCIFG (בTBCCTL1-TBCCTL6) הקשור לרגיסטרים TBCCR1-TBCCR6  
בנוסף וקטור זה משמש עבור דגל TBIFG הקשור לפסיקה של הטיימר עצמו (רגיסטר TBR)
7. קיימים 3 אופנים להפקת אותות PWM כאשר בכל מצב קיימים 7 אופני מוצא שונים המוגדרים בהתאם לאופן הפקת האותות- Set, Toggle/Reset, Set/Reset, Toggle, Reset, Toggle/Set, Reset/Set  
Reset, Toggle/Set, Reset/Set:

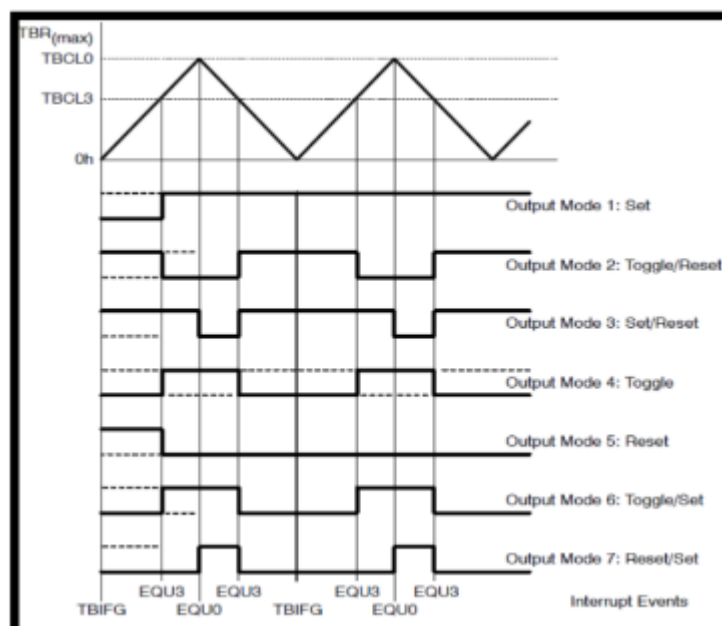
\*אופן מנייה UP MODE



\*אופן מנייה continuous Mode



\*אופן מנייה mode down\up



## חלק 2-ADC

1. 4 מקורות:  
2<sup>15</sup>Hz -ACLK  
5MHz -ADC12OSC  
2<sup>20</sup>Hz -SMCLK  
2<sup>20</sup>Hz -MCLK  
השעון קובע את משך זמן פעולת הדגימה ומשך זמן פעולת ההמרה, תורמים בשינוי הקצב לקצב הרצוי.
2. כאשר הביט SAMPCON הוא 1 מתבצעת דגימה וישנן 2 שיטות למשך הדגימה:  
\*SHP=0: אות SHI שולט באופן ישיר על אות SAMPCON ומגדיר את משך זמן הדגימה  
\*SHP=1: אות SHI משמש כטריגר וקובע את משך הדגימה ל  $n \cdot \text{ADC12CLK}$  כאשר n נקבע על ידי הביטים: SHT0 – SHT1. אם SHI MSC=0 מהווה טריגר לדגימה בודדת וכאשר הוא 1 אות SHI מהווה טריגר לדגימה הראשונה ושאר הדגימות נעשות באופן אוטומטי מיד לאחר סיום המרת הדגימה הקודמת
3. 4 אופני עבודה של מודל ADC12 הינם:  
דגימה בודדת של הערוץ - Single-channel (00)  
נשתמש בביט ADC12SC מהווה טריגר לביצוע הדגימה, בודדת. פסיקה ידנית.  
כאשר SHS < 0, נכבה ונדליק את ביט ENC בין המרה והמרה  
לעצירת פעולת הדגימה (לאחר שהמרת הדגימה האחרונה הושלמה) נוריד את ENC ל-0.  
כאשר נרצה לדגום כמה דגימות בודדות לאות האנלוגי- כמו מציאת נקודות עליו
- דגימה מחזורית של הערוץ (repeat-single-channel) (10)  
נדגום את אותו ערוץ בצורה מחזורית. כך שנפעיל את טריגר הדגימה פעם אחת, ולאחר מכן כל סוף דגימה תפעיל טריגר לתחילת הדגימה הבאה באופן אוטומטי.  
כאשר נרצה שבאופן מחזורי להכניס את הערך שנקבל בכל מרווח לזמן לרגיסטר נגיד לשימוש בהבהוב לדים.
- דגימה בודדת של מספר ערוצים באופן טורי (sequence) (01)  
באופן אינטואיטיבי, מתקיימת דגימה בודדת כמו בסעיף א', על מספר ערוצים באופן טורי.  
לאחר שהמרת הערוץ האחרון תסתיים יתבצע עצירה.  
כאשר נרצה לדגום סדרה בודדת לפעם אחת לדגום נקודות לערוצים שונים.
- דגימה מחזורית של מספר ערוצים באופן טורי ((sequence-repeat) (11)  
שילוב של ב' ו-ג', אך כאשר מדובר על דגימה של סדרת ערוצים, נכתוב מספר ברגיסטר המקושר לערוץ הראשון בסדרה.  
וברגיסטר המקושר לערוץ האחרון, נעלה את ביט EOS ל-1. במקר זה המצביע יתקדם באופן אוטומטי לפי סדר הרגיסטרים, וכשיגיע לרגיסטר המקושר לערוץ האחרון, יתחיל את הסדרה מהתחלה.  
כאשר נרצה שבאופן מחזורי להכניס את הערך שנקבל בכל מרווח לזמן לערוץ נגיד לשימוש ליצירת אות משולש.
4. ADC12IV הוא רגיסטר אשר מאוחסנים בתוכו 18 ערכים שונים המתאימים ל18 מקורות הפסיקה לפי העדיפות. את ערך הרגיסטר נוסף ל-PC בפקודה הראשונה בווקטור הפסיקה ונייעל את ההגעה לשורות קוד המתאימות לאותו מקור פסיקה. זה מייעל את הזמן בכך שאנחנו לא בודקים מה הדגל שהורם אלא ישר עוברים לשורות קוד המתאימות לו.
5. ישנם שני אופני הצגה עבור ערך ההמרה של DAC12  
-ייצוג חיובי  
-ייצוג לפי המשלים ל2<sup>12</sup>  
נבחר את אופן הייצוג המתאים לטווח שידוע לנו עבור Vmax-Vmin.

6. רזולוציה היא המרחק בין שני רמות מתח, כלומר לכמה רמות מתח שונות נחלק את הטווח שבין  $V_{min}$  ל  $V_{max}$   
 הרזולוציה תלויה במספר הביטים בהם נשתמש ברגיסטר, DAC12\_dat אותו ניתן לקנפג ל- 8 או 12 ביט, ע"י ביט RES ברגיסטר בקרה של DAC12
7. מוצא מתח ה DAC12 באופן תיאורטי נע בין מתחי הרפרנס התחתון והעליון. במצב המעשי ישנה סטייה (חיובית / שלילית) כך שמתח מוצא DAC12 לא מתנהג כך ולכן מצב זה מצריך כיול חומרה. במודול DAC12 ישנו מנגנון כיול עצמי לכיול היסט המתח כך שגרף המוצא ביחס לערך רגיסטר DAC12\_0DAT יהיה בשיפוע 1 וללא היסט.
8. ההבדלים הם:  
 \* ב ADC10 תמיד נעבוד באופן  $SHP = 1$   
 \* זמן ההמרה קבוע בשניהם ושווה  $m+1$ , כלומר ב 10 הוא 11 מחזורים וב- 12 הוא 13 מחזורים (m מספר הביטים).  
 \* ב- ADC10 יש רגיסטר זיכרון אחד בלבד, אך אנו עובדים ישירות מול הזיכרון (RAM / FLASH) במודל זה.  
 \* ב ADC10 קיים DTC שאם  $ADC10DTC1 \neq 0$  יש בקשה לפסיקה רק בהעברת בלוק דגימות שהוגדר מראש לזיכרון / שני בלוקים / באופן continuous / דגימה בודדת.

#### דיאגרמת מצבים:

