数字逻辑实验

《实验四、无符号数的除法器设计》检查表

姓	名		班级		学号			
实验题目			四、无符号数的除法器设计					
检查时间					成绩			
实验内容			检查内容		检查结果			检查人签字
实验内容	(1) 四位除法器设计		电路规范性					
			设计合理性					
	(2) 32 位除法器设计		电路规范性					
			设计合理性					
实验结果记录	电路	输入1(16进制) 输入 2 (16 进制) 输出 (16 进制)		 Ł制)			
	Div4	$n_2=0\times E$	d=0×	9	quot=	rem=		
	Div4	$n_2=0\times E$	d=0×	0	quot= rem=			
	Div32	n=0×019ABEF1	d=0×	00004EF1	quot= rem=			
	Div32	n=0×A0504EF1	d=0×019ABEF1		quot= rem=			

检查说明:

- 1. 电路规范性检查主要检查电路中是否出现毛刺较多,线路连接不合理,多余引脚以及封装不符合规范问题。
- 2. 电路设计合理性检查(1)电路功能是否满足要求;(2)电路是否达到最简;(3)电路运行是否存在 bug(4)是否能够正确回答设计问题等。

评分人签字: