

Logic Design Lab Report: Week 2

2013-11826 임주경

1. Introduction

Bread board에 pull-up 과 pull-down resistor를 설치하여 LED를 통해 결과를 관찰한다. 논리 게이트를 이용하여 half adder를 구성해본다. 추가로 full adder도 구성해보고, 논리 회로 과제를 통해 논리 회로를 이해한다. 납땜을 연습하며 납땜 도구에 대해 이해한다.

2. Implementation

과제 1의 full adder는 두개의 half adder와 OR게이트를 연결해 구현한다.

과제 2에서 직접 학번 모양으로 납땜하고, wire들을 연결하는 연습을 해본다. 추가로 vacuum pump를 사용해 de-soldering도 연습해본다.

과제 3, 4의 게이트는 NOT, AND, OR게이트로만 이루어져 있다. 이 회로의 truth table을 작성하고, 같은 결과가 나오며 1개의 NOT, 2개의 AND, 1개의 OR게이트로 이루어진 회로를 직접 구성해본다.

3. Result

Q1. Implement a full adder on breadboard.

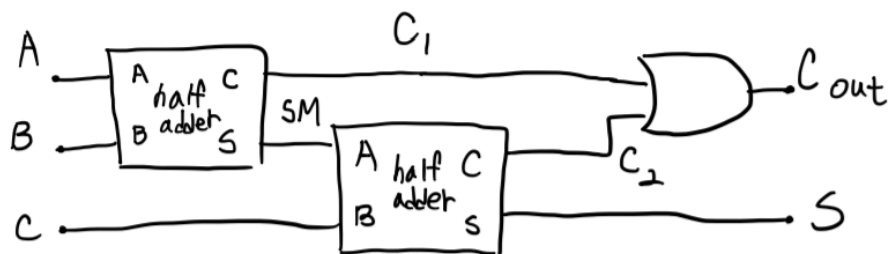
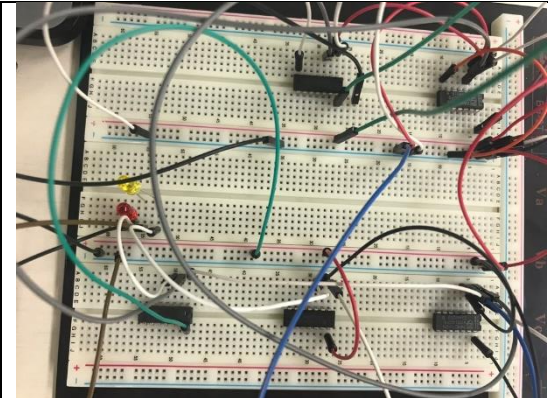


그림 1. Full adder circuit diagram

실습에서 구현한 half adder 두개와 OR 게이트를 연결하여 full adder를 구성하였다. Output에서 S에는 노란색 LED를 연결하고, C out에는 빨간색 LED를 연결하였다. 결과 사진과 Truth table은 아래의 표와 같다.

결과 사진	Input			Output	
	A	B	C	S	C out



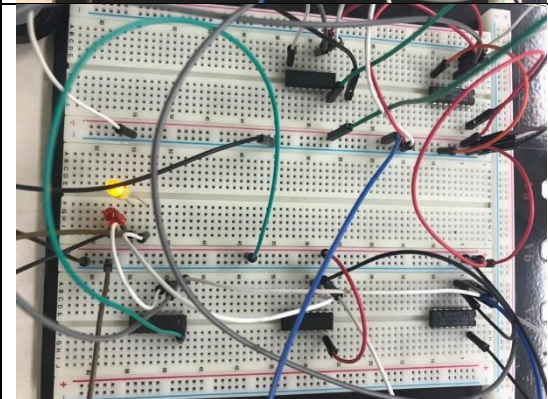
0

0

0

0

0



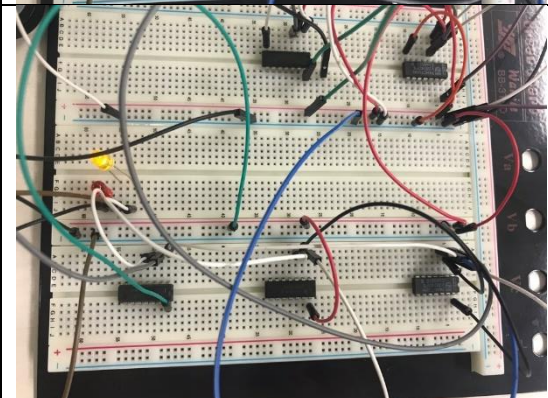
0

0

1

1

0



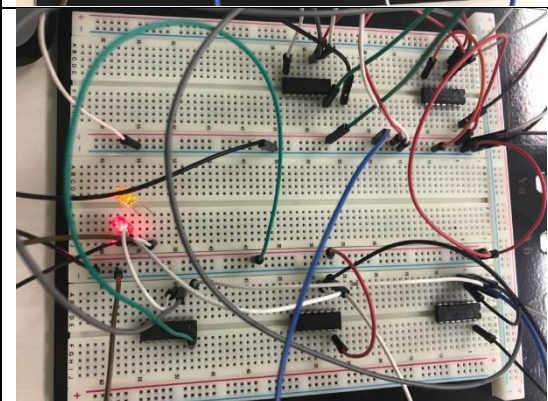
0

1

0

1

0



0

1

1

0

1

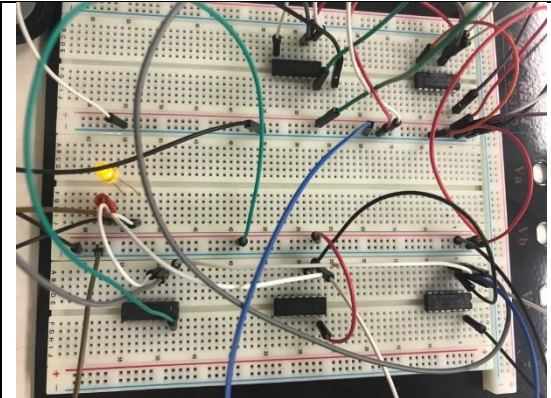
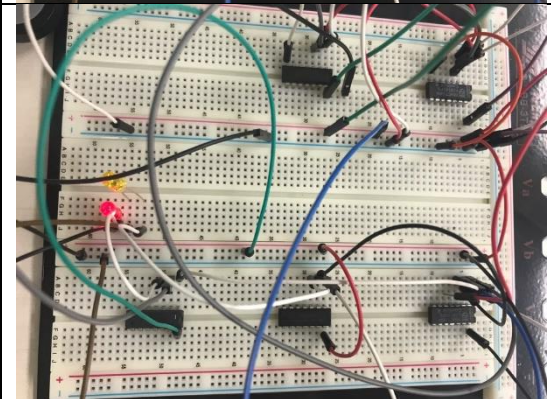
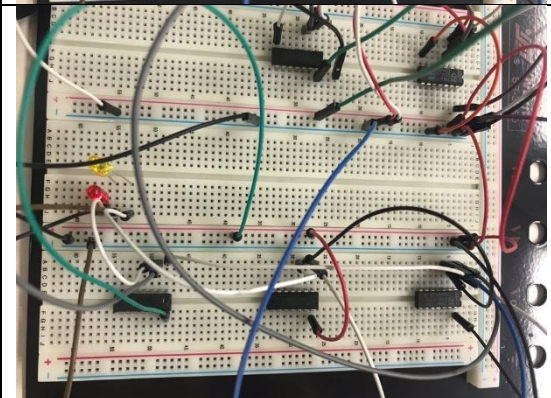
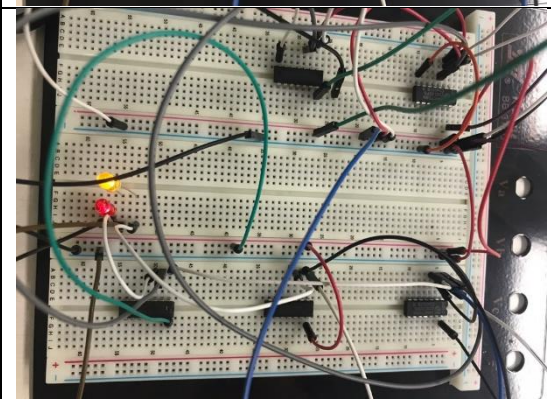
	1	0	0	1	0
	1	0	1	0	1
	1	1	0	0	1
	1	1	1	1	1

표1. Full adder 실험 결과

Q2. Practice soldering and wiring as figure below.

학번 2013-11826과 4개의 전선을 soldering하였다. 결과 사진은 아래와 같다.

맨 마지막 6모양을 만드는 중에 납땜 spot이 열을 많이 받아 더 이상 납이 굳지 않아서 전선 왼쪽에 따로 6을 다시 만들어야 했다.

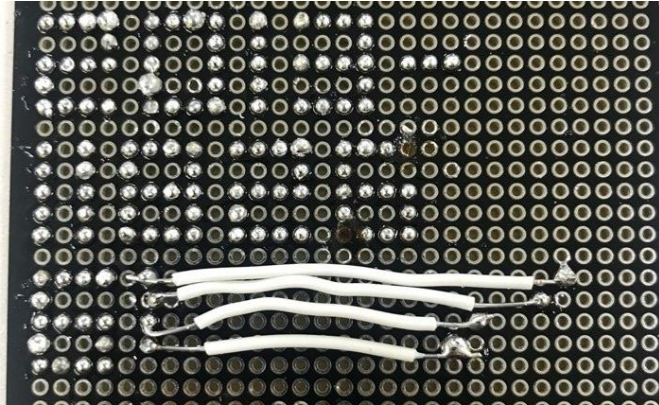


그림 2. Soldering and wiring 실습 결과

Q3. Build a truth table for following circuit diagram.

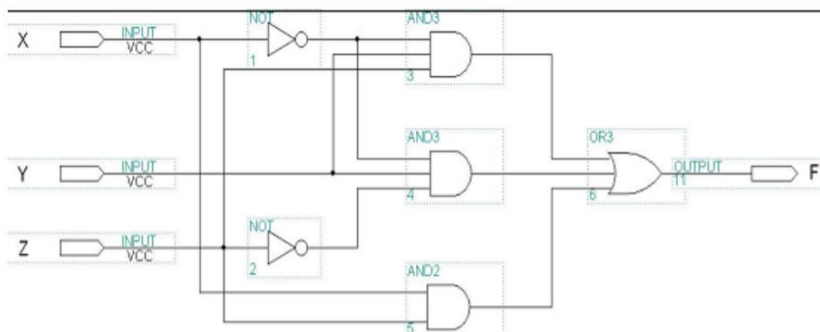


그림 3. Circuit diagram

X	Y	Z	(3) $\neg X \wedge Y \wedge Z$	(4) $\neg X \wedge Y \wedge \neg Z$	(5) $X \wedge Z$	(F) (3) v (4) v (5)
0	0	0	0	0	0	0
0	0	1	0	0	0	0
0	1	0	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	1	0	0	1	1
1	1	0	0	0	0	0
1	1	1	0	0	1	1

표2. Q3 Truth table

Q4. After that, Draw the circuit diagram of it with 1 NOT gate, 2 AND gates and 1 OR gate.

주어진 논리식을 간단하게 만들면 동치의 아래의 식을 얻을 수 있다. 사용되는 논리 게이트는 NOT 1개, AND 2개, OR 1개로 문제에서 요구하는 바와 같으며, 구성한 circuit diagram은 아래 그림 4와 같다.

$$\begin{aligned}
 & (\neg X \wedge Y \wedge Z) \vee (\neg X \wedge Y \wedge \neg Z) \vee (X \wedge Z) \\
 \Leftrightarrow & ((\neg X \wedge Y) \wedge (Z \vee \neg Z)) \vee (X \wedge Z) \\
 \Leftrightarrow & (\neg X \wedge Y) \vee (X \wedge Z)
 \end{aligned}$$

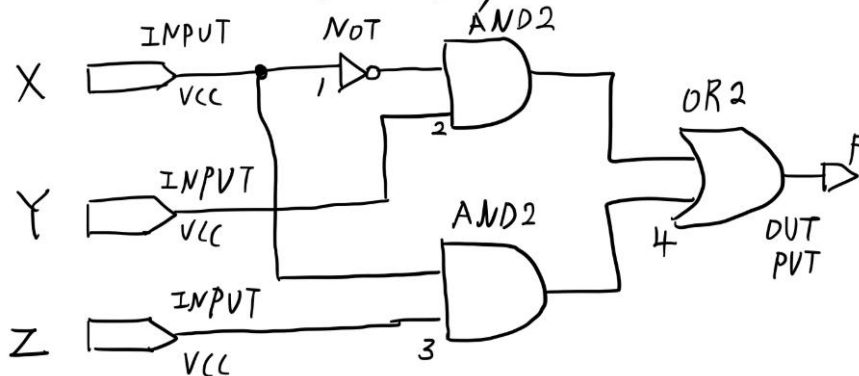


그림 4. Q4 풀이

4. Conclusion/Discussion

Pull up, pull down resistor의 구성과 floating을 방지하기 위한 저항의 필요성에 대해서 알 수 있었고, half adder와 full adder를 직접 구현해보며, 논리식 계산과 circuit diagram에 대한 이해를 도울 수 있었다. 또한, 납땜을 연습하는 과정에서 납땜판의 soldering spot에 너무 지나친 열이 가해지게 되면 soldering하기 쉽지 않으니 주의를 기울여야 함을 경험할 수 있었다.