# 实验 4 锁相环测量

集成电路学院 221900182 张乐天

集成电路学院 221900181 周益韬

# 1. 实验目的

- 1) 学习锁相环的组成结构和工作原理,以及锁相环运用的倍频原理。
- 2) 进一步学习常用锁相器件 CD4046 的功能图和实验电路的搭建。
- 3) 分析压控振荡器特性的影响因素并掌握捕获带、同步带的测量。

# 2. 实验仪器与主要器材

仪器:

双踪示波器: RIGOL DS2302A

万用表: RIGOL DM3058E

函数发生器: RIGOL DG2102

电源: RIGOL DP832

硬件:

硬木课堂 Xilinx Artix-7 FPGA 板 (芯片型号为 Xilinx Artix-7 XC7A75T)

CMOS 单片锁相环器件 CD4046

软件:

Vivado 2018.3 (Vivado HL System Edition)

耗材:

电阻若干、电容若干、电线若干

# 3. 实验原理

锁相器是由鉴相器(PC)、压控振荡器(VCO)和带通滤波器(LP)三个模块联结而成的闭环频率反馈系统。首先鉴相器将输入信号和 VCO 输出信号的相位频率相比较,得到对应的相位差波形后,经过低通滤波器输出给压控振荡器。压控振荡器根据电压使输出信号的频率不断调整并将信号输出给鉴相器,直至 VCO 的频率和输入信号频率足够接近并在相位上保持某种特定关系,实现锁相环的相位锁定。当输入信号频率改变,VCO 输出频率同样改变,

但保持两者相等,实现锁相环的环路跟踪。

在此基础上,在原电路压控振荡器后添加分频器,相位比较器将输入信号和经过分频器的信号进行比较,能够控制输入信号的频率为 VCO 输出的信号频率的 1/N,故输出频率变为输入频率的 N 倍。改变分频器 N 的值,便可以得到与输入信号整数倍的倍频信号。

# 4. 实验过程

本次实验需要探究锁相环中压控振荡器的特性,在此基础上进行基本锁相测试和倍频电路测试。实验进行时选用 CD4046,其内部结构如图 1,包含一个高性能的压控振荡器(VCO)和两个工作方式不同的鉴相器。

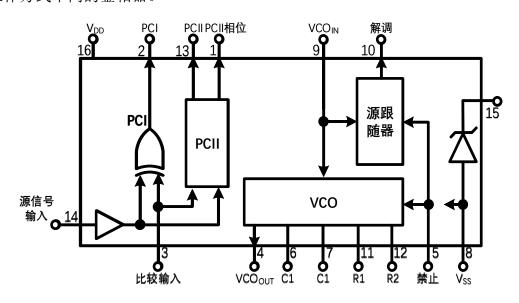


图 1 芯片 CD4046 功能机构框图

实验过程中,在面包板上搭建电路,并用电源和信号源供电,通过改变电路中电阻、电容等单一变量实现压控振荡器频率的变化来测试压控振荡器的特性。在此基础上,搭建完整的锁相环电路,通过对基本锁相电路的同步带和捕获带进行测量进行测试。最后借助开发板的分频电路实现倍频电路并探究其特性。

# 4.1 压控振荡测试

#### 4.1.1 电路搭建

在进行压控振荡测试时,本次特性测量实验目的是得到控制电压与振荡频率的关系,因此控制电阻、电容和电源电压不变,通过改变压控振荡器控制端输入直流电压,观察压控振荡器输出端方波频率,记录并绘制  $f_{CO}\sim V$  波形。

根据图 2 在面包板上搭建电路,为了使实验时控制端输入电压更容易读出,将图中 9 脚

用电位器分压得到直流电压优化为使用信号发生器产生可调节的直流信号。本次实验控制  $R_1=R_2=10k\Omega$ , $C_1=100pF$ , $V_{DD}=+3.3V$ ,调节信号发生器中直流信号电压大小,并在示波器上读出方波频率。

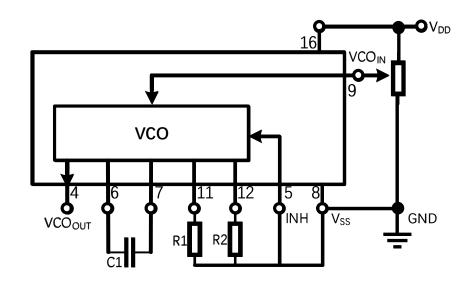


图 2 压控振荡器特性测量电路图

根据要求得到在面包板上测量电路接线图如图 3。

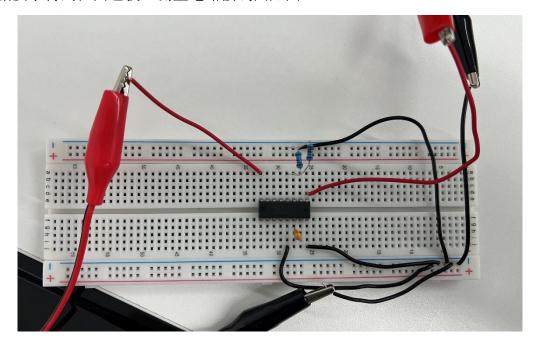


图 3 压控振荡器特性测量电路接线

### 4.1.2 数据记录

本次测量从  $0V\sim3.3V$  进行测量,以 0.33V 为间距测量得到多组数据,综合两人数据得到 表 1。其中  $f_{VCO1}$  为张乐天的测量结果, $f_{VCO2}$  为周益韬的测量结果。

0.33 2.97  $VCO_{IN}(V)$ 0.99 1.15 1.32 1.65 2.31 2.40 0.66 1.10 1.98 2.45 2.64 3.3  $f_{VCO1}(kHz)$ 261.8 261.8 261.8 261.8 262.5 263.3 271.7 290.7 309.6 325.7 327.9 328.4 328.9 328.9 329.3 274.0 274.0 274.3 274.7 275.5 276.4 284.9 304.9 323.6 341.3 344.1 344.8 346.0 347.2 347.2  $f_{VCO2}(kHz)$ 

表 1 压控振荡频率测量

#### 4.1.3 数据分析

根据表中数据可以绘制得到 $f_{VCO}\sim VCO_{IN}$ 的曲线图如图 4。

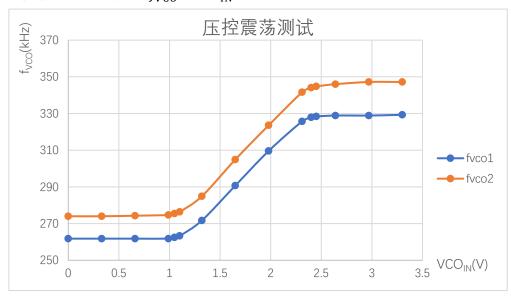


图 4 压控振荡测试曲线图

根据图 4 可以发现对于压控振荡器,两组数据输出频率随输入电压变化的趋势相同。当电压较小时,频率稳定在一个较小值,当电压增大到一定程度时,频率随电压增大而增大,当增大到某一值继续保持稳定,不再随电压增大而增大。由图像可得,两人测试的两个阈值电压均在 1.05V 与 2.40V 附近。

由图像也可知,压控振荡频率存在上限和下限。查阅手册可以发现,上下限之间的范围即为锁相环的同步带,只有处在这一 VCO 输出范围内,锁相器才能够进行有效的工作,同步带的范围与鉴相器等其他元件无关。这里,张乐天所测芯片的同步带为 261.8kHz~328.9kHz,周益韬所测芯片的同步带为 274.0kHz~347.2kHz。两人的结果略有差别,这主要是由于芯片生产时造成的误差导致的。这里相对误差小于 5%,可以认为基本接近。

# 4.2 压控振荡器频率影响参数

#### 4.2.1 电阻 R<sub>1</sub>对振荡频率的影响

### 4. 2. 1. 1 数据记录

探究电阻  $R_1$  对振荡频率的影响时,保持图 2 中  $R_2=10$ k $\Omega$ ,  $C_1=100$ pF,  $V_{DD}=+3.3V$ ,

 $VCO_{IN} = 1.65V$ , 改变  $R_1$  的阻值,测量 VCO 频率,得到表 2。

表	2	电阻	R <sub>1</sub> 对振荡频率影响	

$R_1(k\Omega)$	10	22	33	68	100	220	330	680	1000
$f_{VCO}(\mathrm{kHz})$	290.2	275.5	271.0	265.9	263.8	261.8	261.1	260.4	260.4

## 4. 2. 1. 2 数据分析

根据表 2,可以绘制出  $f_{vco} \sim R_1$  图像如图 5 所示。

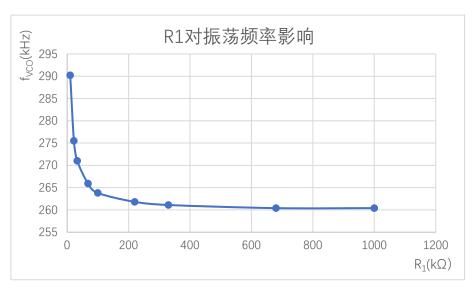


图 5 电阻 R<sub>1</sub>对振荡频率影响

由图像可得,随着  $R_1$ 增大,频率  $f_{vco}$  逐渐减小,且  $f_{vco}$  — Const 与  $R_1$ 接近成反比。不难发现, $Const \approx 260.4$ kHz,故作  $(f_{vco} - Const) \sim 1/R_1$  图像如图 6 所示。可以发现,拟合情况良好,与实验文档中的经验公式相吻合。

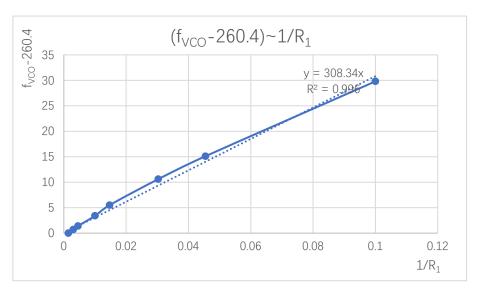


图 6 对图 5 的数据处理

### 4.2.2 电阻 R。对振荡频率的影响

#### 4. 2. 2. 1 数据记录

探究电阻  $R_2$  对振荡频率的影响时,保持图  $2 中 R_1 = 10 k\Omega$ , $C_1 = 100 pF$ , $V_{DD} = +3.3V$ , $VCO_{IN} = 1.65V$ ,改变  $R_2$  的阻值,测量 VCO 频率,得到表 3。

$R_2(k\Omega)$	10	33	68	100	330	680	1000	2000	+∞
$f_{VCO}(\text{kHz})$	304.9	208.3	171.2	158.7	137.4	131.6	130.2	128.5	126.6

表 3 电阻 R2对振荡频率影响

### 4.2.2.2 数据分析



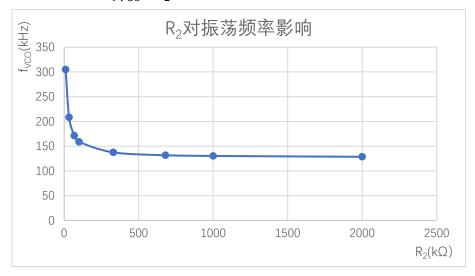


图 7 电阻 R<sub>2</sub>对振荡频率影响

与图 5 相对比可发现,两者图像形状相似,可做相似的处理方式,处理后数据图像如图 8,这与经验公式依然相吻合。

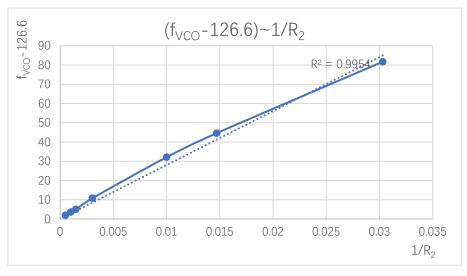


图 8 对图 7 的数据处理

### 4.2.3 电容 C<sub>1</sub>对振荡频率的影响

### 4. 2. 3. 1 数据记录

探究电容  $C_1$  对振荡频率的影响时,保持图 2 中  $R_1=R_2=10$ k $\Omega$ , $V_{DD}=+3.3V$ , $VCO_{IN}=1.65V$ ,改变  $C_1$  的阻值,测量 VCO 频率,得到表 4。

 $C_1(nF)$ 0.1 0.47 100 470 1000 1 4.7 10 47 290.7 99.21 51.97 6.579 1.420 0.67570.1374 0.06775 $f_{VCO}(kHz)$ 12.63

表 4 电容 C 对振荡频率影响

#### 4.2.3.2 数据分析

根据表 4,可以绘制出  $\ln f_{vco} \sim \ln C_1$  图像如图 9 所示。

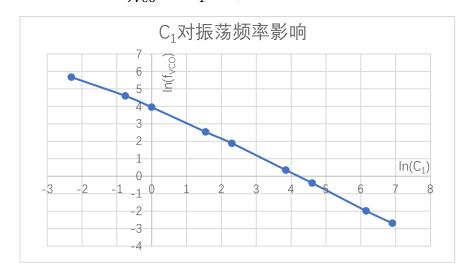


图 9 电容 C<sub>1</sub> 对振荡频率影响

由图像可得,随着  $C_1$ 增大,频率  $f_{VCO}$  迅速减小,由经验公式,可推测两者仍成反比例关系。由于存在寄生电容  $C_0$ ,故作  $1/f_{VCO}\sim C_1$  图像,如图 10 所示。

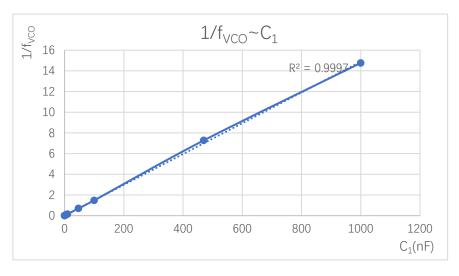


图 10 对图 9 的数据处理

#### 4.2.4 电源电压 Vm 对振荡频率的影响

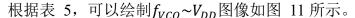
#### 4. 2. 4. 1 数据记录

探究电源电压  $V_{DD}$  对振荡频率的影响时,保持图 2 中 $R_1=R_2=10$ k $\Omega$ , $C_1=100$ pF, $VCO_{IN}=1.65V$ ,改变 $V_{DD}$  的阻值,测量 VCO 频率,得到表 5。

 $V_{DD}(V)$ 8 3.3 5 6 10 11 290.7 421.9 595.2 746.3 880.3 1002 1110 1209  $f_{vco}(kHz)$ 1308

表 5 电源电压 ٧ρρ 对振荡频率影响

#### 4. 2. 4. 2 数据分析



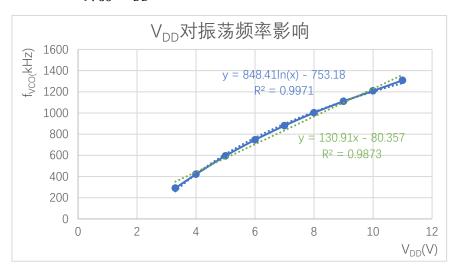


图 11 电源电压 ∨□ 对振荡频率影响

由图像可得,随着 $V_{DD}$ 增大,频率 $f_{VCO}$ 增大。同时根据曲线可知,数据分布近似对数曲线,拟合后如图中的蓝色虚线所示,效果良好。实际上,若进行线性拟合,拟合效果也是较好的,如图中的绿色虚线所示。

#### 4.2.5 参数影响综合分析

在上面的分析中,若不考虑寄生电容、频率极限值等常量,可以发现, $f_{vco}$ 与 R、C 成反比,与  $V_{DD}$  的对数成正比,即

$$f_{VCO} \propto \frac{\ln V_{DD}}{RC}$$
 (式 1)

这是因为,在高频的电路中,时间常数  $\tau \propto 1/RC$ ,故 $f \propto 1/\tau \propto 1/RC$ 。对于分子  $\ln V_{DD}$ ,可以从 RC 电路的充放电来理解。显然对于给定电容,充电时  $V_C(t) = V_0(1-e^{t/\tau})$ ,故电压越

高,充电速度越快。由于是电压是指数变化上升,故达到特定电压所需的时间是对数级别下降,因此频率为对数级别上升。故最终有式 1。

## 4.3 基本锁相电路

### 4.3.1 硬件测试与记录

在探究了压控振荡器特性的基础上,选择鉴相器 II 后将 CD4046 的 3、4 两脚相连接可以连接得到一个基本锁相电路。用信号源产生方波原信号输入 CD4046,用双踪示波器同时测量 VCO 输出端波形和输入波形,观察两者频率相等时的范围,可以得到基本锁相电路的同步带和捕获带。

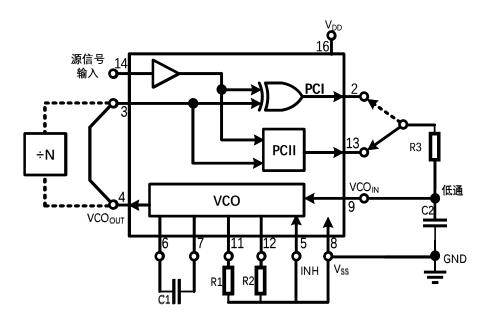


图 12 基本锁相电路结构

根据图 12, 在面包板上连接电路, VCO 参数保持  $R_1=R_2=10k\Omega$ ,  $C_1=100pF$ ,  $V_{DD}=+3.3V$ , 低通滤波时选择  $R_3=470k\Omega$ ,  $C_2=47nF$ , 鉴相器选择 PC II。

面包板电路连线如图 13 所示,其中省略了电源 VDD 与地 GND 的接线。

用信号发生器产生频率不同的正方波从 CD4046 的 14 脚通入,用示波器同时测量 14 脚和 4 脚波形。调节输入方波的频率使得输出与输入保持一致,如图 15 所示。

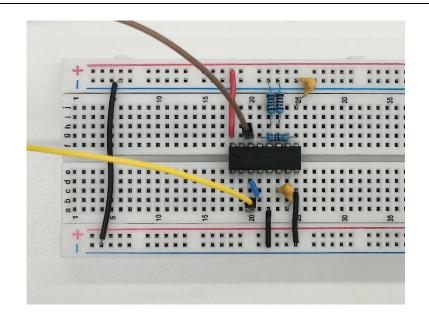


图 13 基本锁相电路接线

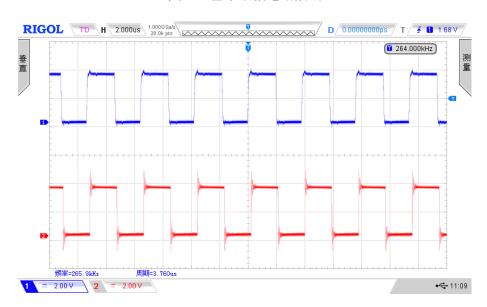


图 14 基本锁相电路波形测量

基本锁相电路的捕获带记录如表 6。

表 6 基本锁相电路的捕获带

	$f_{min}(kHz)$	$f_{max}(kHz)$
张乐天	264	330
周益韬	271	342

## 4.3.2 分析与结论

根据表 6,可以得到基本锁相电路的捕获范围,即捕获带。对比表 1 中数据与 4.1.3 可以 发现,捕获带的最小值和最大值与对应同步带的最小值和最大值基本近似。因此锁相环采用 鉴相器II时,捕获带和同步带具有相同的带宽。而锁相环的捕获范围与 VCO 特性、鉴相器和低通滤波器均有关。

# 4.4 倍频电路

### 4.4.1 硬件测试与记录

借助开发板上已经编写的分频器电路,可以实现锁相环的倍频功能。将开发板输出和输入端口分别连接在 CD4046 的 3,4 脚,对 VCO 输出信号进行分频,用双踪示波器同时测量分频器输出波形和锁相环输入波形,观察两者频率相等时的范围,可以得到倍频电路的捕获带。

电路同图 12, VCO 参数保持  $R_1=R_2=10k\Omega$ ,  $C_1=100pF$ ,  $V_{DD}=+3.3V$ , 低通滤波时选择  $R_3=470k\Omega$ ,  $C_2=47nF$ , 鉴相器选择 P C II。这里分频器利用开发板实现,采用五分频,即 N=5。面包板电路连线如图 15 所示。

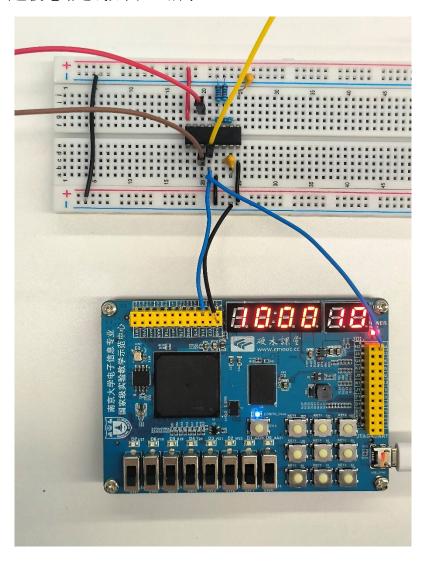


图 15 倍频电路接线

用信号发生器产生频率不同的正方波从 CD4046 的 14 脚通入,用示波器同时测量 14 脚和 3 脚波形。调节输入方波的频率使得输出与输入保持一致,如图 16 所示。

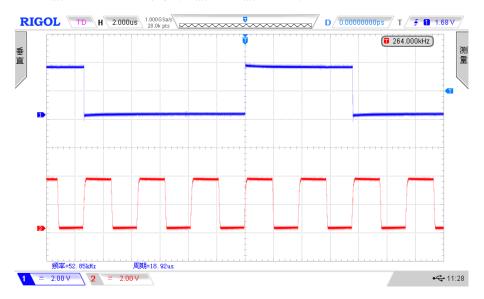


图 16 倍频电路波形测量

倍频电路的捕获带记录如表 7。

 f<sub>min</sub>(kHz)
 f<sub>max</sub>(kHz)

 张乐天
 51.8
 66

 周益韬
 54
 68

表 7 倍频电路的捕获带

### 4.4.2 分析与结论

对比基本锁相电路的捕获带可以发现,倍频电路的捕获带最小值和最大值近似为不连接分频器时基本锁相电路的捕获带最小值和最大值的 1/5,与开发板中的五分频分频器相对应。当输入信号处于捕获带范围内时,4 脚信号即为输入信号频率的五倍,由此实现了信号的倍频。

# 4.5 实验综合分析与结论

经过本次实验,探究了锁相环中压控电路的特性。经过上述分析我们可以得到,锁相器的同步带仅由压控振荡器的特性决定,改变电路中振荡电阻  $R_1$ 、 $R_2$ ,电容  $C_1$  和电源电压  $V_{DD}$ ,均会改变 VCO 输出频率。锁相环的捕获带范围与 VCO 特性、鉴相器和低通滤波器均有关,我们可以通过输入信号和输出信号的频率是否相等来判断基本锁相电路的捕获范围。再进一步在电路中加入分频器后,可以利用锁相环的环路追踪特性得到对应的倍频信号。

# 5. 实验小结及思考题

## 5.1 实验小结

本次实验深入了解了锁相环的具体组成部分,同时根据其内部结构学习分析了它的锁相环原理和倍频原理。在理论的基础上对具体的锁相环器件 CD4046 进行了功能结构和特性的学习,并通过实际的测量对其特性有了进一步的了解。实际测量时,采用面包板进行实验,使我们对面包板电路的搭建和信号发生器、电源等仪器的使用有了更深入的体会。

通过测量,能够知道 VCO 输出频率受到多种因素的影响,这些 VCO 特性共同决定了压控振荡器的输出频率范围,也是锁相器的同步带。

探究压控振荡特性后,对基本锁相电路和倍频电路进行了捕获带的测量,也进一步理解了锁相器的工作原理和其倍频操作。

## 5.2 思考题

1、VCO 输出频率受哪些因素影响?实验测试数据在芯片的数据手册中是什么样的存在? 有就标出来,可以作为实验分析讨论。

答:本次实验主要采用了 V<sub>DD</sub>=+3.3V 作实验,与数据手册中的 5V 不一致,但是图像较为接近,具体参见上文,这里不做赘述。

2、输入信号高低电平值与比较信号高低电平值不一致时锁相跟踪会存在问题,请在文档 2.3.2 中找其原因。

答:鉴相器工作时首先进行信号输入和比较输入电平的比较来生成 PCL 输出。当信号输入和比较输入电平不一致时,PCL 输出高电平。信号输入和比较输入电平一致时,PCL 输出低电平,VCO 再根据 PCL 输出产生输出信号。因此当输入信号高低电平值与比较信号高低电平值不一致时,即使输入信号和比较信号同时处于高电平时,也会因为电平存在差距使 PCL输出高电平导致最后 VCO 输入出错,导致锁相跟踪存在问题。

# 致谢

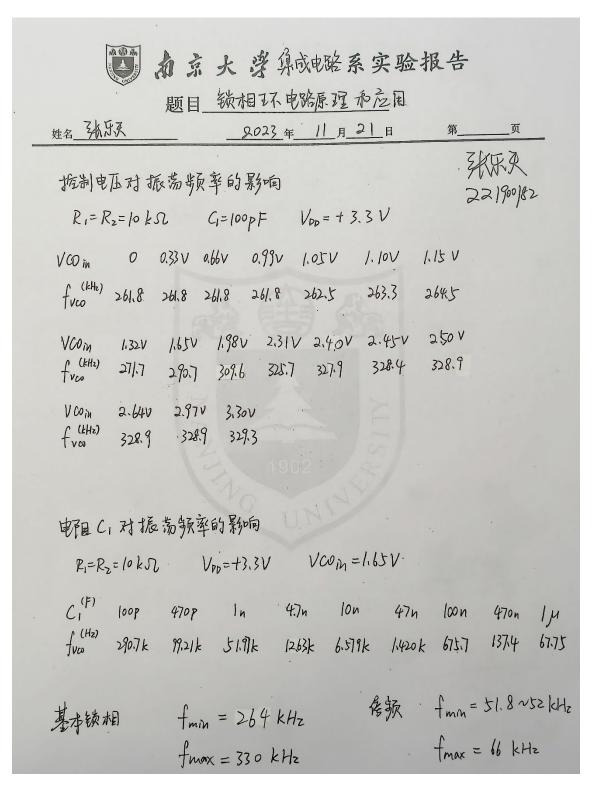
本次实验感谢姜乃卓老师对于实验原理的细致讲解和助教在实验操作时的指导,让我们对实验原理有了充分的了解,也使实验过程更加顺利。

也感谢郑江老师制作的表单和各位实验课同学的填写,使我们对自己的数据测量合理性

有了把握,也使得实验后的分析总结有了依据。

# 附件

附件 1 张乐天实验记录



附件 2 周益韬实验记录

实验	1-1 Ki	= R_ = 10k	2 (1=	100 p F	VDD=+	3.3V		
			0.99				1.65	198
fvco	2790 279	٥ 274.3	274.7	275.5	276.4	284.9	304.9	323.6
			2.45		2.97			
fuco	341.3	344-1	349.8	346.0	347.2	347.2		
			68k 171.2					2M AB 128.5 18.5 126.
· 完全]	I							
<b>£</b> min	= 271 KH	ب						
Fmax	= 342kH	2,=						