

## CONTACT

✉ zhenxulili@gmail.com

☎ 06 99 83 06 88

📍 Aubervilliers

🌐 linkedin.com/in/lili-zheng01

🔗 github.com/Zx-Lili

🇫🇷 Nationalité Française

## COMPÉTENCES

### Cloud & Infrastructure :

AWS (EC2, S3, IAM, VPC), Docker, Kubernetes, CI/CD, Terraform

### Système & Répartie :

Bash, C, C++, MPI, TCP/IP, Wireshark, Flex & Bison

### DevOps & Outils :

Git/GitHub, Jenkins, GitHub Actions, VSCode, vim, Scrum

### Sûreté & Fiabilité :

Lustre, Promela, Spin, NuSMV, Imitator (Model Checker) LTL/CTL

### Langages :

Python, Java, C, C++, Bash

## LANGUES

**Français** Maternelle

**Anglais** B2

**Chinois** A2

## LOISIRS

Musculation, films d'animation, atelier éloquence, modélisation et formalisation

## FORMATIONS

### ● Master Informatique

**Sorbonne Université Sciences, Paris**

2024 - 2026

*Parcours Systèmes et Applications Répartis*

#### Cours clés :

- Noyau Multi-Cœur et Virtualisation
- Sécurité, fiabilité et temps réel
- Parallélisation pour cluster
- Programmation Système Répartie
- Algorithmique répartie résistant aux fautes
- Architecture Multiprocesseurs

### ● Licence Informatique

**Sorbonne Université Sciences, Paris**

2021 - 2024

### ● Prépa Grandes Écoles PCSI

**ENCPB, Paris**

2020 - 2021

## PROJETS ACADÉMIQUES

### ● Ajout d'un système de fichier optimisé dans Linux

2025 (1 mois)

- File System optimisé pour les petits fichiers dans le noyau Linux
- Modules kernel, VFS, Page Cache, system calls, mesure d'efficacité
- Technologies : Noyau Linux, débogueur Kernel, C

### ● Implémentation de Chord (DHT)

2025 (1 mois)

- Protocole Chord pour réseau pair-à-pair distribué
- Table de hachage distribuée avec recherche en  $O(\log N)$ , tolérance aux pannes
- Technologies : MPI, systèmes distribués, C

### ● Déploiement sur le cloud automatisé

2025 (1 mois)

- Mise en place d'un pipeline Jenkins et automatisation du déploiement d'instances EC2, de buckets S3 et gestion des rôles IAM avec Terraform.
- Liaison du build Jenkins à un webhook sur GitHub.
- Utilisation d'un serveur HTTP Nginx.

### ● Processeur RISC à 5 étages

2024 (3 mois)

- Reverse Engineering et implémentation d'un processeur RISC
- Technologies : VHDL, pipeline, modélisation GTKwave