

Práctica 2

Actividad evaluable: **25 % sobre la nota final de la asignatura**

Fecha máxima de entrega: **miércoles 20 de mayo de 2020 (hasta las 23:55h)**

Introducción

Un emulador permite que un ordenador pueda ejecutar un programa escrito para una máquina diferente. En esta práctica final debéis implementar, en lenguaje ensamblador del 68K, un programa que **emule** la ejecución de programas escritos para **una máquina elemental** dada. Estos programas deberán estar escritos usando el conjunto de instrucciones de la máquina en cuestión, y el emulador deberá funcionar para cualquier programa que respete dicho conjunto.

Para llevar a cabo esta emulación, todas las partes de la máquina elemental **se definirán en la memoria** del 68K. Por un lado, vuestro programa debe ser capaz de leer de la memoria del 68K una **secuencia de instrucciones codificadas** como *words*, de acuerdo al conjunto de instrucciones de la propia máquina elemental. Para cada una de estas instrucciones, vuestro programa aplicará un proceso de **decodificación** para determinar de qué instrucción del conjunto se trata y, a continuación, **emulará su ejecución**. Debido a que la máquina elemental dada está diseñada siguiendo una arquitectura *Von Neumann*, junto con las instrucciones que forman el programa también se almacenarán los **datos**. Por otro lado, además de la memoria para el programa y los datos, el emulador también reservará una serie de posiciones de memoria en el 68K para representar todos los **registros** de la máquina elemental a emular, así como un **registro de estado** que contendrá los *flags*.

Antes de describir en detalle el trabajo concreto a realizar en esta práctica, vamos a introducir toda la información necesaria sobre la máquina elemental que debéis emular.

PS-ECI: Procesador Simple - Estructura de Computadores I

La máquina que debéis emular en esta práctica se llama *PS-ECI (Procesador Simple - Estructura de Computadores I)*. Tanto los registros como su conjunto de instrucciones son de 16 bits. La PS-ECI posee los siguientes registros:

- T0 y T1, que se utilizan como interfaz con la memoria, además de poder ser empleados en operaciones de tipo ALU como operando;
- R2, R3, R4 y R5, que son de propósito general y se utilizan en operaciones de tipo ALU, ya sea como operando fuente o como operando destino;
- B6 y B7, registros de direcciones, que se utilizan en algunas instrucciones para acceder a memoria usando un modo de direccionamiento indirecto.

No vamos a entrar en los detalles del *datapath* de la máquina y asumiremos que su funcionamiento está determinado por su conjunto de instrucciones, sin preocuparnos por las conexiones

Id	Mnemónico	Codificación	Acción	Flags
0	EXIT	00xxxxxxxxxxxxx	Detiene la máquina	n.s.a.
1	COPY Xb,Xc	01000xxxxxbbbccc	$Xc \leftarrow [Xb]$	$C = \text{n.s.a.}, Z \text{ y } N = \text{s.v.Xc}$
2	ADD Xa,Xb,Xc	01001xxaaabbbccc	$Xc \leftarrow [Xa] + [Xb]$	$C, Z \text{ y } N = \text{s.v.r.}$
3	SUB Xa,Xb,Xc	01010xxaaabbbccc	$Xc \leftarrow [Xa] - [Xb]$	$C, Z \text{ y } N = \text{s.v.r.}$
4	AND Xa,Xb,Xc	01011xxaaabbbccc	$Xc \leftarrow [Xa] \text{ and } [Xb]$	$C = \text{n.s.a.}, Z \text{ y } N = \text{s.v.r}$
5	NOT Xc	01100xxxxxxxxccc	$Xc \leftarrow \text{not } [Xc]$	$C = \text{n.s.a.}, Z \text{ y } N = \text{s.v.r}$
6	STC #k,Xc	01101kkkkkkkkccc	$Xc \leftarrow k$ (Ext. signo)	$C = \text{n.s.a.}, Z \text{ y } N = \text{s.v.Xc}$
7	LOA M,Ti	1000ixxxmmmmmmmm	$Ti \leftarrow [M]$	$C = \text{n.s.a.}, Z \text{ y } N = \text{s.v.Ti}$
8	LOAI (Bj)	1001jxxxxxxxxxxxx	$T0 \leftarrow [[Bj]]$	$C = \text{n.s.a.}, Z \text{ y } N = \text{s.v.T0}$
9	STO Ti,M	1010ixxxmmmmmmmm	$M \leftarrow [Ti]$	n.s.a.
10	STOI (Bj)	1011jxxxxxxxxxxxx	$[Bj] \leftarrow [T0]$	n.s.a.
11	BRI M	1100xxxxmmmmmmmm	$PC \leftarrow M$	n.s.a.
12	BRC M	1101xxxxmmmmmmmm	Si $C = 1$, $PC \leftarrow M$	n.s.a.
13	BRZ M	1110xxxxmmmmmmmm	Si $Z = 1$, $PC \leftarrow M$	n.s.a.

LEYENDA

x: Bit no utilizado (*don't care*).

mmmmmmmm: Dirección de memoria (emulada) de 8 bits.

Xa, Xb, Xc: Cualquier registro T, R o B, ver aaa, bbb y ccc.

Ti: T0 o T1, ver i.

Bj: B6 o B7, ver j.

aaa, bbb y ccc: Índice del registro según: $\begin{cases} 000 - T0, 001 - T1, 010 - R2 \\ 011 - R3, 100 - R4, 101 - R5 \\ 110 - B6, 111 - B7 \end{cases}$

i: Índice del registro T0 (i=0) o del registro T1 (i=1).

j: Índice del registro B6 (j=0) o del registro B7 (j=1).

kkkkkkkk: Constante de 8 bits en complemento a 2, $k \in \{-128, \dots, +127\}$.

n.s.a.: No se actualizan.

s.v.r.: Según el valor del resultado de la operación.

s.v.Xc: Según el valor del registro Xc después de realizar la operación.

s.v.Ti: Según el valor del registro Ti después de realizar la operación.

s.v.T0: Según el valor del registro T0 después de realizar la operación.

Tabla 1: Conjunto de instrucciones de la PS-ECI. (NOTA: recordad que debéis hacer la **extensión de signo** de las constantes **k** de 8 a 16 bits para poder operar con ellas.)

y el *hardware*. Únicamente debéis tener presente que en la PS-ECI las operaciones de **resta se realizan de la siguiente forma**: $A - B = A + (\bar{B} + 1)$. En la Tabla 1 se muestra la información más relevante del conjunto de instrucciones de la PS-ECI. Es importante prestar atención tanto a la codificación como a la funcionalidad de cada una de las instrucciones, así como a la actualización de los *flags* correspondientes. A la hora de codificar las instrucciones, los bits *don't care* se sustituirán por ceros.

A pesar de que cuando se escribe en ensamblador se utilizan siempre nombres simbólicos para denotar variables y direcciones de salto, los programas se deben traducir finalmente a lenguaje máquina. En el caso de la PS-ECI, esto quiere decir que los programas que finalmente se deberán emular deberán contener direcciones numéricas absolutas tanto para especificar los saltos como para especificar los operandos de las instrucciones de interacción con la memoria. De esta forma, en la Figura 1, el programa de la izquierda no se podría ejecutar en el emulador, y se

Etiqueta	Ensamblador con etiquetas	Dirección @PS-ECI	Ensamblador sin etiquetas	Instrucciones codificadas	Hex
	LOA A,T1	0:	LOA 16,T1	1000 1 000 00010000	8810
	COPY T1,R2	1:	COPY T1,R2	01000 00000 001 010	400A
	BRZ END	2:	BRZ 13	1110 0000 00001101	E00D
	STC #17,B6	3:	STC 17,B6	01101 00010001 110	688E
	LOAI (B6)	4:	LOAI (B6)	1001 0 00000000000	9000
	COPY T0,R3	5:	COPY T0,R3	01000 00000 000 011	4003
	BRZ END	6:	BRZ 13	1110 0000 00001101	E00D
	STC #0,R4	7:	STC 0,R4	01101 00000000 100	6804
	STC #-1,R5	8:	STC -1,R5	01101 11111111 101	6FFD
LOOP:	ADD R2,R4,R4	9:	ADD R2,R4,R4	01001 00 010 100 100	48A4
	ADD R5,R3,R3	10:	ADD R5,R3,R3	01001 00 101 011 011	495B
	BRZ END	11:	BRZ 13	1110 0000 00001101	E00D
	BRI LOOP	12:	BRI 9	1100 0000 00001001	C009
END:	COPY R4,T0	13:	COPY R4,T0	01000 00000 100 000	4020
	STO T0,C	14:	STO T0,18	1010 0 000 0001 0010	A012
	EXIT	15:	EXIT	00 000000000000000	0000
A:	4	16:	4	00000000 00000100	0004
B:	3	17:	3	00000000 00000011	0003
C:	0	18:	0	00000000 00000000	0000

Figura 1: Ejemplo de programa para la PS-ECI. Observa que el programa implementa la operación $C = A \times B$, para $A \geq 0$ y $B \geq 0$. Por tanto, después de la ejecución, $C = 12\text{Dec} = 0\text{CHex}$.

debería **transformar** en el programa de la derecha para que el emulador lo pudiera interpretar. Tal y como se hace en este ejemplo, para pasar de nombres simbólicos a direcciones absolutas supondremos que el **programa se almacena a partir de la posición 0 de la memoria de la máquina emulada**, y que las direcciones de memoria en la PS-ECI **se incrementan de uno en uno**. Nótese que en este ejemplo los datos se almacenan después de la última instrucción del programa (EXIT).

NOTA: para facilitar la distinción entre todo lo relativo a la PS-ECI y lo relativo al 68K, se añadirá a partir de ahora el prefijo “e” a todo lo que pertenezca a la primera. Así, el registro R_i de la máquina emulada lo denotaremos por ER_i , los programas de la máquina emulada los denotaremos por eprogramas, etc.

Estructura del programa emulador

El programa que debéis diseñar y escribir comenzará con una cabecera como la siguiente:

```

                ORG $1000
EPROG:  DC.W $8810,$400A,$E00D,$688E,$9000,$4003,$E00D,$6804
        DC.W $6FFD,$48A4,$495B,$E00D,$C009,$4020,$A012,$0000
        DC.W $0004,$0003,$0000
EIR:    DC.W 0          ;eregistro de instruccion
EPC:    DC.W 0          ;econtador de programa
ET0:    DC.W 0          ;eregistro T0
ET1:    DC.W 0          ;eregistro T1
ER2:    DC.W 0          ;eregistro R2
ER3:    DC.W 0          ;eregistro R3
ER4:    DC.W 0          ;eregistro R4
ER5:    DC.W 0          ;eregistro R5
EB6:    DC.W 0          ;eregistro B6
EB7:    DC.W 0          ;eregistro B7
ESR:    DC.W 0          ;eregistro de estado (00000000 00000ZNC)

```

El eprograma que se quiera emular en cada caso se introducirá como un vector de *words* (16 bits) del 68K **a partir de la etiqueta EPROG**. A modo de ejemplo, nótese que los *words* a partir de la etiqueta EPROG de la cabecera anterior **se corresponden con la codificación de las instrucciones del eprograma que se muestra en la Figura 1**. Como bien se ha dicho anteriormente, vuestro programa debe ser capaz de emular la ejecución de **cualquier eprograma** que se introduzca codificado dentro del vector EPROG, de acuerdo al conjunto de instrucciones indicado en la Tabla 1.

Además del vector que contiene el eprograma y las eposiciones de memoria reservadas para datos, en la cabecera se reservan una serie de *words* para emular los registros de la PS-ECI. Al final de la ejecución de cada una de las instrucciones del eprograma, estos *words* deberán contener el valor correcto del registro. Así pues, estas posiciones se llamarán EIR (registro de instrucción), EPC (econtador de programa), ET0 (eregistro T0), ET1 (eregistro T1), ER2 (eregistro R2), ER3 (eregistro R3), ER4 (eregistro R4), ER5 (eregistro R5), EB6 (eregistro B6), EB7 (eregistro B7) y ESR (eregistro de estado). Este último tendrá en sus 3 bits menos significativos los *eflags* de la PS-ECI con el orden indicado en la cabecera (ZNC).

El programa emulador que debéis escribir será un bucle que llevará a cabo los siguientes pasos para cada instrucción del eprograma indicado en EPROG:

1. **Realizar el *fetch*** de la siguiente instrucción a ejecutar.
 - Utilizar el valor contenido en el registro EPC para acceder a la siguiente instrucción a ejecutar del vector EPROG.
 - Almacenar la instrucción en el registro EIR.
 - Incrementar el registro EPC en uno para apuntar a la siguiente instrucción a ejecutar.
2. **Decodificar** la instrucción para determinar de cuál se trata.

- Llamar a una **subrutina de librería** que, a partir de la codificación del conjunto de instrucciones, analizará de qué instrucción se trata y devolverá un valor numérico que la identifique de forma unívoca (columna **Id** de la Tabla 1).

3. Emular la ejecución de la instrucción.

- Con el valor devuelto por la subrutina de decodificación, saltar a una posición del programa donde se lleven a término las operaciones sobre los registros y/o posiciones de memoria correspondientes a la fase de ejecución de la instrucción (columna **Acción** de la Tabla 1).
- Volver al inicio del programa para realizar el *fetch* de la siguiente instrucción, tras haber actualizado el valor de los registros y/o posiciones de memoria pertinentes, así como los *eflags* (registro **ESR**), si fuera necesario.

El emulador debe ejecutar el bucle hasta encontrar la **instrucción EXIT**. Para hacer la emulación de forma correcta, al final de cada ciclo completo de una instrucción (pasos 1, 2, 3), todos los registros, las posiciones de memoria y los *eflags* **deben actualizarse con el valor correcto que obtendrían en la PS-ECI**.

Subrutina de decodificación

La subrutina de decodificación **debe cumplir todos los requisitos de una subrutina de librería** indicados tanto en clase de teoría como en las sesiones prácticas. El paso de parámetros se debe realizar de la siguiente forma:

- En primer lugar, el programa principal debe reservar un *word* (16 bits) en la pila para que la subrutina pueda dejar el resultado de la decodificación (columna **Id** de la Tabla 1).
- A continuación, el programa principal insertará en la pila el contenido del registro **EIR** (16 bits), que servirá como parámetro de entrada a la subrutina.

Tras esto, se invocará a la subrutina. Ésta no debe utilizar ninguna otra información externa a parte del parámetro de entrada recibido. En caso de necesitar posiciones de memoria extra para cálculos, éstas **deben reservarse en la propia pila**.

Recordad que por el hecho de ser de librería, **la subrutina debe salvar, antes de su ejecución, los registros del 68K que utilice** con vistas a poder recuperar su valor antes de retornar el control al programa principal. Después, debe analizar la codificación de la instrucción y retornar un valor **comprendido entre 0 y 13**, de acuerdo con la columna **Id** de la Tabla 1: 0 en el caso de un **EXIT**, 1 en el caso de un **COPY**, y así sucesivamente.

Al terminar la decodificación, la subrutina debe recuperar el valor de los registros modificados, dejar la pila tal y como estaba al principio de la ejecución de la subrutina, poner el resultado de la decodificación en el lugar correspondiente en la pila y, finalmente, retornar el control al programa principal. Desde el programa principal se debe eliminar de la pila el **EIR**

introducido anteriormente como parámetro, y se debe **recuperar el resultado de la decodificación**. El *stack pointer* **debe quedar como estaba** antes de iniciar el proceso de llamada a la subrutina. **Se recomienda que todo lo que metáis en la pila sean *words* (16 bits) o *long words* (32 bits)**, y no *bytes*.

Para iniciar la fase de ejecución de la instrucción decodificada se utilizará el valor numérico devuelto por la subrutina. Este valor **se debe introducir dentro de un registro del 68k**, por ejemplo D1, y se debe modificar para servir como **índice en la tabla de saltos** que se muestra a continuación¹:

```

        MULU #6,D1
        MOVEA.L D1,A1
        JMP  JMPLIST(A1)
JMPLIST:
        JMP  EEXIT
        JMP  ECOPY
        JMP  EADD
        JMP  ESUB
        JMP  EAND
        JMP  ENOT
        JMP  ESTC
        JMP  ELOA
        JMP  ELOAI
        JMP  ESTO
        JMP  ESTOI
        JMP  EBRI
        JMP  EBRC
        JMP  EBRZ

```

En este listado, las etiquetas indican las direcciones donde se inicia la fase de ejecución de las correspondientes instrucciones. Así pues, lo único que queda es programar **a partir de cada una de estas etiquetas** todo lo necesario para emular la ejecución de cada instrucción (columna Acción de la Tabla 1). Observad que cada fase de ejecución debe terminar con un salto al principio del programa para continuar con el *fetch* de la siguiente instrucción, excepto cuando se ejecuta la instrucción EXIT. La fase de ejecución de esta instrucción **debe detener la máquina**, lo cual es equivalente a finalizar el programa emulador. El código anterior **lo podéis utilizar directamente** en vuestra práctica para saltar a la fase de ejecución correspondiente de cada instrucción.

Especificación del trabajo a realizar

- Debéis implementar la decodificación de las instrucciones mediante una subrutina de librería **que haga el paso de parámetros de la forma indicada y que se llame DECOD**. Naturalmente, vuestra subrutina debe poder ser utilizada por cualquier usuario si

¹El hecho de multiplicar por 6 se debe a que la codificación de cada instrucción JMP requiere 6 bytes.

sabe cómo se llama la subrutina, cómo pasarle los parámetros y cómo obtener el resultado. Además, **la subrutina debe figurar al final del fichero donde entreguéis el programa emulador.**

- Una vez implementada la subrutina, debéis implementar el programa emulador de acuerdo a las especificaciones de la PS-ECI (Tabla 1). Debéis dedicar una atención especial a la obtención de los *eflags* correctos generados por la fase de ejecución de las instrucciones.
- Debéis programar vuestra práctica en un fichero, ejecutable sobre el emulador del 68k, llamado **PRAFIN20.X68**, que se distribuye **junto con este enunciado**.
- El fichero (**PRAFIN20.X68**) incluye una **serie de comentarios para delimitar las diferentes secciones** que debe contener el emulador, junto con las pertinentes explicaciones para cada una de ellas. Estos comentarios **NO DEBEN eliminarse o modificarse**, y vuestro código para cada una de las secciones deberá ir justo después de los comentarios explicativos de la sección en cuestión.
- Las secciones incluidas en el fichero **PRAFIN20.X68** y que por tanto debe contener vuestro emulador son:
 - **FETCH**, en la que debéis introducir el código necesario para llevar a cabo el *fetch* de la siguiente instrucción a ejecutar, tal y como se ha indicado anteriormente en este documento;
 - **BRDECOD**, dónde se debe preparar la pila para la llamada a la subrutina **DECOD**, realizar la llamada a dicha subrutina (**JSR**) y, tras esto, vaciar la pila de forma correcta, almacenando el resultado de la decodificación en un registro del 68k;
 - **BREXEC**, que incluye una sección de código destinada a saltar a la fase de ejecución de la instrucción decodificada por **DECOD**. Esta sección la proporciona el propio enunciado y, si se almacena el resultado de la decodificación en el registro **D1**, **no es necesario modificarla**;
 - **EXEC**, en la que debéis programar las fases de ejecución de cada una de las instrucciones de la máquina. Tras finalizar la fase de ejecución pertinente, **no debéis olvidar volver a la fase de *fetch*** para procesar la siguiente instrucción del programa;
 - **SUBR**, dónde deben ir todas las subrutinas, de usuario o de librería, que implementéis en vuestro emulador, **a excepción de la subrutina de decodificación **DECOD****; y, finalmente,
 - **DECOD**, en la que debéis implementar la subrutina de decodificación, que deberá ser de librería, siguiendo la interfaz especificada en este enunciado.
- **Las primeras líneas del fichero deberán ser inexcusablemente² las siguientes (sustituyendo el nombre de los autores), respetando incluso el hecho de que las etiquetas están en mayúsculas:**

²Esto no implica que no tengáis que hacer pruebas con más casos.

```

*-----
* Title      : PRAFIN20
* Written by : <nombres completos de los autores>
* Date       : 20/05/2020
* Description: Emulador de la PS-ECI
*-----

        ORG $1000
EPROG: DC.W $8810,$400A,$E00D,$688E,$9000,$4003,$E00D,$6804
        DC.W $6FFD,$48A4,$495B,$E00D,$C009,$4020,$A012,$0000
        DC.W $0004,$0003,$0000
EIR:   DC.W 0           ;eregistro de instruccion
EPC:   DC.W 0           ;econtador de programa
ET0:   DC.W 0           ;eregistro T0
ET1:   DC.W 0           ;eregistro T1
ER2:   DC.W 0           ;eregistro R2
ER3:   DC.W 0           ;eregistro R3
ER4:   DC.W 0           ;eregistro R4
ER5:   DC.W 0           ;eregistro R5
EB6:   DC.W 0           ;eregistro B6
EB7:   DC.W 0           ;eregistro B7
ESR:   DC.W 0           ;eregistro de estado (00000000 00000ZNC)

START:
        CLR.W EPC

FETCH:

```

- Evidentemente, el programa debe funcionar correctamente a pesar de que se modifiquen los valores contenidos dentro del vector EPROG (debe funcionar para cualquier otro eprograma) y sin que sea necesario modificar ningún otro dato introducido por vosotros. Cualquier referencia al eprograma deberá realizarse siempre mediante la etiqueta EPROG.
- El programa tampoco debe depender de las direcciones absolutas de los eregistros: siempre debéis hacer referencia a cada eregistro por su etiqueta. Esto quiere decir que no debéis acceder a un eregistro mediante la etiqueta de otra variable. En consecuencia, en la cabecera, **se debe poder modificar el orden en el que aparecen los eregistros**, o introducir directivas del tipo DS.W 0, y el emulador debe continuar funcionando correctamente.
- Se recomienda verificar que vuestro emulador **puede ejecutar correctamente, al menos, el programa de ejemplo** que se proporciona en este enunciado (Figura 1).
- Os debéis asegurar también de que la ejecución del **programa considerado como mínimo para poder evaluar vuestra práctica** es correcta (ver punto 6 de la siguiente sección).
- Es recomendable revisar los guiones de las prácticas **realizadas durante el curso** para conocer todos los detalles de implementación relacionados con la práctica final.

Entrega, presentación y evaluación de la práctica

1. Cada grupo de prácticas debe entregar tanto el programa como un informe del trabajo realizado, el nombre del cual deberá ser **PRAFIN20.pdf**; los dos ficheros se deben enviar dentro de un fichero comprimido llamado **PRAFIN20.zip**. **Una copia impresa del informe se debe dejar en el casillero del profesor correspondiente al grupo** (Emilio García / Francisco Bonnín, Conserjería Anselm Turmeda), mientras que **el fichero comprimido** (.zip), que contiene el informe (.pdf) y el programa ejecutable (.X68), **se debe entregar a través de Aula Digital**.
2. El **informe deberá contener**:
 - Una **portada** con el nombre de la asignatura y el curso académico, y los nombres, DNIs, grupo de la asignatura y direcciones de correo electrónico de los integrantes del grupo.
 - Una breve **introducción** a la PS-ECI y al problema propuesto.
 - Una explicación general al **trabajo** realizado para solventar la práctica, resumiendo cómo se ha implementado cada una de las fases del emulador (*fetch*, decodificación y ejecución).
 - Una descripción de la **rutina de decodificación** mediante un árbol para indicar la secuencia de bits analizados durante el proceso.
 - Una **tabla de subrutinas** utilizadas en la solución, indicando si son de librería o de usuario y sus interfaces de entrada y de salida.
 - Una **tabla de registros del 68k** siempre utilizados para el mismo propósito y su función, en caso de que existan.
 - Una **tabla de variables adicionales** definidas y su función, en caso de que existan.
 - Un **conjunto de pruebas** hechas sobre vuestra máquina elemental (máximo 5), especificando el eprograma y el resultado obtenido mediante vuestro emulador. Los eprogramas incluidos en este documento se pueden añadir a dicho conjunto de pruebas.
 - Una sección de **conclusiones** acerca del trabajo realizado, los conocimientos adquiridos y una valoración personal sobre la práctica.
 - El **código fuente** del emulador, suficientemente comentado.
3. La copia impresa se debe presentar **grapada**, sin páginas en blanco; no se debe encuadernar ni meter dentro de fundas, carpetas ni ningún tipo de sobre.
4. Las **indicaciones sobre el estilo de programación y documentación** incluidas en la P3 se deberían respetar igualmente en el caso de esta práctica: clarificar el código fuente con las correspondientes indentaciones, incluir comentarios útiles (y no excesivos), utilizar nombres de etiquetas apropiados, evitar líneas de código y comentarios de más de 80 caracteres, etc.
5. **La fecha límite de entrega de la práctica será el miércoles 20 de mayo de 2020 (hasta las 23:55h)**. Las prácticas entregadas **después** del día 20 de mayo **sufrirán**

una penalización en su nota global de 1 punto por cada día de retraso. Por tanto, **el máximo retraso admisible es de 5 días naturales**. La **copia física** del informe se puede dejar en el casillero al **día siguiente** de la entrega por Aula Digital si ese día es fin de semana o festivo. El no entregar la copia física del informe implicará una penalización en la calificación final.

6. Como paso previo a la corrección, se ejecutará sobre vuestro emulador el siguiente eprograma:

Dirección @PS-ECI	Ensamblador sin etiquetas	Instrucciones codificadas	Hex
0:	LOA 7,T0	1000 0 000 00000111	8007
1:	COPY T0,R2	01000 00000 000 010	4002
2:	BRI 5	1100 0000 00000101	C005
3:	SUB R2,R2,R2	01010 00 010 010 010	5092
4:	EXIT	00 0000000000000000	0000
5:	ADD R2,R2,R2	01001 00 010 010 010	4892
6:	EXIT	00 0000000000000000	0000
7:	1	00000000 00000001	0001

que, usando la codificación del conjunto de instrucciones, da lugar a la siguiente cabecera:

```

ORG $1000
EPR0G: DC.W $8007,$4002,$C005,$5092,$0000,$4892,$0000,$0001
EIR:   DC.W 0           ;eregistro de instruccion
EPC:   DC.W 0           ;econtador de programa
ET0:   DC.W 0           ;eregistro T0
ET1:   DC.W 0           ;eregistro T1
ER2:   DC.W 0           ;eregistro R2
ER3:   DC.W 0           ;eregistro R3
ER4:   DC.W 0           ;eregistro R4
ER5:   DC.W 0           ;eregistro R5
EB6:   DC.W 0           ;eregistro B6
EB7:   DC.W 0           ;eregistro B7
ESR:   DC.W 0           ;eregistro de estado (00000000 00000ZNC)
```

Tras la ejecución del mismo, **la posición de memoria del 68K correspondiente a ER2 (en este caso, @1018Hex) debería contener el valor 2Dec = 0002Hex**. La correcta ejecución del programa anterior se considera un **requisito mínimo para que vuestra práctica sea evaluada**. En caso de que dicho programa no funcione como se indica, la práctica **no se corregirá** y obtendrá una calificación de **suspenso**. En ningún caso se considerarán como válidas aquellas soluciones que **escriban directamente en la memoria del 68K el resultado esperado**.

7. La práctica quedará automáticamente suspendida en el caso de que no se observen las restricciones anteriores.

8. De acuerdo con la guía docente, **la excesiva similitud entre prácticas, o partes de prácticas (p.e. la subrutina de decodificación) a criterio del profesor, será considerada copia**, y las dos prácticas quedarán automáticamente suspendidas, así como, al menos, la presente convocatoria de la asignatura.

NOTA: Cualquier modificación sobre la práctica se publicará en la página web de la asignatura en Aula Digital.