

# 《数字电路设计》课程教学大纲

课程英文名	Digital Circuits Design				
课程代码	A0507980	课程类别	学科基础课	课程性质	学科必修
学 分	3		总学时数	48	
开课学院	计算机学院		开课基层教学组织	系统硬件课程组	
面向专业	计算机科学与技术		开课学期	第3学期	

## 一、 课程目标

《数字电路设计》是计算机类及其相关专业的专业基础课程，在专业课程体系中起到打基础的作用。课程主要以组合逻辑电路和同步时序逻辑电路的工作原理为基础，使学生掌握数字系统的基本知识和基本原理，具备对数字系统硬件进行分析、设计和开发的基本技能，以及应用数字逻辑电路初步解决数字逻辑问题的能力。同时，培养学生创新思维与能力，激发社会主义道路自信和家国情怀，形成新时期社会主义核心价值观。

通过理论教学和实践活动，达到以下课程目标：

**课程目标 1：**能够区分数字信号与模拟信号，利用数制和码制的基本知识，进行常用数制和常用码制的编码及相互转换；

**课程目标 2：**能够基于真值表、逻辑函数、电路图、波形图等逻辑功能表示形式，初步具备逻辑电路的功能表示和转换能力；

**课程目标 3：**具备分析和设计组合逻辑电路的能力，能够分析推导出电路的真值表和电路功能，能够设计电路图等，具备使用常用组合逻辑电路模块来扩展设计出更复杂的组合逻辑电路的能力；

**课程目标 4：**能够根据各种触发器的工作原理，分析推导出各种触发器的工作特性、约束条件及波形图等，具备不同触发器间相互转换的设计能力；

**课程目标 5：**具备分析和设计同步时序逻辑电路的能力，能够分析推导出电路的方程组、状态转换真值表、状态转换图等，具备使用常用同步时序逻辑电路模块来设计更复杂的同步时序逻辑电路的能力。

**课程目标 6：**具备基本的科学素养，及时了解芯片设计的国内外新技术和发展趋势，掌握国家相关方面的科技战略需求，树立强烈的爱国主义使命感与责任心，具备新工科人才的工匠精神。

## 二、 课程目标与毕业要求对应关系

本课程的课程目标对计算机科学与技术专业毕业要求指标点的支撑情况如表 1 所示。

表 1. 课程目标与计算机科学与技术专业毕业要求对应关系

毕业要求	指标点	课程目标及支撑权重
毕业要求 1：工程知识：掌握数学、自然科学、工程基础、计算机专业领域的知识，并能应用于计算机领域复杂工程问题的解决方案中。	1-2 掌握计算机科学核心知识与理论，能够针对计算机领域复杂工程问题建立模型，并利用模型解决问题。	目标 1：0.2 目标 2：0.4 目标 4：0.4
	1-3 能够运用计算机专业知识，对计算机领域复杂工程问题解决方案进行分析与优化。	目标 2：0.5 目标 4：0.5
毕业要求 2：问题分析：能够应用数学、自然科学和工程科学的基本原理，以及科学思维方法，对计算机领域的复杂工程问题进行识别、表达和分析，并通过文献查阅与研究获得有效结论。	2-1 能够应用数学、自然科学、工程科学和计算科学的基本原理识别、表达计算机领域的复杂工程问题。	目标 3：0.5 目标 5：0.5
	2-3 能够在识别、表达、分析的基础上，利用科学思维方法合理推导出有效结论。	目标 3：0.5 目标 5：0.5
毕业要求 3：设计/开发解决方案：能够设计计算机领域复杂工程问题的解决方案，设计与开发满足特定需求的软硬件系统、算法或部件，在设计中考虑社会、健康、安全、法律、文化以及环境等因素，并体现一定的创新意识。	3-2 掌握计算机硬件基础理论和设计方法，能够针对计算机复杂系统设计满足特定需求的功能部件或硬件系统。	目标 3：0.4 目标 5：0.4 目标 6：0.2

### 三、课程目标与教学内容和方法的对应关系

表 2. 课程目标与教学内容、教学方法的对应关系

教学内容	教学方法	课程目标
1. 数字逻辑基础	课堂讲授、课堂互动、案例分析、文献查阅	1,6
2. 逻辑代数基础	课堂讲授、课堂互动、课堂练习、课后实践	2
3. 组合逻辑电路	课堂讲授、课堂互动、课堂练习、视频学习、案例分析	2,3,6
4. 触发器	课堂讲授、课堂互动、课堂练习、视频学习	2,4,5
5. 同步时序逻辑电路	课堂讲授、课堂互动、课堂练习、视频学习、文献查阅	2,5,6

本课程详细教学内容和方法阐述如下：

#### 1. 数字电路基础

##### (1) 教学内容：

- 数字电路研究的对象和方法；
- 数字电路的发展；
- 数字电路的分类；

- 数字电路与模拟电路的关联与区别
- 数位计数制的基本概念、表示方式
- 常用数制（十进制、二进制、十六进制、八进制）及其之间相互转换；
- 常用码制，包括 8421BCD 码、余三码、格雷码、ASCII 编码、奇偶校验码等。

(2) 教学重点：数位计数制相互转换规则、8421BCD 码、格雷码的原理和使用。

(3) 教学难点：数位计数制的进制转换规则、进制转换原理证明、格雷码转换。

(4) 教学要求：能够灵活运用进制的位置计数法和按权展开法，能够进行多种进制间的相互转换、掌握 8421BCD 码和余三码的编码方法、掌握格雷码与二进制的转换。

**思政融合点 1：**在学习数字电路发展及分类知识点时，引导学生查阅文献资料，了解我国芯片设计的现状、不足及面临的机遇，撰写报告，激发学生的爱国主义热情、自豪感、使命感与忧患意识。

**思政融合点 2：**在学习数字电路发展及分类知识点时，通过课堂讨论华为海思芯片设计技术及产品发展历史，如麒麟芯片、5G 芯片 IP 等，培养学生的探索精神、创新精神及科学生产能力，以及当代大学生应该具备的家国情怀、战略抱负和社会责任。

## 2. 逻辑代数基础

(1) 教学内容：

- 逻辑代数基本概念；
- 基本逻辑运算和常用复合逻辑运算的原理、电路图表示；
- 逻辑代数的基本公式、基本定理和运算规则；
- 德摩根定律及真值表法证明；
- 逻辑函数的基本表示形式、标准表达式、最小项/最大项表示；
- 逻辑函数的各种表示形式之间的相互转换；
- 公式法化简方法和规则；
- 卡诺图概念、卡诺图填写、逻辑相邻规则及化简方法。

(2) 教学重点：基本逻辑运算的原理及电路图表示、德摩根定律使用及扩展、代入规则、反演规则、对偶规则、展开规则、最小项/最大项标准式、公式法化简、卡诺图化简。

(3) 教学难点：逻辑函数表示形式间的相互转换、最小项/最大项表示、公式法化简、卡诺图化简。

(4) 教学要求：能够熟练完成逻辑函数之间的转换和化简，能够求逻辑函数的最小项/最大项标准式，能够用真值表、逻辑函数、电路、波形图等形式表达变量间的逻辑关系，能够用代数法和卡诺图法化简逻辑函数，能够对多输出逻辑函数进行化简。

## 3. 组合逻辑电路

(1) 教学内容：

- 组合逻辑电路的特点、功能；
- 组合逻辑电路的分析方法、分析步骤；

- 组合逻辑电路的设计方法、设计步骤；
- 加法器、比较器、编码器、译码器、数据选择器等常规逻辑电路的工作原理、逻辑功能和扩展应用；
- 逻辑电路的竞争和冒险概念、判断方法和消除方法。

**(2) 教学重点：**组合逻辑电路的分析方法和设计方法、常用组合逻辑电路的原理及集成芯片的应用、竞争冒险的消除。

**(3) 教学难点：**组合逻辑电路的设计、集成译码器芯片的应用、集成数据选择器芯片的应用。

**(4) 教学要求：**掌握组合逻辑电路的原理和特点，具备分析和设计组合逻辑电路的能力。掌握常用组合逻辑电路的原理和使用方法，如编码器、译码器、加法器、数据选择器、数值比较器等，能够使用这些模块来设计更复杂的组合逻辑电路。初步认识组合逻辑电路中竞争冒险现象的产生原因，能够判断简单的数字电路中是否存在竞争和冒险，并能够采取相应方法消除其冒险现象。

**思政融合点 3：**在学习组合逻辑电路设计技术以及集成芯片时，通过工程哲学窥探以及从原理角度出发来解释从门电路设计到大规模集成芯片，如 FPGA 的设计等，引导学生正确看待个体与整体的辩证关系，充分发挥个人在创新团队中的作用，以及从哲学角度看待系统创新和历史科学思维，形成科学的创新设计精神。

#### 4. 触发器

**(1) 教学内容：**

- 触发器的性质、逻辑功能描述方法；
- 各种触发器的电路结构、工作原理及工作特点；
- 各种触发器的特性表、特性方程、状态转换图及时序图；
- 各种触发器的波形分析；
- 不同类型触发器之间逻辑功能的转换方法；
- 触发器的分频原理及应用；
- 集成触发器控制信号的同步、异步概念。

**(2) 教学重点：**基本 R-S 触发器的工作原理分析、特性方程、特性表；主从 R-S 触发器的工作原理分析、特性方程、特性表；上升沿/下降沿触发的概念和基本原理分析；边沿 D 触发器、边沿 J-K 触发器。

**(3) 教学难点：**基本 R-S 触发器的工作原理分析、主从 R-S 触发器的工作原理分析、边沿触发的概念、集成触发器的同步/异步控制信号。

**(4) 教学要求：**掌握各种触发器的结构、工作原理、逻辑功能及特点。掌握特性表、特性方程、状态转换图等，能够用时序图描述各种触发器的逻辑功能。能够根据基本 R-S、钟控 R-S 触发器、主从（R-S、J-K）触发器及维持阻塞 D 触发器的原理，分析电路中各信号之间的关系，得到输入信号与输出信号之间的关系，画出它们的时序波形图。能够使用特性方程，熟练地转换不同类型的触发器。

#### 5. 同步时序逻辑电路

### **(1) 主要内容:**

- 时序逻辑电路的概念;
- 同步时序逻辑电路的特点、分类、功能描述方法;
- 同步时序逻辑电路的分析方法、方程组、状态转换真值表、状态图、波形图;
- 同步时序逻辑电路的有效循环、无效循环、有效状态、无效状态、自启动、不能自启动等概念和判断方法;
- 同步时序逻辑电路的设计技术、原始状态图建立、原始状态表建立、原始状态化简、状态分配原则、最小化状态表;
- 计数器的工作原理、电路设计和扩展应用;
- 基于同步置数、异步清零的任意进制计数器设计方法;
- 寄存器（含移位寄存器）的分类、基本概念和原理。

**(2) 教学重点:** 状态转换真值表和状态转换图的分析、原始状态图的建立步骤、电路自启动的判定和修改方法、隐含表的状态化简规则、最小化状态表到真值表转换、计数器的同步/异步功能。

**(3) 教学难点:** 原始状态图的建立、原始状态表的化简、计数器的同步/异步功能。

**(4) 教学要求:** 能够解释组合逻辑电路和时序逻辑电路的差异，能够区分同步和异步时序逻辑电路，能够对同步时序逻辑电路进行分类。掌握同步时序逻辑电路的特点、功能描述方法等。具备分析和设计同步时序逻辑电路的能力，能够列方程组，画状态图等，选用合适的触发器和组合逻辑电路构成同步时序逻辑电路。掌握计数器、寄存器、移位器等常用同步时序逻辑电路的原理和使用方法，能够使用这些模块来设计更复杂的同步时序逻辑电路。

**思政融合点 4:** 在讲授集成 IC（如计数器、寄存器、锁存器等）设计及扩展应用时，引导学生查阅文献资料，系统地讲述计算机芯片的制造过程，让学生明白芯片设计技术的复杂性与重要性，重点培养学生的创新思维以及工匠精神。

**思政融合点 5:** 在讲授时序电路的设计技术时，结合时事热点与国家大事，以问题为导向，探讨我国芯片自主设计与制造技术的发展现状以及困境，并结合华为海思、中芯国际等案例进行探讨，让学生重新认识到中国的不屈不挠和伟大艰苦创新精神，认识到国内芯片自主设计和发展的必要性和紧迫性，实施科技强国、科技爱国势在必行，激发社会主义道路自信和家国情怀，形成新时期社会主义核心价值观。

## **四、 实践环节及要求**

另设课程《数字电路课程设计》完成实践环节，详见《数字电路课程设计》课程大纲。

## **五、 与其它课程的联系**

**先修课程:** 离散数学

**后续课程:** 计算机组成原理（甲）、嵌入式系统原理

## 六、 学时分配

表 3. 学时分配表

教学内容	讲课时数	实验时数	实践学时	课内上机时数	课外上机时数	自学时数	习题课	讨论时数
1. 数字逻辑基础	2					2	1	
2. 逻辑代数基础	8					4	1	
3. 组合逻辑电路	11					6	1	
4. 触发器	8					3	1	
5. 同步时序逻辑电路	13					12	2	
合计	42	0	0	0	0	27	6	
总计					48	计划学时+27 自学学时		

## 七、 课程目标达成途径及学生成绩评定方法

### 1. 课程目标达成途径

表 4. 课程目标与达成途径

课程目标	达成途径
<b>课程目标 1:</b> 能够区分数字信号与模拟信号，利用数制和码制的基本知识，进行常用数制和常用码制的编码及相互转换。	通过课堂讲授、课堂互动、课后自学、文献查阅、总结报告等教学手段，使学生掌握计算机中数据编码和信息编码的基本方法，并能够进行二进制、八进制、十六进制、BCD 码、格雷码等之间的转换。同时，进一步了解国内芯片设计相关先进技术和取得的成就，树立社会主义道路自信和爱国情怀。
<b>课程目标 2:</b> 能够基于真值表、逻辑函数、电路图、波形图等逻辑功能表示形式，初步具备逻辑电路的功能表示和转换能力。	通过课堂讲授、课堂练习、课堂互动、课后实践等诸多教学手段，让学生掌握逻辑电路的多种表示形式及相互转换，并能够通过公式法或卡诺图法进行电路化简。
<b>课程目标 3:</b> 具备分析和设计组合逻辑电路的能力，能够分析推导出电路的真值表和电路功能，能够设计电路图等，具备使用常用组合逻辑电路模块来扩展设计出更复杂的组合逻辑电路的能力。	通过课堂讲授、课堂练习、课堂互动、案例分析设计等多种教学手段，让学生掌握组合逻辑电路的分析与设计方法，并具备常用组合逻辑电路的集成芯片扩展应用设计能力。
<b>课程目标 4:</b> 能够根据各种触发器的工作原理，分析推导出各种触发器的工作特性、约束条件及波形图等，具备不同触发器间相互转换的设计能力。	通过课堂讲授、课堂练习、课堂互动、课后实践等多种教学手段，使学生会分析基本 RS 和主从 RS 触发器的工作原理，从而具备各种触发器工作特性的分析能力和设计能力。
<b>课程目标 5:</b> 具备分析和设计同步时序逻辑电路的能力，能够分析推导出电路的方程组、状态转换真值表、状态转换图等，具备使用常用同步时序逻辑电路模块来设计更复杂的同步时序逻辑电路的能力。	通过课堂讲授、课堂练习、课堂互动、案例分析设计、课后自学、文献查阅、总结报告等多种教学手段，引导学生掌握时序逻辑电路的分析与设计方法，并具备常用时序逻辑电路的集成芯片扩展应用设计能力。同时，以复杂电路设计案例分析引导学生认识到简单与复杂的对立关系，树立学生具备新工科人才的

	工匠精神。
<b>课程目标 6：</b> 具备基本的科学素养，及时了解芯片设计的国内外新技术和发展趋势，掌握国家相关方面的科技战略需求，树立强烈的爱国主义使命感与责任心，具备新工科人才的工匠精神。	通过课堂讲授、课后自学、文献查阅、课堂讨论、总结报告等各种方式，让学生对芯片设计技术国产化的现状与发展趋势了解并思考，树立强烈的爱国主义使命感和责任感。

## 2.学生成绩评定方法

本课程为考试课程，考试方式为闭卷。课程采用形成性评价与终结性评价相结合的评价方法，学期总评成绩由两部分构成：采用线上/线下混合教学模式，建议平时成绩占比 50%、期末考试成绩占比 50%；采用传统教学模式（以教师讲授为准），建议平时成绩占比 40%、期末考试成绩占比 60%。平时成绩可包括（但不仅限于）课程思政实践、课后作业、视频学习、在线测试、在线讨论、课堂测试、课堂小组讨论、课堂报告演讲、课堂参与等项目，至少不少于 5 项。各部分的建议考核内容、在平时成绩中的建议比例、关联课程目标、在总成绩中的占比等，如表 5 所示，任课教师可根据实际授课情况调整。各考核内容的详细评分标准见表 6 所示。

表 5. 课程考核与成绩评定方法

考核项目	考核内容	关联的课程目标	占平时成绩比例	占总评成绩比重
平时成绩	课程思政	6	5%	40%
	课后作业	1,2,3,4,5	15%	
	课堂练习	1,2,3,4,5	15%	
	课堂表现	1,2,3,4,5	5%	
期末考试	期末闭卷考试	1,2,3,4,5		60%
总评成绩		1,2,3,4,5,6		100%

表 6. 考核内容详细评分标准

考核内容	评分标准						
	90-100	75-90	60-75	<60			
课程思政		<b>实践报告占 50%：</b> 结合课程相关的集成芯片设计、FPGA 等方面的新技术、新发展，布置相关的国内外现状与发展历程的调研实践报告。 <b>根据报告的质量评分，</b> 考查点有：紧扣主题、内容充实 40 分，情感态 30 分（一票否决），格式规范 10 分，结构合理 10 分，参考文献 10 分（≥5 篇、格式规范 10 分）。					
<b>课外研学测试占 50%：</b> 事先给出相关学习资料，期末以线上测试的形式，开卷考查本课程相关的芯片设计技术的最新发展、国家相关的宏观政策、国内的创新成果等方面的知识。 <b>按照测试正确率计分。</b>							
课后作业	布置的课余作业，包括线上或纸质作业、探索性课外实践活动、课外单元测验、文献阅读任务等。 <b>根据质量与正确率，</b> 给出批阅成绩（百分制），计算平均得分；						
课堂练习	在课堂上布置的练习、小测、单元测验等。						

	根据正确率，给出批阅成绩（百分制），计算平均得分：			
课堂表现	在课堂上，设置提问、抢答、问题驱动的分组讨论、雨课堂练习等环节，根据回答质量与参与情况计分。分类评价如下：			
	雨课堂、提问、抢答等环节：按照正确率和参与度计分。			
	课堂小测：按照实际得分计分。			
	分组讨论：逻辑清晰、分析深入，设计方法或方案正确，高质量解决问题，表达完整、展示效果好	分组讨论：逻辑较清晰、分析较为深入，设计方法或方案能较好地解决主要问题，表达与展示较好	分组讨论：设计方法或方案能达到基本要求，基本能解决问题，表达与展示情况一般	分组讨论：设计方法或方案不符合基本要求，不能解决基本问题。
期末闭卷考试	针对课程目标出卷，根据试卷评分标准批阅，按照正确率评分。			

## 八、 教学资源

表 7. 课程的基本教学资源

资源类型	资源
教材	冯建文, 章复嘉: 数字电路设计, 西安电子科技大学出版社, 2018
参考书籍或文献	(31) 范文兵, 李浩亮, 李敏: 数字逻辑电路设计, 清华大学出版社, 2020。 (32) 贾熹滨: 数字逻辑基础与 Verilog 硬件描述语言, 清华大学出版社, 2012。 (33) 阎石, 王红: 数字电路技术基础 (第六版), 清华大学出版社, 2016。 (34) 方怡冰: 数字电路与逻辑设计, 西安电子科技大学出版社, 2020。 (35) 贾立新: 数字电路, 电子工业出版社, 2011。 (36) 李晓辉: 数字电路与逻辑设计, 电子工业出版社, 2017。
教学文档	无

## 九、 课程目标达成度定量评价

在课程结束后，需要对每一个课程目标（含思政课程目标）进行达成度的定量评价，用以实现课程的持续改进。

课程目标达成度的定量评价算法：

- 1、使用教学活动（如课程思政实践、课后作业、课堂练习、单元测验、视频学习、在线测试、演讲、课堂讨论、阅读报告、PBL 学习等等）成绩或期末考试部分题目得分率作为评价项目，对某个课程目标进行达成度的定量评价；
- 2、为保证考核的全面性和可靠性，要求对每一个课程目标的评价项目选择至少两种；
- 3、根据施教情况，评价项目可以由教师自行扩展，权重比例可以由教师自行设计；
- 4、对某一个课程目标有支撑的各评价项目权重之和为 1；
- 5、使用所有学生（含不及格）的平均成绩计算。

本课程的课程目标达成度的定量评价算法建议如表 8 所示，教师可根据授课方式及考核内容适当调整：

表 8. 课程目标达成度定量评价方法

课程目标	课程目标达成度评价方式
------	-------------

课程目标	课程目标达成度评价方式
<b>课程目标 1:</b> 能够区分数字信号与模拟信号，利用数制和码制的基本知识，进行常用数制和常用码制的编码及相互转换。	课后作业: 0.2 课堂练习: 0.2 课堂表现: 0.2 期末考试: 0.4
<b>课程目标 2:</b> 能够基于真值表、逻辑函数、电路图、波形图等逻辑功能表示形式，初步具备逻辑电路的功能表示和转换能力。	课后作业: 0.2 课堂练习: 0.1 课堂表现: 0.1 期末考试: 0.6
<b>课程目标 3:</b> 具备分析和设计组合逻辑电路的能力，能够分析推导出电路的真值表和电路功能，能够设计电路图等，具备使用常用组合逻辑电路模块来扩展设计出更复杂的组合逻辑电路的能力	课后作业: 0.2 课堂练习: 0.2 课堂表现: 0.1 期末考试: 0.5
<b>课程目标 4:</b> 能够根据各种触发器的工作原理，分析推导出各种触发器的工作特性、约束条件及波形图等，具备不同触发器间相互转换的设计能力。	课后作业: 0.1 课堂练习: 0.2 课堂表现: 0.1 期末考试: 0.6
<b>课程目标 5:</b> 具备分析和设计同步时序逻辑电路的能力，能够分析推导出电路的方程组、状态转换真值表、状态转换图等，具备使用常用同步时序逻辑电路模块来设计更复杂的同步时序逻辑电路的能力。	课后作业: 0.2 课堂练习: 0.2 课堂表现: 0.1 期末考试: 0.5
<b>课程目标 6:</b> 具备基本的科学素养，及时了解芯片设计的国内外新技术和发展趋势，掌握国家相关方面的科技战略需求，树立强烈的爱国主义使命感与责任心，具备新工科人才的工匠精神。	课程思政: 1.0

## 十、 说明

本课程大纲主要用于规范杭州电子科技大学计算机科学与技术专业的《数字电路设计》课程的教学目标、教学内容、教学方法、教学要求以及考核评价方法等，承担该课程的教师必须遵照本大纲安排授课计划、实施教学过程，完成学生各个阶段与各方面的学习成果考核与评价；在学期末，需对课程目标和课程支撑的毕业要求指标点进行达成度评价。

本课程大纲自 2021 级开始执行，生效之日原先版本均不再使用。

## 十一、 编制与审核

表 9. 大纲编制与审核信息

工作内容	责任部门或机构	负责人	完成时间
编制	系统硬件课程组	张怀相	2022.03.12
审核	系统硬件课程组	冯建文	2022.03.15
审定	计算机学院教学工作委员会		