

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ
НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ФАКУЛЬТЕТ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ

Отчет по лабораторной работе №9
по курсу «ЭВМ и периферийные устройства»

ИЗМЕРЕНИЕ СТЕПЕНИ АССОЦИАТИВНОСТИ КЭШ-ПАМЯТИ

Выполнил: студент 2-го курса гр. 17208

Гафиятуллин А.Р.

Новосибирск, 2018

1. ЦЕЛЬ РАБОТЫ:

1. Экспериментальное определение степени ассоциативности кэш-памяти.

2. ХОД РАБОТЫ:

1. Для достижения поставленной цели была написана программа, выполняющая обход массива следующим образом: выбиралось смещение между фрагментами, равное размеру кэш-памяти 3 уровня. Каждый i -ый элемент фрагмента ссылался на i -ый элемент следующего фрагмента, а i -ый элемент последнего фрагмента ссылался на i -ый элемент первого фрагмента, причем $i < (\text{размер кэш памяти 3 уровня} / \text{количество фрагментов})$. После чего выполнялся обход массива по этим ссылкам.
2. Тестирование программы проходило на Linux-машине с Elementary OS(Ubuntu-based, Linux kernel 4.15.0-39-generic), процессор Intel Core i5-7200U CPU @3.1GHz 2 ядра(физических), загруженность - около 130-140 процессов.

Информация о кэше процессора:

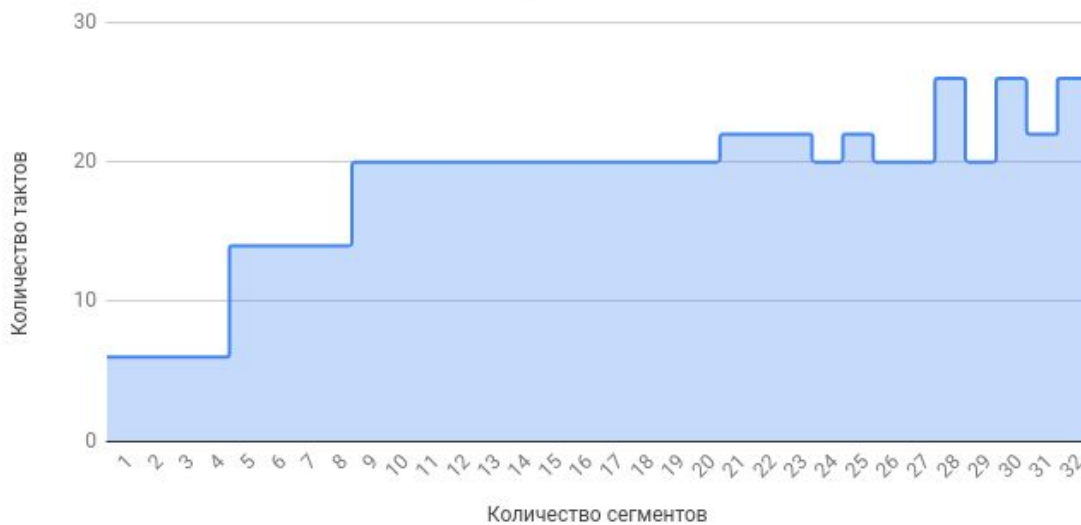
- a. **L1 cache:** 32 Кбайт 8-ассоциативный для данных и 32 Кбайт 8-ассоциативный для инструкций на одно ядро процессора;
- b. **L2 cache:** 256 Кбайт 4-ассоциативный на одно ядро процессора;
- c. **L3 cache:** 3072 Кбайт 12-ассоциативного объединенного кэша для всех ядер.

Смещение между началами соседних фрагментов: 3072 Кбайта;

Размер фрагмента: 3072 Кбайт / N , где N - текущее количество фрагментов.

3. Измерение среднего времени доступа к одному элементу массива (в тактах процессора) для разного числа фрагментов: от 1 до 32.

Измерение среднего времени доступа к одному элементу массива (в тактах процессора) для разного числа фрагментов: от 1 до 32.



4. На графике видны резкие скачки времени доступа к элементам массива после 4 и после 8 фрагментов, что соответствует ассоциативностям кэш-памяти 1 и 2 уровня. Но не совсем понятно, какая ассоциативность к какому уровню относится. Если выставить смещение равным размеру кэша 1 уровня, то получим следующий график:



Из графика становится понятно, что 8-ассоциативным является кэш 1 уровня. Прделаем те же действия и для размера смещения, равного размеру кэша 2 уровня:



Появилась новая ступенька на 4 фрагментах - это ассоциативность кэша 2 уровня.

На первом графике отсутствует ожидаемый резкий скачок после 12 фрагментов. Это может быть связано с 2 причинами: либо Intel солгали насчет 12-ассоциативного кэша 3 уровня, либо кэш-контроллер имеет более умные алгоритмы замещения устаревших кэш-строк, которые так просто обойти нельзя(что более вероятно). В любом случае, кэш 3 уровня показал производительность выше, чем ожидалось.

5. Полный компилируемый листинг реализованной программы и команды для ее компиляции:

```
#include <stdio.h> //for printf
#include <stdlib.h> //for malloc
```

```

#define LEVEL_3_CACHE_SIZE 3072 //KB
#define OFFSET (LEVEL_3_CACHE_SIZE * 1024 / 4)
#define SEGMENTS_AMOUNT 32

typedef unsigned long long ull;

inline ull rdtsc();

ull rdtsc(){
    unsigned int lo, hi;
    asm volatile("rdtsc\n" : "=a"(lo), "=d"(hi));
    return ((ull)hi << 32) | lo;
}

int main(){
    int bypass_size = SEGMENTS_AMOUNT * OFFSET;
    volatile int *cache;
    for(int size = OFFSET; size <= SEGMENTS_AMOUNT * OFFSET; size += OFFSET){
        cache = malloc(size * sizeof(int));
        for(int j = 0; j < size; j += (j % OFFSET < OFFSET / (size / OFFSET) ? 1 : OFFSET - (j % OFFSET)))
            cache[j] = (j + OFFSET) % size;
        ull start = rdtsc();
        for(int j = 0, k = 0; j < bypass_size; j++)
            k = cache[k];
        ull end = rdtsc();
        printf("SEGMENTS AMOUNT: %d, PROC. CLOCKS: %llu\n", size / OFFSET, (end - start) / bypass_size);
        free(cache);
    }
}

```

Команда компиляции: gcc -O1 cache.c -o cache

3. ВЫВОДЫ:

1. Экспериментально определили степени ассоциативности кэш-памяти;
2. Кэш-память 3 уровня имеет производительность выше, чем ожидалось;
3. В реальных программах нужно стараться избегать обращений к элементам, стоящим друг от друга на расстоянии равном размеру банка.