

Aspects techniques des circuits logiques

A. MHAMDI

Ingénieur ENIT

Technologue en GE à l'ISSET de BIZERTE

Année universitaire : 2013-2014

Ouvrages de référence

1. E. MESSERLI et Y. MEYER, Electronique Numérique, 1^{er} tome, Systèmes combinatoires, Hes.so, Septembre 2010.
2. J. BOUQUET et P. MAYE, Electronique numérique en 26 fiches, Dunod, Paris, 2010.
3. McGraw-Hill, Introduction aux circuits logiques, Deuxième édition, Letocha, Québec, 1985.
4. A. OUMNAD, Cours d'Electronique Numérique, EMI.

Avant-propos

Les principales technologies utilisées en automatisation :

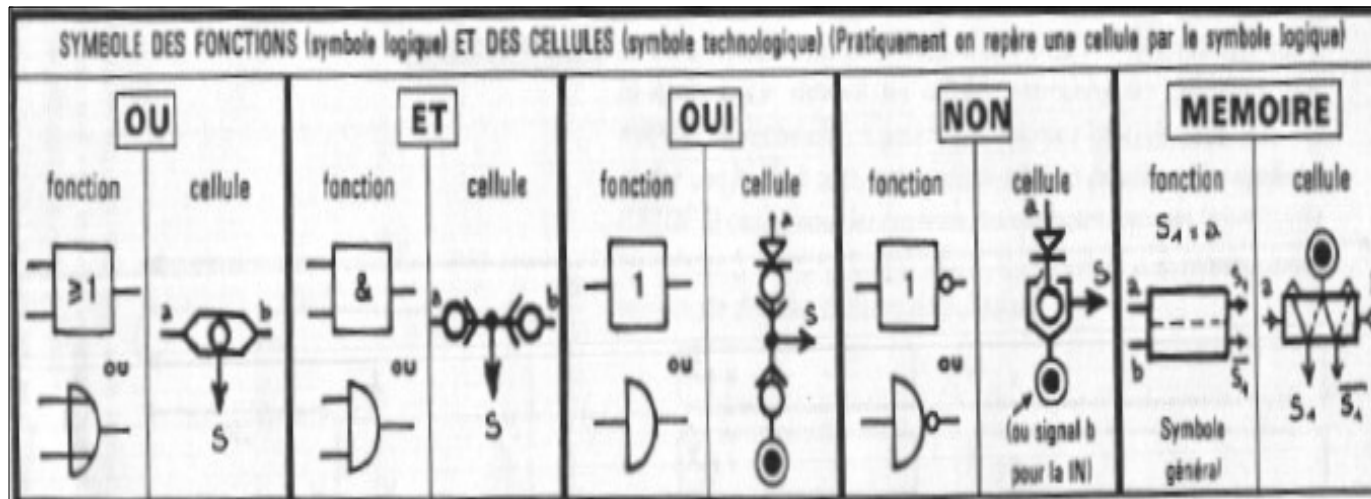
Ces technologies, au nombre de quatre sont les suivantes :

- technologie pneumatique ;
- technologie hydraulique ;
- technologie électromécanique ;
- technologie électronique.

Chacune des technologies met en œuvre une grandeur physique que l'on peut commuter et mesurer.

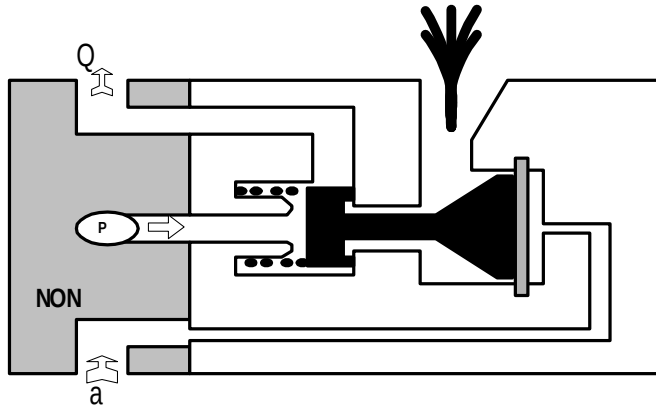
Logique pneumatique (1/5)

La grandeur physique sur laquelle la technologie pneumatique est basée, c'est la pression de l'air. Ainsi, les détecteurs devront envoyer des signaux pneumatiques et les actionneurs devront réagir aussi à des signaux pneumatiques.



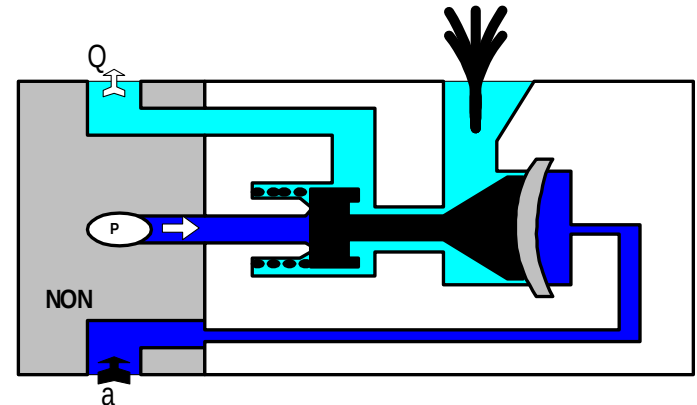
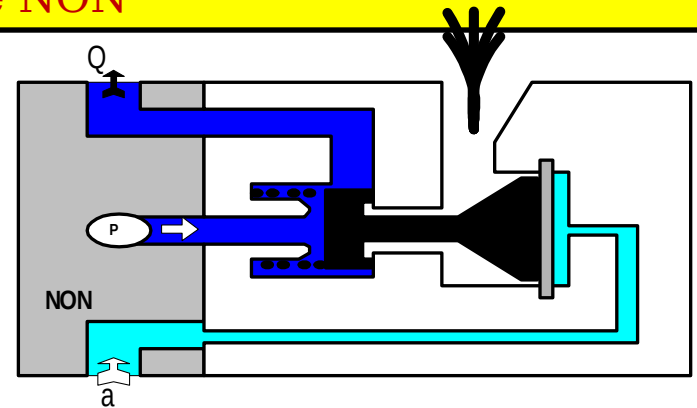
Symboles des fonctions de logique
pneumatique

Logique pneumatique (2/5)

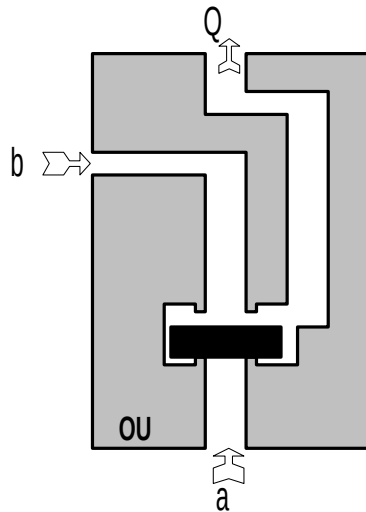


Mécanisme de la fonction
logique NON

Les deux cas possible de la fonction
logique NON

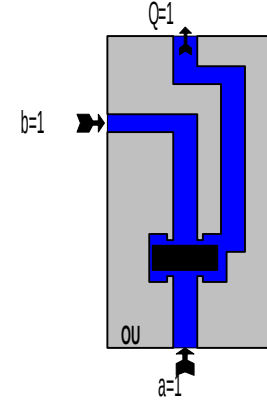
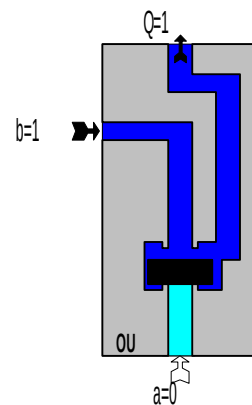
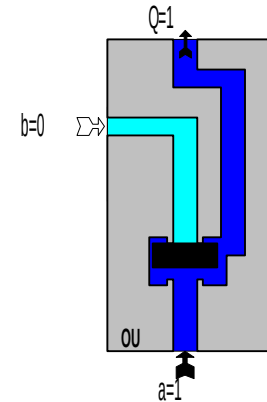
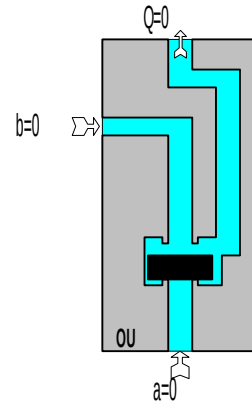


Logique pneumatique (3/5)

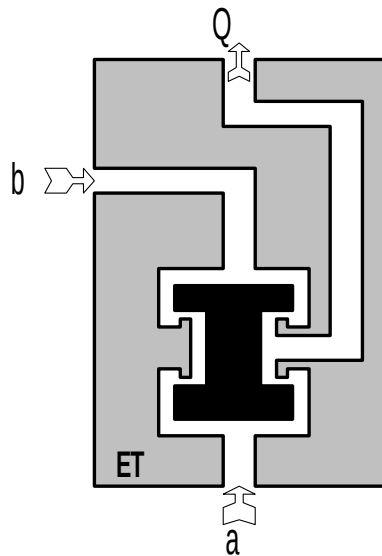


Mécanisme de la fonction
logique OU

Les quatre cas possible de la fonction
logique OU

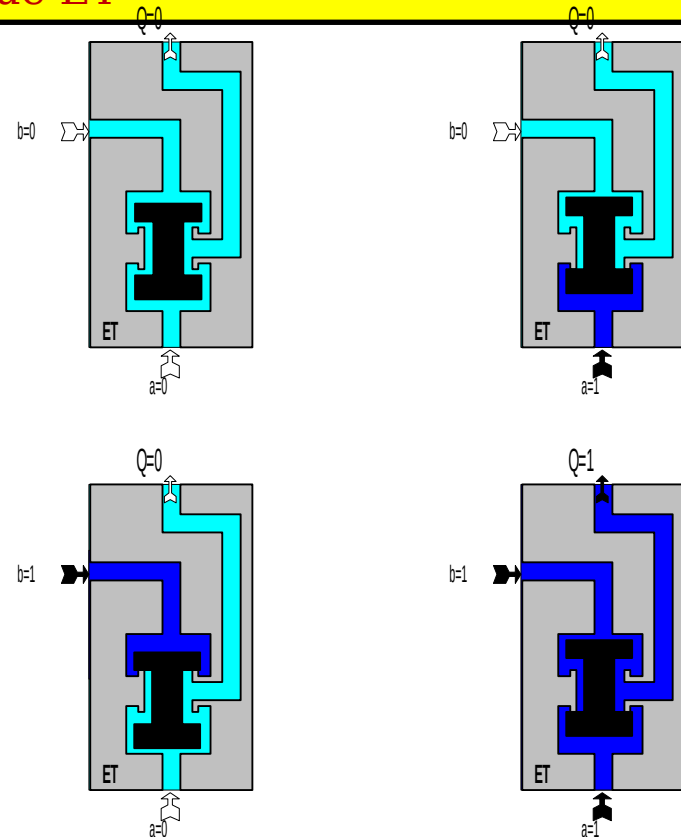


Logique pneumatique (4/5)

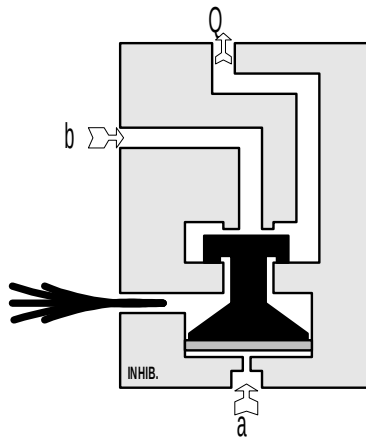


Mécanisme de la fonction
logique ET

Les quatre cas possible de la fonction
logique ET



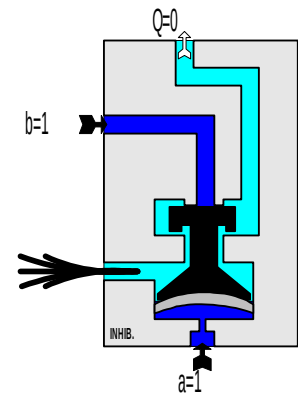
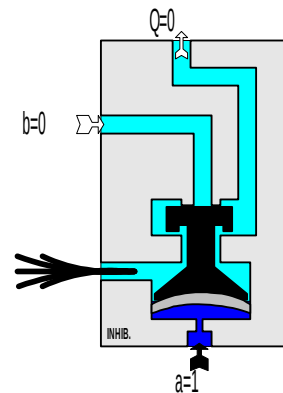
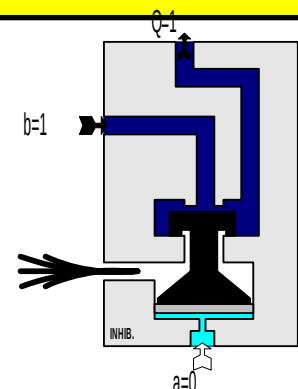
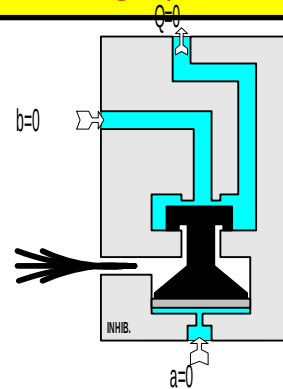
Logique pneumatique (5/5)



Mécanisme de la fonction d'INHIBITION

Utilisé dans les détecteurs à seuil de pression

Les quatre cas possible de la fonction d'INHIBITION



Autres logiques (1/2)

- Logique hydraulique

La grandeur physique sur laquelle la technologie hydraulique est basée est la pression de l'huile.

- Logique électromécanique

La technologie électromécanique est basée sur le courant électrique. Les détecteurs devront envoyer un courant électrique et les actionneurs devront réagir à la présence d'un courant électrique.

Autres logiques (2/2)

- Logique électronique

On travaille avec une différence de potentiel avec la masse.

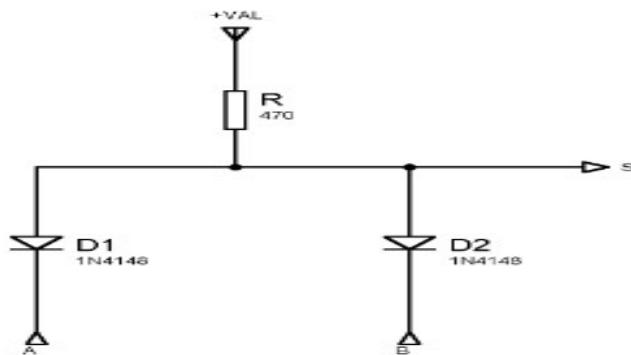
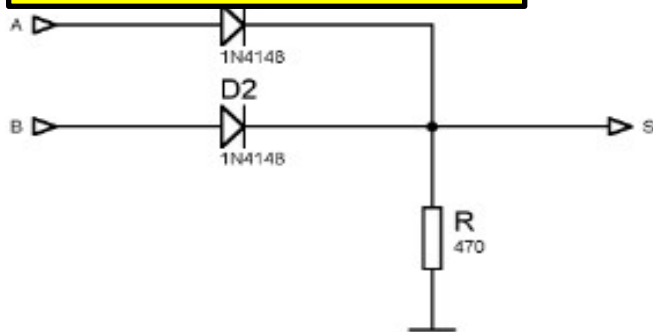
On distingue les familles logiques suivantes :

- RTL : Resistor Transistor Logique, 1964
- DTL : Diode Transistor Logique, 1964
- TTL : Transistor Transistor Logique, 1969

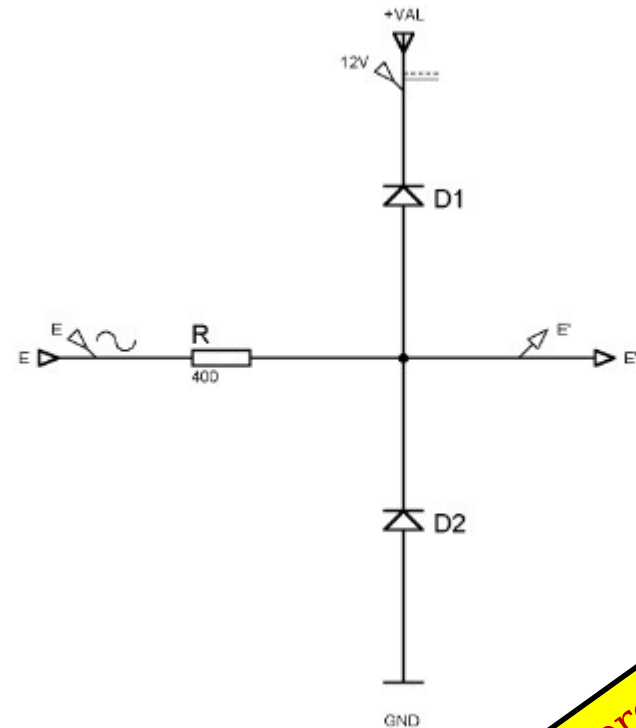
Ces grandeurs physiques sont utilisées de façon binaire. Il est assumé que le niveau logique est 0 en l'absence de grandeur physique et 1 en présence de cette grandeur.

Logique à diode

Porte OU à base de diodes



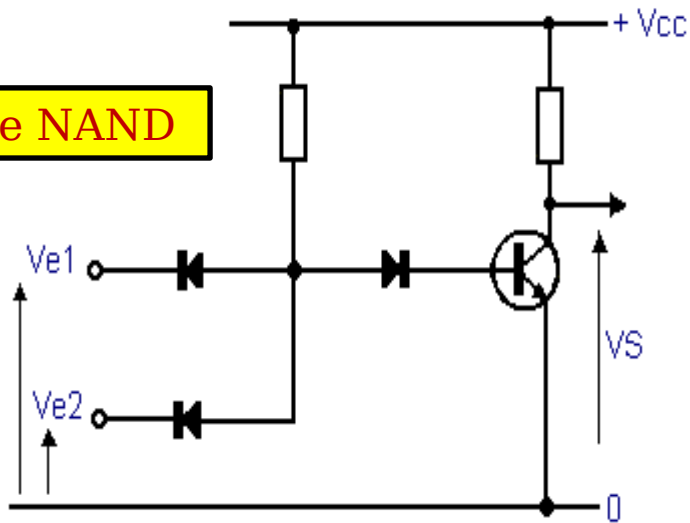
Porte ET à base de diodes



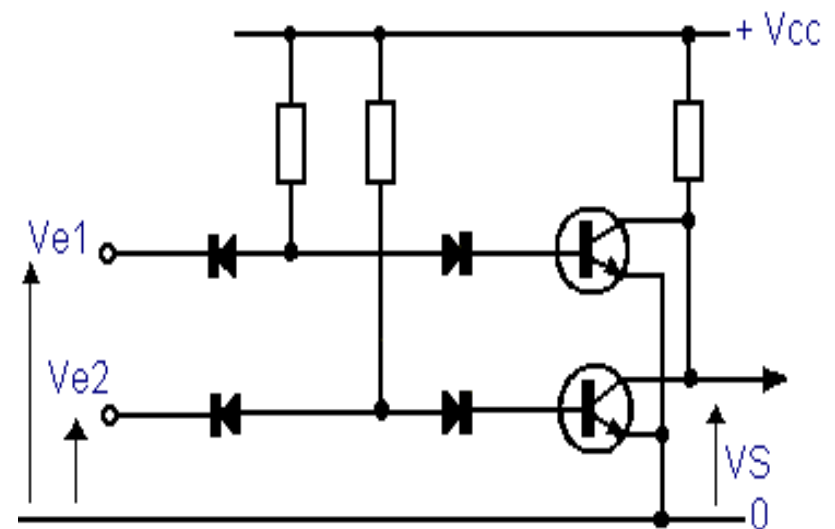
Circuit de protection des entrées d'opérateurs CMOS

DTL

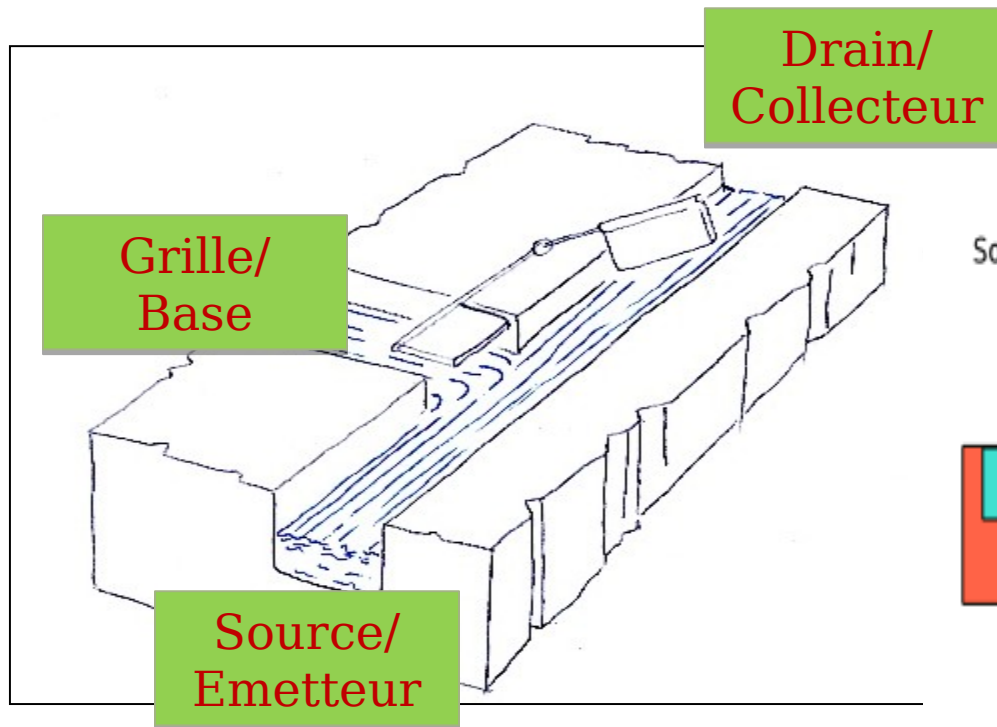
Porte NAND



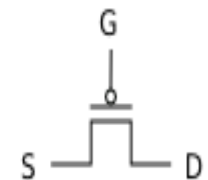
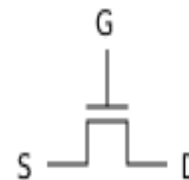
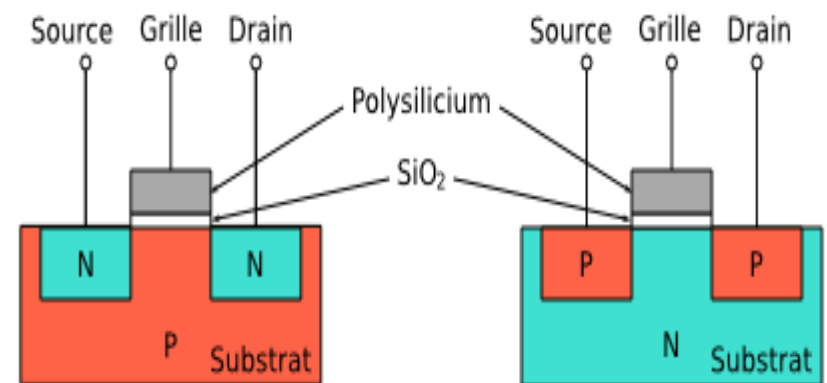
Porte NOR



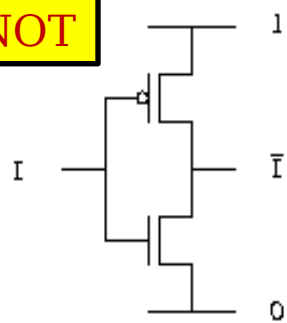
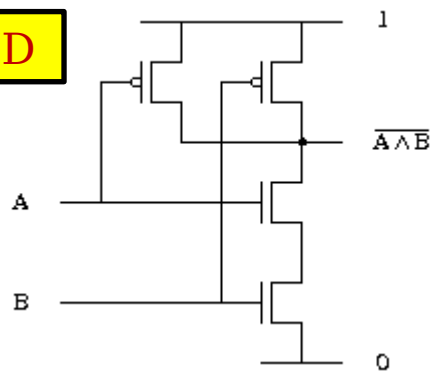
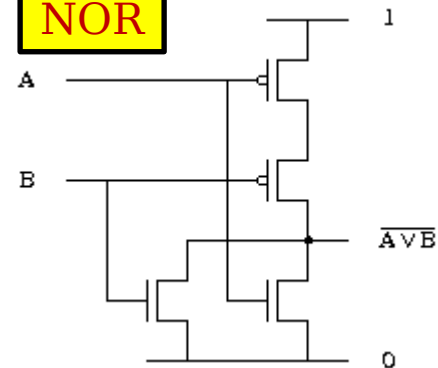
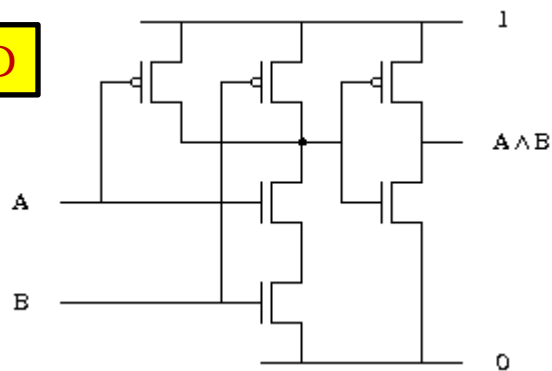
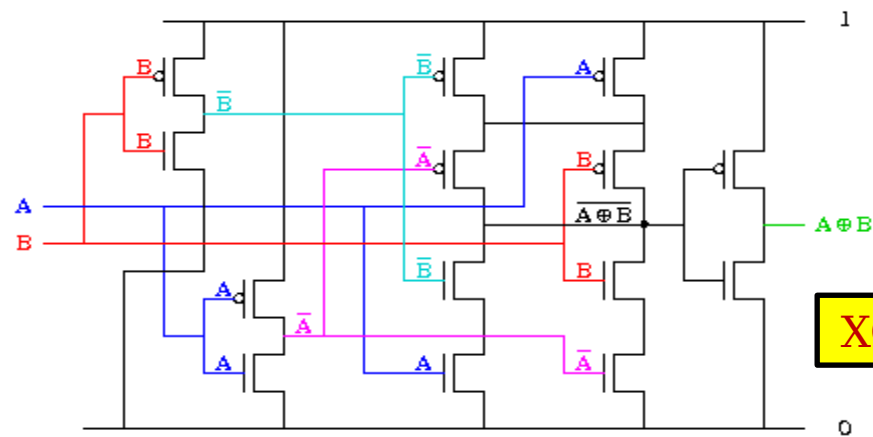
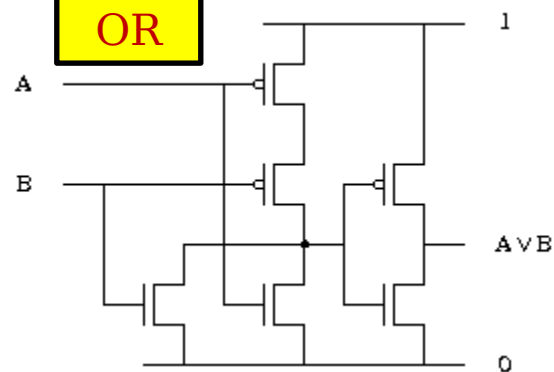
TTL



Fonctionnement imagé d'un transistor

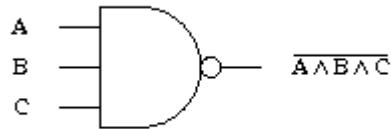


Transistor n-MOS & p-MOS

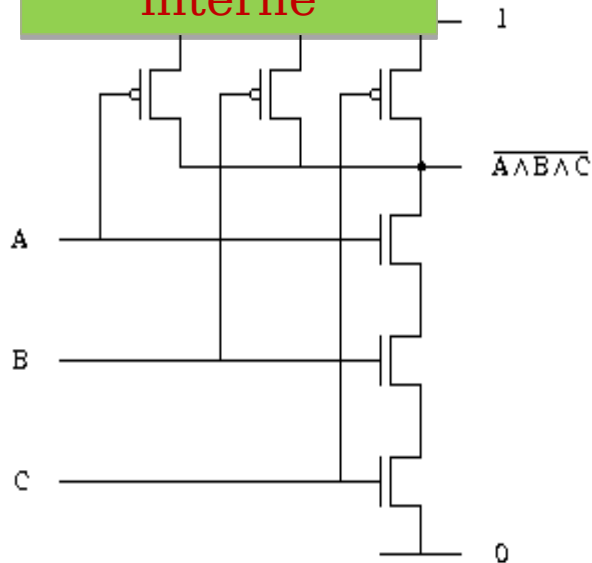
NOT**NAND****NOR****AND****OR****XOR**

NAND avec trois entrées

Symbole

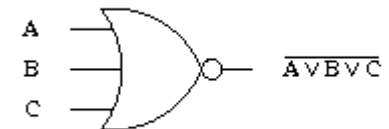


Structure interne

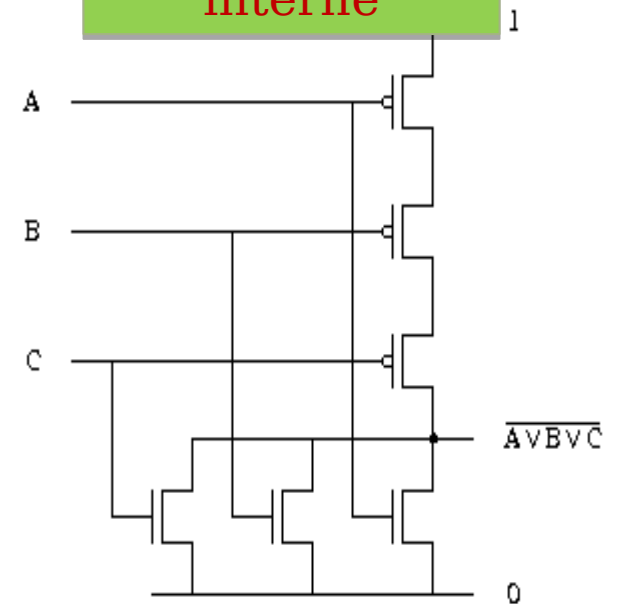


NOR avec trois entrées

Symbole



Structure interne



Les familles logiques (1/2)

- Famille TTL :

Série	commentaire	consommation (mW)	vitesse (ns)	usage
74	standard	10	10	dépassé
74H..	High speed	20	5	dépassé
74L..	Low power	1	30	dépassé
74S..	Schottky	20	3	dépassé
74AS..	Advanced Schottky	8	2	dépassé
74LS..	Low power Schottky	2	10	normal
74ALS	Advanced LS	2	4	conseillé
74F..	Fast	4	3	ponctuel

Les familles logiques (2/2)

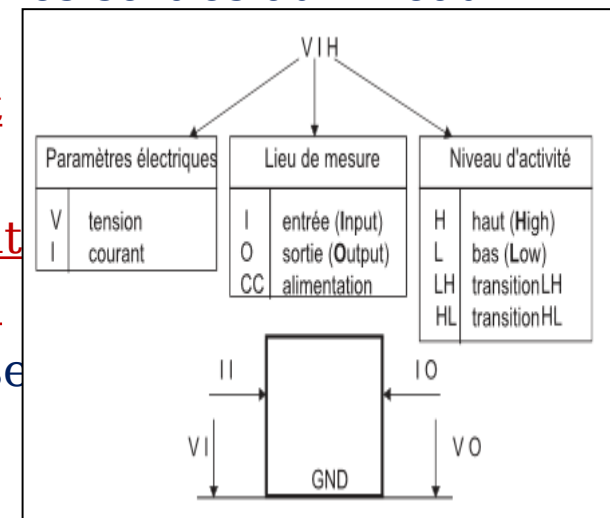
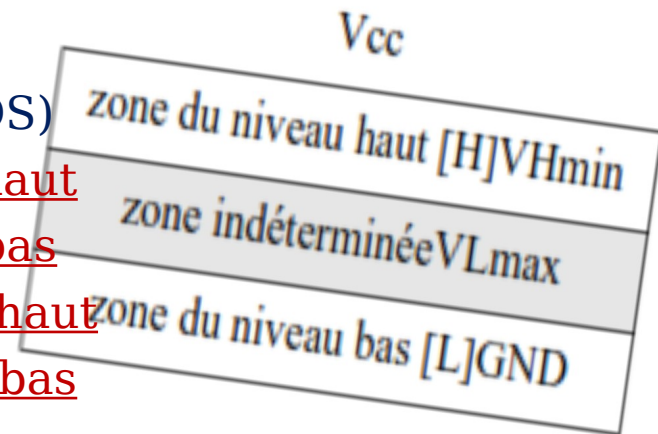
- Famille CMOS :

Série	commentaire	consommation (mW)	vitesse (ns)	usage
4000	alimentation de 3...8 V	0	100	dépassé
45..	alimentation de 3...8 V	0	100	normal
74C..	broche compatible TTL	0	50	dépassé
74HC..	High speed CMOS	0	10	conseillé
74HCT..	HC à niveau compatible TTL	0	10	conseillé
74AC..	Advanced CMOS	0	3	nouveau
74ACT..	AC à niveau compatible TTL	0	3	nouveau

Terminologie des circuits numériques

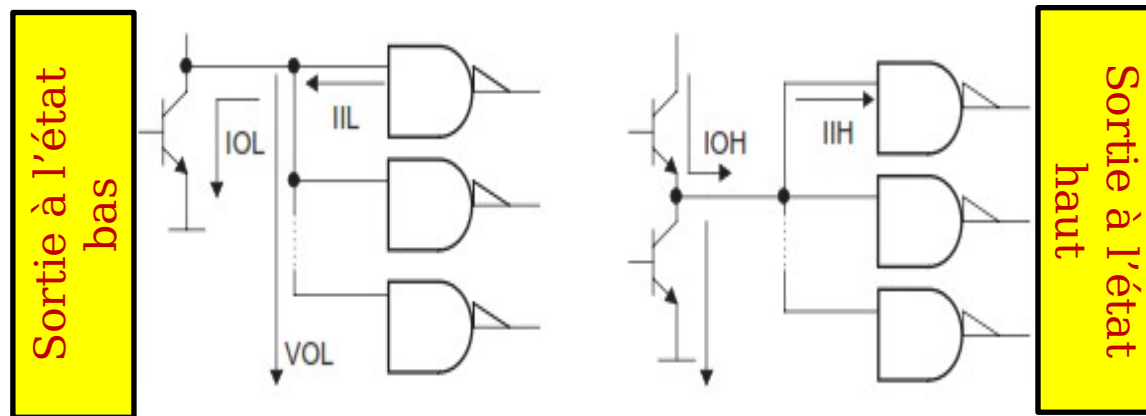
• Terminologie (Suite) :

- V_{CC}/V_{DD} : Tension d'alimentation (TTL/CMOS)
- V_{IH} : Tension minimale d'entrée au niveau haut
- V_{IL} : Tension maximale d'entrée au niveau bas
- V_{OH} : Tension minimale de sortie au niveau haut
- V_{OL} : Tension maximale de sortie au niveau bas
- I_{CC} : Courant d'alimentation
- I_{CCH}/I_{CCL} : Courant d'alimentation pour toutes les sorties au niveau haut/ bas
- I_{IH} : Courant minimal d'entrée au niveau haut
- I_{IL} : Courant maximal d'entrée au niveau bas
- I_{OH} : Courant minimal de sortie au niveau haut
- I_{OL} : Courant maximal de sortie au niveau bas
- I_{OS} : Courant de court-circuit (Sortie à la masse)



Sortance (Fan Out)

La sortance ou facteur de charge, est le nombre maximum de portes de la même famille que l'on peut connecter à la sortie d'une porte sans que les débits de courant n'altèrent les valeurs de la tension de sortie.

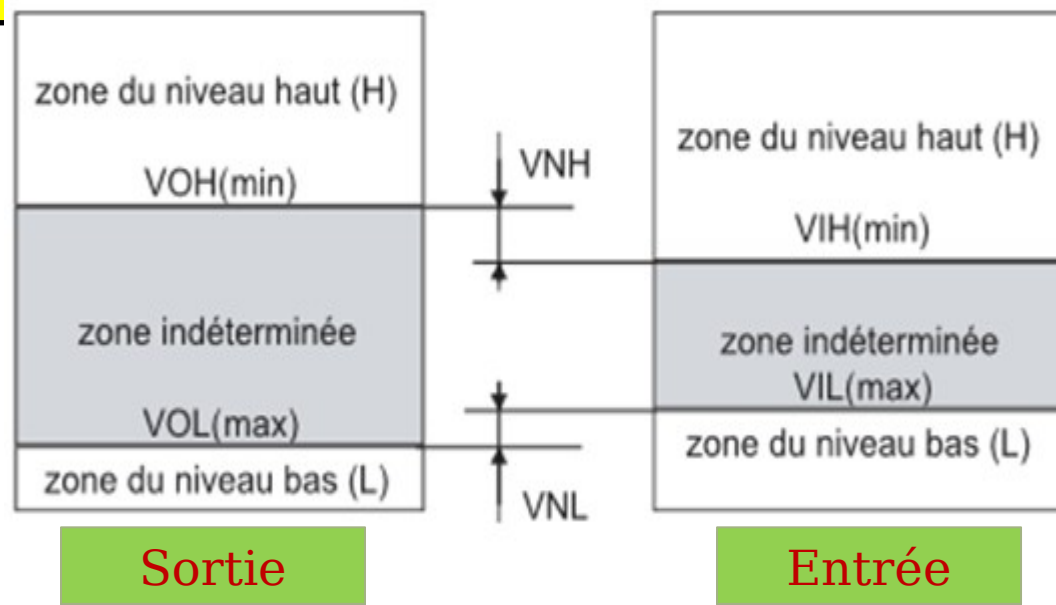


Remarque :

- La plupart des familles ont des sortances haute et basse différentes. Lors de la conception des systèmes, nous prendrons en compte la valeur la plus défavorable.
- Pour les circuits CMOS, la résistance d'entrée extrêmement

Immunité aux bruits (1/3)

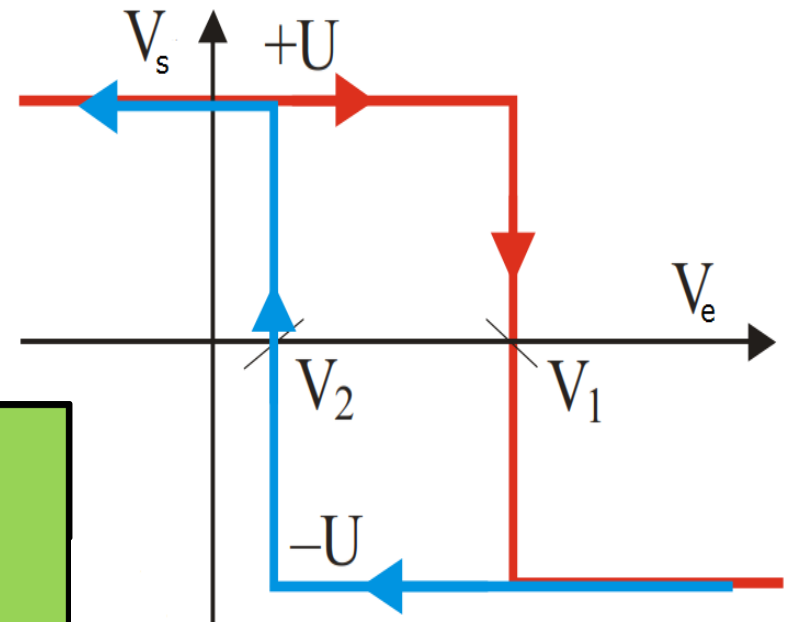
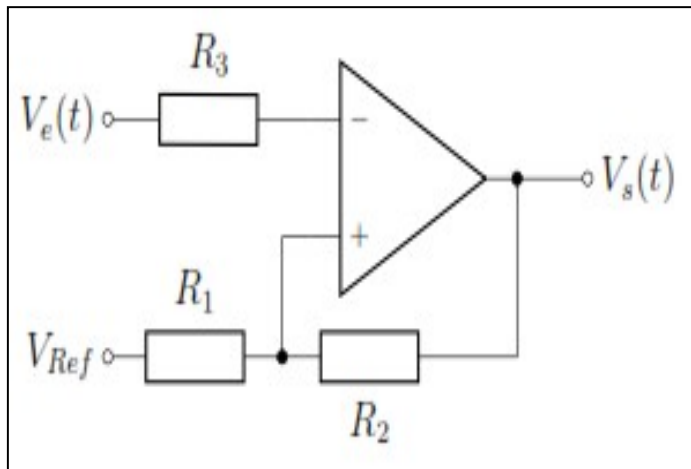
"L'immunité au bruit est la tolérance d'amplitude que supporte le circuit pour identifier correctement les signaux"



- Marges de sensibilité aux bruits :
 - V_{NH} (Noise High)
 - V_{NL} (Noise Low)

Immunité aux bruits (2/3)

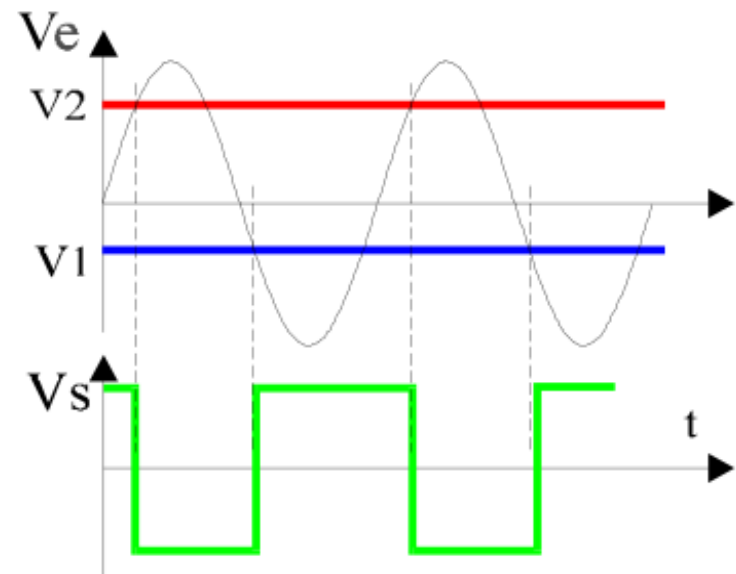
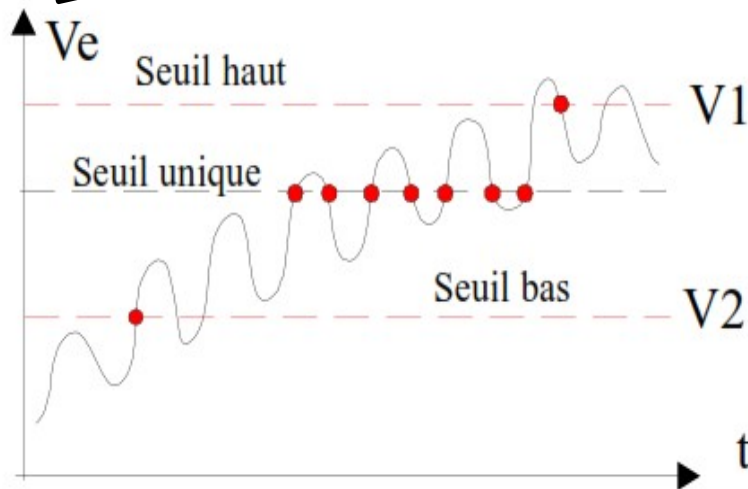
- Comparateur à hystérésis ou trigger de Schmitt :



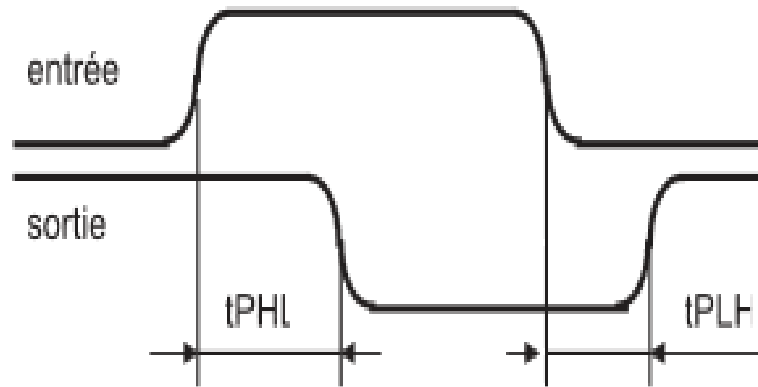
$$V_1 = \frac{+R_1 U + R_2 V_{Ref}}{R_1 + R_2}$$
$$V_2 = \frac{-R_1 U + R_2 V_{Ref}}{R_1 + R_2}$$

Immunité aux bruits (3/3)

Le système n'oscille pas si l'écart entre les seuils est supérieur à l'amplitude des fluctuations du signal d'entrée



Les caractéristiques temporelles



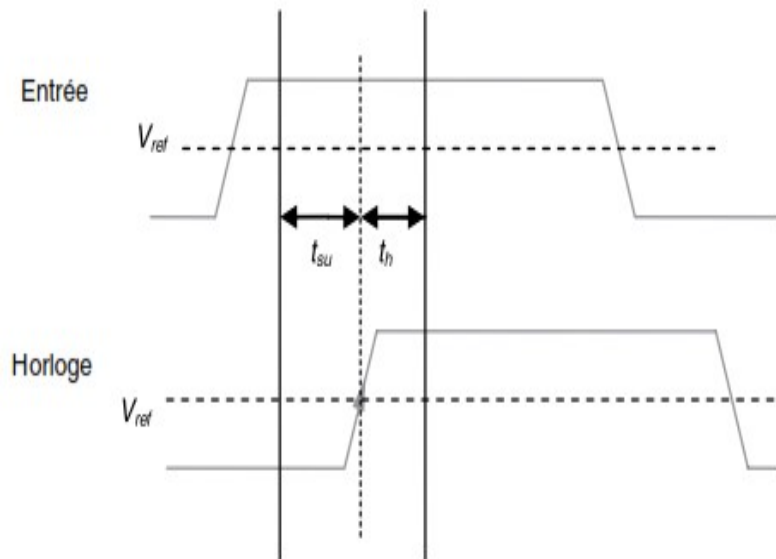
t_{PHL} : Temps de commutation du niveau haut au niveau bas

t_{PLH} : Temps de commutation du niveau bas au niveau haut

t_{pd} : Temps de propagation, $t_{pd} = (t_{pHL} + t_{pLH})/2$

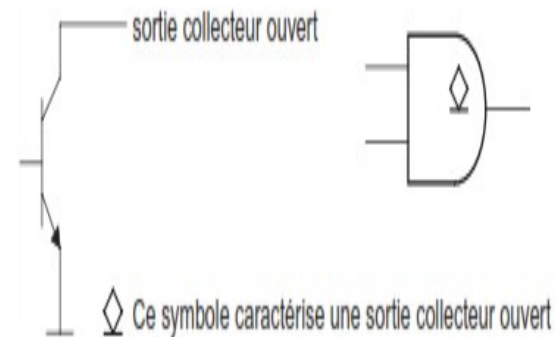
Temps de pré positionnement et de maintien (Circuits séquentiels)

- T_{SU} (Set up time) : La durée minimale pendant laquelle la donnée présente sur l'entrée doit être stable avant le front actif du signal d'horloge.
- T_H (Hold time) : La durée minimale pendant laquelle la donnée présente sur l'entrée doit rester stable après le front actif du signal d'horloge.



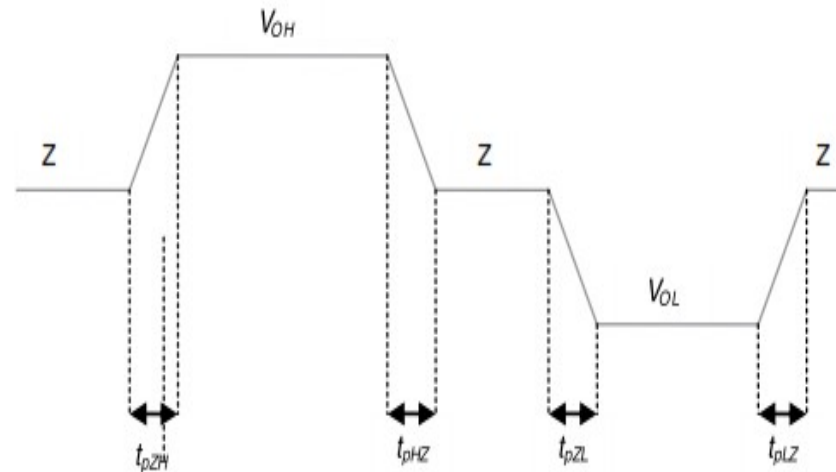
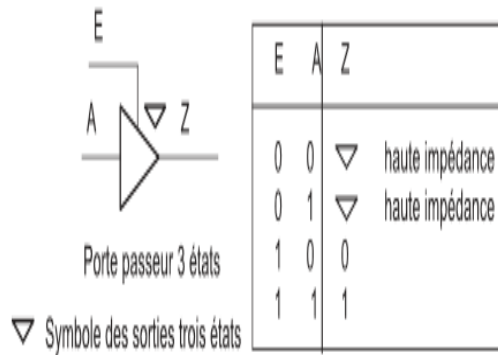
Collecteur ouvert

- Une sortie à collecteur ouvert comporte un transistor bipolaire fonctionnant en commutation.
- Une sortie à drain ouvert est l'équivalent d'une sortie à collecteur ouvert, mais avec un transistor MOS.



Une résistance de rappel (appelée aussi résistance de tirage) est indispensable pour fixer la tension à l'état haut.

Porte trois états (Tri-state gate) (Temps d'activation et de désactivation)



t_{pZH} : Temps d'activation à l'état **haut**

t_{pZL} : Temps d'activation à l'état **bas**

t_{pHZ} : Temps de désactivation à l'état **haut**

t_{pLZ} : Temps de désactivation à l'état **bas**

Application

Extrait de
la
référence
[2]

Un bus relie dix sorties trois états et quatre entrées de circuits logiques. Les paramètres électriques des sorties trois états sont :

$$I_{OL} = 24\text{mA} ; I_{OH} = -2.6\text{mA} ; I_{OZL} = -20\mu\text{A} ; I_{OZH} = 20\mu\text{A}$$

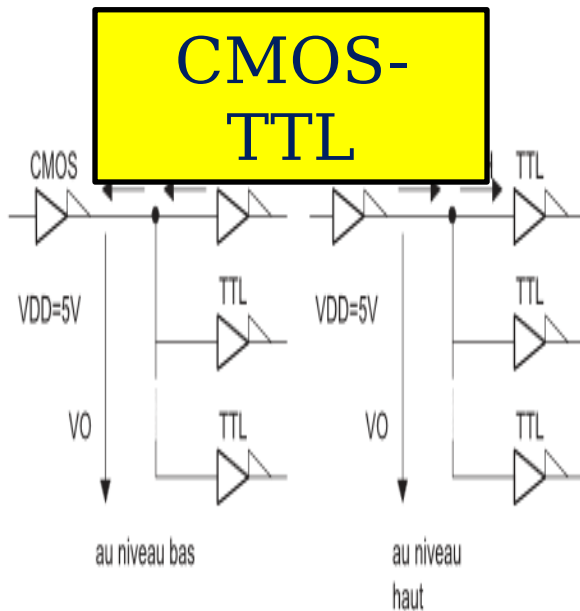
et ceux des entrées sont :

$$I_{IL} = -0.4\text{mA} ; I_{IH} = 20\mu\text{A}$$

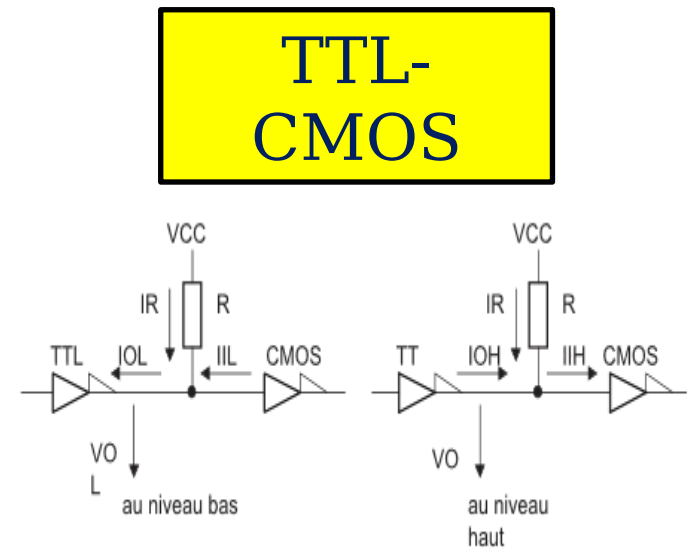
1. Combien de sorties trois états peuvent-elles être activées en même temps ? Pourquoi ?
2. Quelle condition y a-t-il sur les courants si le bus est à l'état bas ? Est-elle remplie avec les valeurs numériques données ?
3. Quelle condition y a-t-il sur les courants si le bus est à l'état haut ? Est-elle remplie avec les valeurs numériques données ?

Conclure

Interface d'adaptation de niveaux logiques



- Au niveau bas :
 $nI_{IL} < I_{OL}$ et $V_{OL} < V_{IL}$
- Au niveau haut :
 $nI_{IH} < I_{OH}$ et $V_{OH} > V_{IH}$



Problème : La tension de sortie du niveau haut de 2.4V des circuits TTL n'est pas compatible avec celle d'entrée des circuits CMOS (3.5V).

Solution : Résistance de polarisation contre VCC

TTL vs. CMOS

Famille logique	Avantages	Inconvénients
TTL	<ul style="list-style-type: none">▪ Les entrées laissées en 'l'air' ont un état logique à 1 par défaut.▪ Une bonne immunité au bruit.▪ Un temps de propagation faible.	<ul style="list-style-type: none">▪ L'alimentation doit être précise à 5V +/- 5 % sinon on risque de détruire le circuit.▪ Du fait qu'elle est réalisée avec des transistors bipolaires, elle consomme pas mal de courant comparé à la famille CMOS. (Car les transistors bipolaires sont commandés en courant).
CMOS	<ul style="list-style-type: none">▪ L'alimentation peut aller de 3V à 18V.▪ Le courant d'entrée est nul, car elle est réalisée avec des transistors à effet de champs. (Les transistors à effet de champs sont commandés en tension).▪ Une excellente immunité au bruit.	<ul style="list-style-type: none">▪ La vitesse de commutation est plus faible que pour la technologie TTL.