

Électronique de commande

Notes de cours avec exercices corrigés ^a

Abdelbacet Mhamdi abdelbacet.mhamdi@bizerte.r-iset.tn

Dr.-Ing. en génie électrique Maître-technologue - ISET Bizerte

VERSION DU 17 JUILLET 2023

Plan

- 1. Introduction
- 2. Encodage des signaux
- 3. Communication série
- 4. MLI
- 5. Moteur pas-à-pas
- 6. ROS2



Encodage des signaux

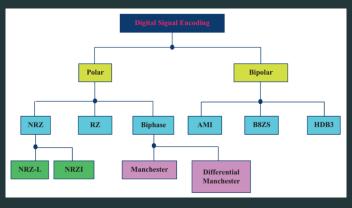
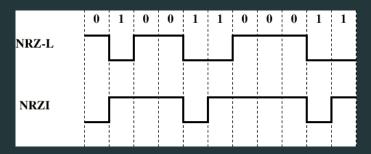
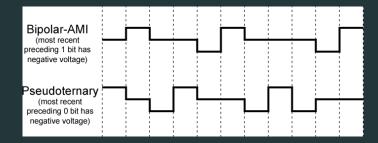


Fig. 1. Types d'encodage des signaux [SA22].

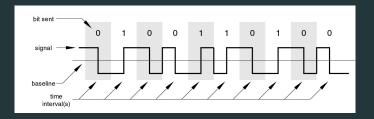
NRZ



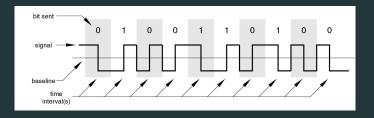
Bipolar AMI et Pseudoternary



Manchester



Manchester différentiel



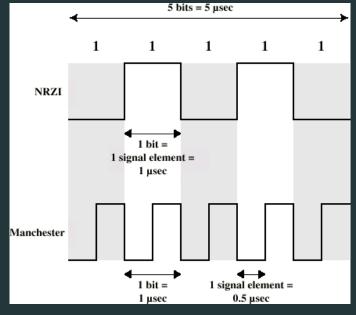
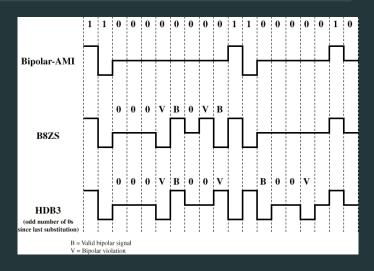
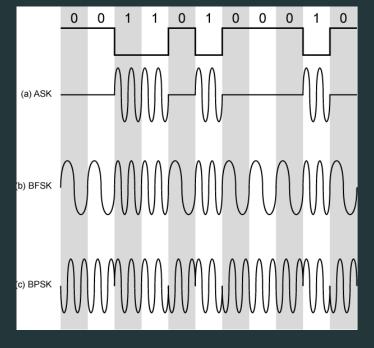


FIG. 2. Flux binaire à 1 Mbps.



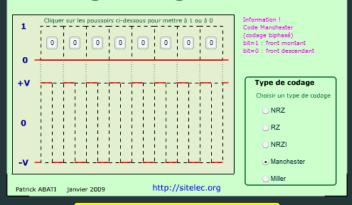
Signal analogique et donnée numérique

7/42 A. MHAMDI Électronique de commande



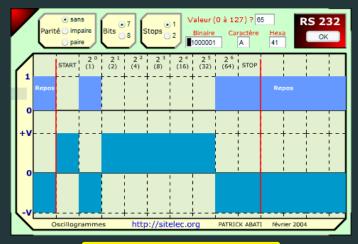
2 A. MHAMDI Électronique de commande

Codage des signaux binaires



https://sitelec.org/cours/abati/flash/codage.htm





https://sitelec.org/cours/abati/flash/rs232.htm

10/42 A. MHAMDI Électronique de commande

RS232 (2/14)

Exo

La liaison RS-232 est un bus de communication de type :

- · série asynchrone
- série synchrone
- · parallèle

- √ série asynchrone
- × série synchrone
- × parallèle

RS232 (3/14)

Exo #2

En se référant aux brochages de Fig. 3, complétez le câblage du microcontrôleur avec le connecteur DB9 et le CI MAX232 (Utilisez le 2^e module uniquement, *i.e*, T2 & R2) sur Fig. 4.

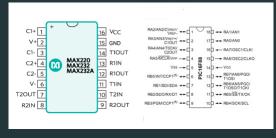


FIG. 3. Pin-out des circuits intégrés.

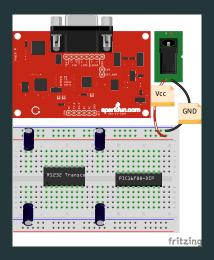


Fig. 4. Câblage possible de la liaison série RS232.

Exo #3

On rappelle le code ASCII des caractères suivants ('0'=0x30, 'A'=0x41 et 'a'=0x61). On considère une transmission série RS232.

La configuration de la liaison série est :

Donnée sur 8 bits;

Parité impaire;

Stop deux bits de stop.

- **1** Donnez le message représenté par le chronogramme de Fig. 5.
- Identifiez où s'est produite l'erreur de transmission.

- Le message transmis est **eXaMgN**. (65 58 61 4D 65 4E)
- Il s'agit de vérifier les bits de parité. L'erreur s'est produite au niveau de la transmission du caractère 'g'. En effet, le code ASCII correspondant est 0x67. Le bit de parité se positionne normalement à 0. Par contre, comme indiqué par l'oscillogramme, il est mis à 1.

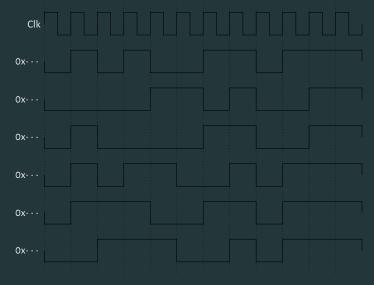
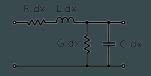


FIG. 5. Oscillogramme d'une communication série RS232.

15/42 A. MHAMDI Électronique de commande

RS232 (7/14)

Le schéma électrique équivalent d'une portion de ligne de longueur dx est :



- R est la résistance linéique (Ω/m)
- L est l'inductance série linéique (H/m)
- C est la capacité parallèle linéique (F/m)
- G est la conductance parallèle linéique (S/m)

Dans une ligne supposée sans pertes :

$$R = 0$$
 et $G = 0$

$$\cdot R = \infty$$
 et $G = 0$

$$R = 0$$
 et $G = \infty$

$$z = 0$$
 et $G = \infty$

$$R = \infty$$
 et $G = \infty$

$$\times$$
 R = 0 et G = 0

$$\checkmark$$
 $R = 0$ et $G = \infty$

$$\times$$
 $R = \infty$ et $G = 0$

$$\times$$
 $R = \infty$ et $G = \infty$

RS232 (8/14)

Exo #5

Indiquer le rôle du bit de parité dans une trame asynchrone

- Synchronisation
- · Contrôle d'erreur
- Délimitation de fin

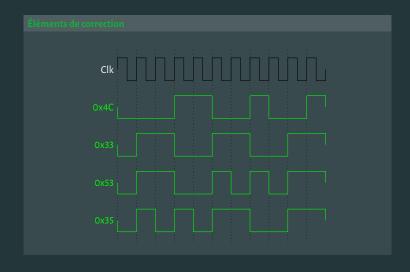
- × Synchronisation
- ✓ Contrôle d'erreur
- × Délimitation de fin

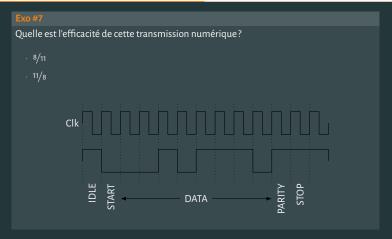
Exo #6

On se propose de transmettre, sur une liaison série, le message suivant **"L3S5"**. Chaque donnée transmise est codée sur 8 bits. La parité est impaire. Un seul bit de stop est envisagé. Tracez les chronogrammes correspondants sur le graphe ci-dessous :



8/42 A. MHAMDI Électronique de commande





- √ 8/11
- × 11/

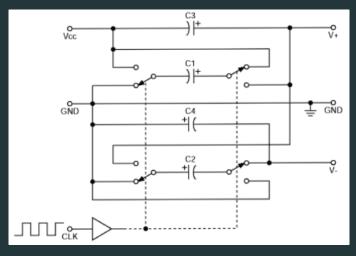
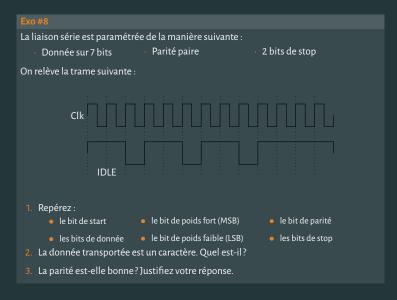
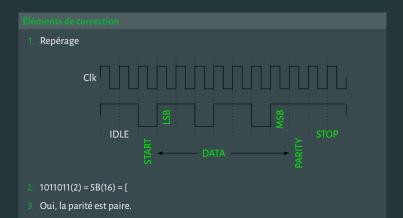


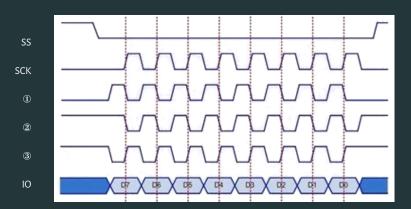
Fig. 6. Schéma équivalent - MAX232.





Exo #9

Pour chaque chronogramme, indiquez les deux attributs d'horloge : polarité d'horloge (CPOL) et phase d'horloge (CPHA).



SPI (2/2)

- CPOL=0; CPHA=1
- CPOL=1; CPHA=0
- 8 CPOL=1; CPHA=1

Exo #10

Dans le domaine de la transmission numérique, que signifie l'acronyme 12C?

- · International Interface Circuit
- · Injecter 2 Cachets
- · Inter Integrated Circuit
- · Interface Internet Communication

- × International Interface Circuit
- × Injecter 2 Cachets
- ✓ Inter Integrated Circuit
- × Interface Internet Communication

Exo #11

Si le port I/O0 à I/O3 de l'expander 4 bits PCA9536 est configuré en entrée et en logique négative, une tension de OV sur le port sera interprétée comme :

- un 0 logique
- un 1 logique



- 🗙 un 0 logique
- √ un 1 logique

I2C (3/4)

Exo #12

Lorsqu'un octet de donnée est transmis par une liaison série 12C, quel bit est envoyé en premier dans l'ordre chronologique?

- · ça dépend du protocole
- · le bit de poids faible
- · le bit de poids fort

- 🗶 ça dépend du protocole
- × le bit de poids faible
- ✓ le bit de poids fort

I2C (4/4)

Exo #13

Combien de signaux sont utilisés sur un BUS I2C? Donnez leur nom et leur rôle.

- SDA Signal de données, contenant les octets transmis en série
- SCL Signal d'horloge, permettant la synchronisation Maître-Esclave
- GND Masse logique, permettant de fixer au même potentiel de référence les circuits.

0/42 A. MHAMDI Électronique de commande

MLI

NE555 (1/3)

On considère le montage de FIG. 7.

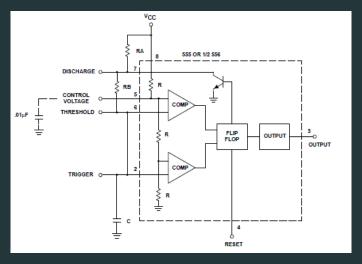
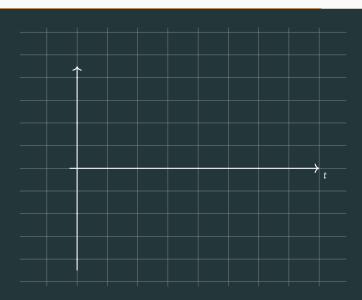


FIG. 7. Montage à base d'un NE555.

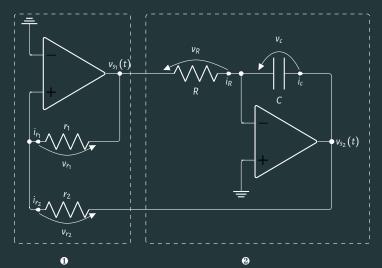
NE555 (2/3)

Exo #14

- Identifiez son mode de fonctionnement.
- Ø Décrivez la forme du signal de sortie.
- **3** Donnez les allures de la tension aux bornes de C et de l<u>a tension de sortie.</u>
- **9** Déterminez l'expression de la période *T* du signal de sortie.
- **6** Déterminez l'expression du rapport cyclique δ .
- **6** Modifiez le montage précédent afin d'avoir un rapport $\delta=$ 50%.



On considère le montage suivant :



- Identifier la fonction réalisée par chacun des blocs 1 et 2.
- Déterminer les valeurs possibles de la sortie v_{s_1} du premier amplificateur.
- 3. Soit $\alpha = r_1/(r_1+r_2)$. Montrer que les deux valeurs possibles du potentiel ν^+ du premier ampli-op s'écrivent comme suit :

$$v^+ = \pm (1 - \alpha) V_{\text{sat}} + \alpha v_{s_2}$$

- En déduire les valeurs de v_{s_2} pour lesquelles le potentiel v^+ du premier bloc s'annule.
- Établir l'expression de v_{s_2} du second bloc 2 en fonction v_{s_1} .
- 6. Au fait, la sortie v_{s1} est un signal carré comme indiqué sur le graphe ci-après. Le condensateur étant initialement déchargé, tracer l'allure d'évolution de v_{s_2} .
- 7. Montrer que la période d'oscillation de ce montage est :

$$T = 4\frac{r_2}{r_1}RC.$$

AO (3/7)

Éléments de correction (1/s)

- 1 La fonction réalisée par chaque bloc est :
 - Trigger de Schmitt
 - 2 Amplificateur intégrateur inverseur
- ② Contre réaction positive \rightarrow Régime de saturation $\rightarrow v_{s_1} = \pm V_{sat}$
- 3 En appliquant Millman, on trouve:

$$v^{+} = \frac{\frac{v_{s_{1}}}{r_{1}} + \frac{v_{s_{2}}}{r_{2}}}{\frac{1}{r_{1}} + \frac{1}{r_{2}}}$$

$$= \frac{r_{2}v_{s_{1}} + r_{1}v_{s_{2}}}{r_{1} + r_{2}}$$

$$= (1 - \alpha)v_{s_{1}} + \alpha v_{s_{2}}$$

Avec $v_{s_1} = \pm V_{sat}$, alors :

$$v^+ = \pm (1 - \alpha) V_{\text{sat}} + \alpha v_{s_2}$$

AO (4/7)

Éléments de correction (2/5)

4 Quand v^+ s'annule, nous avons :

$$v_{s_2} = \pm \frac{(1-\alpha)}{\alpha} V_{sat} = \pm \frac{r_2}{r_1} V_{sat}$$

Si
$$v_{s_1} = +V_{sat}$$
 alors v^+ s'annule pour $v_{s_2} = -\frac{(1-\alpha)}{\alpha}V_{sat}$

Si
$$v_{s_1} = -V_{sat}$$
 alors v^+ s'annule pour $v_{s_2} = +\frac{(1-\alpha)}{\alpha}V_{sat}$

⑤ L'expression de la tension v_{s_2} est :

$$v_{s_2} = -\frac{1}{RC} \int v_{s_1}(t) dt$$

AO (5/7)

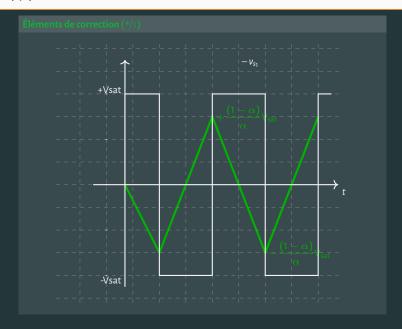
Éléments de correction (3/5)

6 Nous envisageons les deux cas limites :

Si
$$v_{s_1} = +V_{sat}$$
 alors $v_{s_2} = -\frac{1}{RC}V_{sat}t + cte_1$

Si
$$v_{s_1} = -V_{sat}$$
 alors $v_{s_2} = \frac{1}{RC}V_{sat}t + cte_2$

La tension v_{s_1} change de valeur quand le potentiel v^+ du bloc ① s'annule et change de signe. Il en découle que : cte $_1 = -\frac{\left(1-\alpha\right)}{\alpha} V_{sat}$ et cte $_2 = \frac{\left(1-\alpha\right)}{\alpha} V_{sat}$



AO (7/7)

Éléments de correction (5/5)

© Calcul de la période d'oscillation :

 $Si v_{s_1} = -V_{sat}$, on a

$$v_{s_2} = \frac{1}{RC} V_{sat} t - (1 - \alpha) V_{sat}$$

Quand v_{s_1} passe à $+V_{sat}$, $v_{s_2} = \frac{(1-\alpha)}{\alpha}V_{sat}$.

$$rac{1}{RC} V_{\mathrm{sat}} t - rac{\left(1 - lpha
ight)}{lpha} V_{\mathrm{sat}} \ = \ rac{\left(1 - lpha
ight)}{lpha} V_{\mathrm{sat}}$$

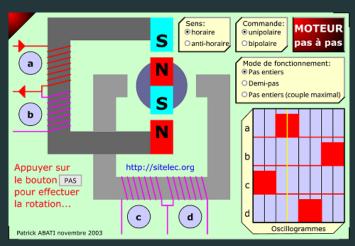
On en déduit :

$$t = 2RC\frac{1-\alpha}{\alpha}$$

Sachant que $\alpha = \frac{r_1}{r_1 + r_2}$, alors:

$$T = 4RC \frac{r_2}{r_1}$$

Moteur pas-à-pas



https://sitelec.org/cours/abati/flash/pas.htm

ROS2

Table des codes ASCII et leur correspondance (0ightarrow127) (1/2)

Dec	Hex	Char									
0	00	NUL	16	10	DLE	32	20		48	30	0
1	01	SOH	17	11	DC1	33	21		49	31	1
2	02	STX	18	12	DC2	34	22		50	32	2
3	03	ETX	19	13	DC3	35	23	#	51	33	3
4	04	EOT	20	14	DC4	36	24	\$	52	34	4
5	05	ENQ	21	15	NAK	37	25	%	53	35	5
6	06	ACK	22	16	SYN	38	26	&	54	36	6
7	07	BEL	23	17	ETB	39	27		55	37	7
8	08	BS	24	18	CAN	40	28	(56	38	8
9	09	HT	25	19	EM	41	29)	57	39	9
10	OΑ	LF	26	1A	SUB	42	2A		58	3A	:
11	ов	VT	27	1B	ESC	43	2B		59	3B	;
12	ОC	FF	28	1C	FS	44	2C		60	3C	<
13	0D	CR	29	1D	GS	45	2D		61	3D	=
14	ΟE	SO	30	1E	RS	46	2E		62	3E	>
15	OF	SI	31	1F	US	47	2F	/	63	3F	?

Table des codes ASCII et leur correspondance (0ightarrow127) (2/2)

Dec	Hex	Char									
64	40	@	80	50	P	96	60	١.	112	70	р
65	41	Α	81	51	Q	97	61	a	113	71	q
66	42	В	82	52	R	98	62	b	114	72	r
67	43	С	83	53	S	99	63	С	115	73	s
68	44	D	84	54	T	100	64	d	116	74	t
69	45	Ε	85	55	U	101	65	е	117	75	u
70	46	F	86	56	V	102	66	f	118	76	v
71	47	G	87	57	W	103	67	g	119	77	w
72	48	Н	88	58	Χ	104	68	h	120	78	х
73	49		89	59	Υ	105	69		121	79	у
74	4A	J	90	5A	Z	106	6A	j	122	7A	Z
75	4B	K	91	5B	[107	6B	k	123	7B	{
76	4C	L	92	5C		108	6C		124	7C	
77	4D	М	93	5D]	109	6D	m	125	7D	}
78	4E	N	94	5E		110	6E	n	126	7E	~
79	4F	0	95	5F		111	6F	0	127	7F	DEL

Lectures complémentaires (1/1)

Références

- [SA22] M. SADIKU et C. AKUJUOBI. Fundamentals of Computer Networks. Springer International Publishing, 2022 (cf. p. 6).
- [Sta13] W. STALLINGS. Data and Computer Communications. 10e éd. Pearson, sept. 2013.
- [Whi15] C. WHITE. Data Communications and Computer Networks: A Business User's Approach. Cengage Learning, 2015.