

# 淺溝渠元件隔離技術現況與挑戰

蔡明蒔

財團法人國家實驗研究院

國家奈米元件實驗室 研究員

## 摘要

淺溝渠隔離技術(Shallow Trench Isolation, STI)為先進IC奈米晶片製程中的關鍵技術。以化學機械研磨技術進行溝渠隔離氧化矽之回蝕面臨相當嚴苛的製程要求。目前以反罩幕回蝕(Reverse Mask Etch-back, RME)或以虛主動區佈局補償需額外微影、蝕刻及清洗步驟，不但製程成本高且微影對準困難。直接化學機械研磨平坦化為目前急迫發展克服先進STI製程的關鍵。高選擇比研漿的選用、線性研磨製程(Linear Planarization Technology)及固定式砥粒研磨技術(Fixed Abrasive Polishing)有助於解決CMP過研磨時所造成的溝渠內氧化矽磨蝕窪陷(Trench Oxide Dishing)的製程瓶頸。

## 關鍵詞

淺溝渠隔離技術(Shallow Trench Isolation; STI)；固定式砥粒研磨(Fixed Abrasive Polishing)；化學機械研磨(Direct CMP)；高選擇比研漿(High Selectivity Slurry)

## 前言

從IC元件設計的觀點而言，淺溝渠隔離技術(Shallow Trench Isolation, STI)比起先前區域性矽表面氧化隔離技術(LOCAl Oxidation of Silicon, LOCOS)擁有多項的製程及電性隔離優點，促

使其成為0.25微米線幅世代以後IC製程中之主流關鍵技術之一。其優點包含可減少佔用矽晶圓表面的面積，並增加元件的積集度(Packing Density)，同時保持極佳的表面平坦度(Planarity)、鎖死危疫(Latch-up Immunity)及較少通道寬度侵蝕(Channel-width

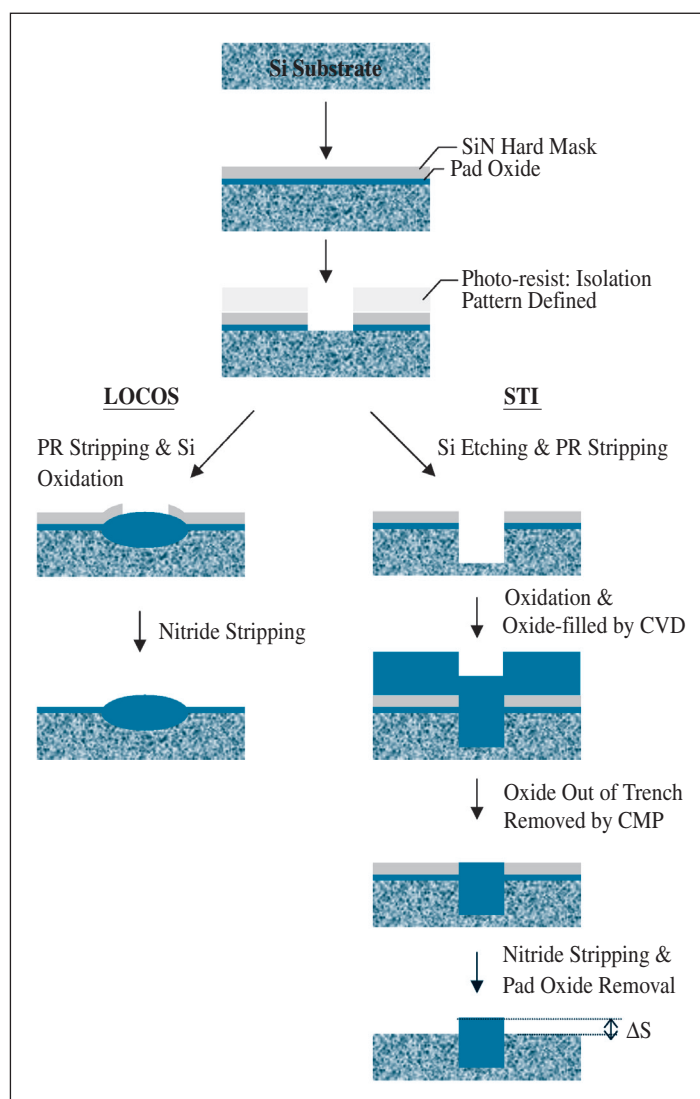
Encroachment)等。但以製程的觀點而言，STI製程涉及矽基材之溝渠蝕刻、無縫之二氧化矽填充化學氣相沉積，以及化學機械研磨(CMP)的平坦化製程，比起LOCOS製程之困難度增加。其中以CMP製程涉及 $\text{SiO}_2/\text{SiN}$ 的磨除選擇比，以及溝渠內淺碟化(Dishing)之控制面臨技術的瓶頸。本文將探討STI製程中CMP相關的問題。

## STI製程中化學機械研磨技術挑戰

相較於傳統LOCOS製程，STI製程較為繁複及不易控制，如圖一所示。其中包括墊氧化層成長及氮化矽硬質罩(Hard Mask)沉積、介電層及矽基材隔離溝渠蝕刻、矽表面氧化、CVD沉積填隙毯覆二氧化矽介電層及其高溫緻密化(Densified Anneal)，以及化學機械研磨磨除溝渠外氧化矽(Overburden Oxide)，並研磨終止於氮化矽硬質罩。STI製程中最關鍵之處在於精確且嚴格控制於氮化矽硬質罩移除後，隔離溝渠內氧化矽層與主動區(Active Region)矽表面間之高低差(如圖一內所標示 $\Delta S$ )。理想狀態下，若CMP可平坦化並均勻移除溝渠外二氧化矽，並確實研磨終止於氮化矽硬質罩上時，在氮化矽層經熱磷酸溶液剝離後， $\Delta S$ 為正，即溝渠內氧化矽層高於主動元件區內矽表面。此可抑制次起始電壓之漏電流(Sub-threshold Leakage)，即電晶體於關閉狀況下之漏

流，或稱其反窄通道效應(Reverse Narrow Channel Effect)。一般而言，不論在任何隔離尺寸大小或圖型密度，此溝渠內外高低差必須控制於50-100nm範圍內。

但實際製程實現時，為了控制最後 $\Delta S$ 為正，CMP製程平坦化及研磨終止於氮化矽層之控制，則面臨極端嚴

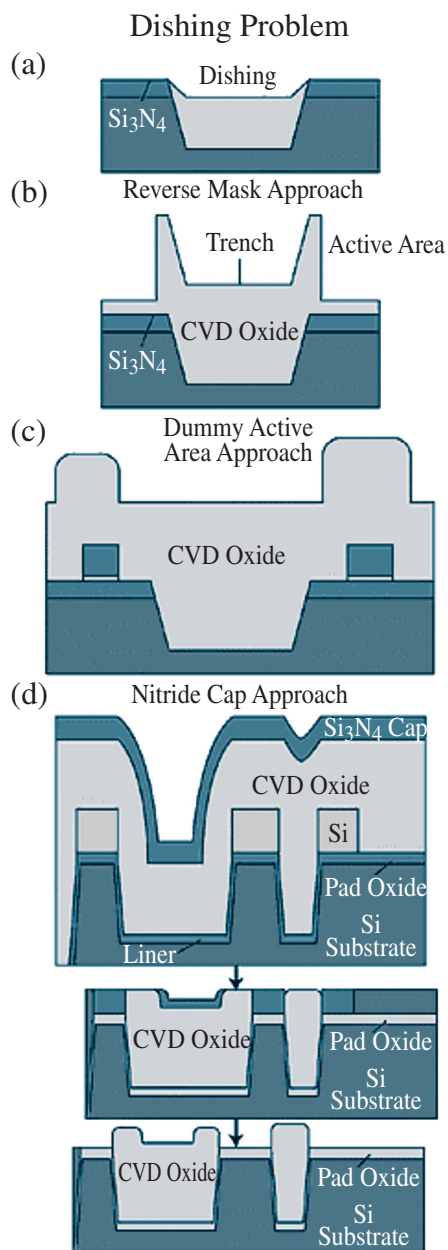


▲圖一 LOCOS與STI製作流程簡單示意圖

苛之挑戰。由於氧化矽磨除率高於氮化矽，在研磨終點時容易造成溝渠內氧化矽過蝕淺碟化(Oxide Dishing)，如圖二所示，造成其隔離特性劣化問題。所以磨除不均勻性(Oxide Removal non-uniformity)，不論是晶片內或整片晶圓，以及研磨終點測知(End-point Detection)都必須嚴格控制，即是如此，由於CMP製程本質存在的磨除不均勻性（一般優化製程可控制小於3%）及在不同圖型尺寸、密度氧化矽磨除率差異，過研磨(Over-polishing)是避免不了且必須的手段，以確保所有氮化矽硬質罩上氧化矽之移除，以利後續熱磷酸剝除製程進行(只要有些許氧化矽殘留則無法剝除)。由於易於控制研磨終止於氮化矽層，必須提高 $\text{SiO}_2/\text{Si}_3\text{N}_4$ 磨除選擇比，以免氮化矽層磨穿，損及主動元件區矽通道晶格品質，但卻造成過研磨時溝渠內氧化矽磨蝕淺碟化，必須控制小於20-50nm。高磨除選擇比及低溝渠內氧化矽磨耗兩者互相衝突的製程要求，使得STI CMP製程困難度，遠超過後段製程中介電層平坦化及嵌入式金屬導線CMP製程，考驗製程、設備工程師的智慧。

### 反主動區罩幕回蝕及虛主動區佈局

為便於控制研磨終點及過研磨，STI CMP必須達成表面平坦化，以減少表面高低輪廓造成局部性磨除率差

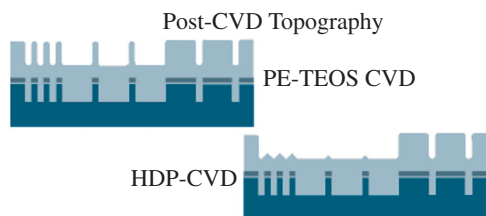


▲圖二 (a)過研磨且研磨終止於氮化矽硬質罩時，所造成溝渠內氧化矽淺碟化；(b)反罩幕回蝕法(RME)先將主動元件區上之氧化矽回蝕，以利後續研磨平坦化；(c)虛主動元件區佈局改變表面圖案密度分佈，以改善研磨製程之圖型效應；(d)氮化矽表面鈍化保護層沈積，可以增進研磨製程的平坦化能力

異。此氧化矽表面輪廓會取決於前CVD氧化矽沉積方式而有所不同。一般有兩種CVD方式沉積此溝渠內氧化矽介電層，一是電漿輔助化學氣相沉積(PE-TEOS)，另一是高密度電漿化學氣相沉積。由於高密度電漿化學氣相沉積之填隙能力(Gap-filling)較佳，深次微米線幅製作中較具製程優勢，但在沉積過程中由於離子撞擊之濺擊作用，容易造成較窄氮化矽上形成氧化矽尖凸(Cusps)，圖三所示為其氧化矽沉積後表面輪廓之對比，可看出高密度電漿沉積之表面高低差與圖型密度相關（高密度隔離溝渠區氧化矽層厚度較低），而PECVD沉積輪廓則與圖型密度無關。而CMP磨除率與圖型尺寸、密度相關，此乃由於局部研磨壓力的差異所造成（相同研磨荷重於不同圖型面積上），即在小圖型凸起之氧化矽磨除率高於大圖型上，且位於較窄溝隙內之氧化矽磨除率較低。此圖型密度研磨效應造成不對稱之氧化矽移除問題（如圖四所示），包括在較寬溝渠內氧化矽過蝕之淺碟及在較寬主

動區氮化矽仍殘留氧化矽。此圖型密度研磨效應更增加STI CMP製程中過研磨及氧化矽溝渠隔離窪陷控制難度。

為了克服此問題，避免增加CMP製程控制難度，必須在研磨製程前，先將表面高低起伏輪廓修正為平坦化之有利情況。最常採用的方式是反主動區罩幕回蝕法(Reverse Mask Etch-back, RME)，如圖二(b)所示。即增加一道微影蝕刻步驟，將原主動區（即氮化矽層上）較為凸起之氧化矽，回蝕至比隔離溝渠上氧化矽層高度為低，如此可大幅減輕因過研磨所造成溝渠內氧化矽過蝕窪陷問題，另一種方式是加入原本不屬於元件設計的虛設圖案，以減少晶片內圖型密度或尺寸大小不均的現象，可大幅減低在氧化矽沉積或是CMP研磨之圖型密度的效應，如圖二(c)所示。但虛主動區佈區(Dummy Feature)的設計修飾，在某些ASIC或混訊元件上並不適宜施作，因這些Dummy Feature會造成元件間的相互干擾，故只適宜應用在電路設計



▲圖三 PE-TEOS與HDP-CVD沉積後表面輪廓比較。HDP-CVD在高隔離溝渠密度區之沉積厚度會比較薄



▲圖四 Direct STI CMP研磨終止於氮化矽層，於較大寬度溝渠內氧化矽易窪陷(Oxide Dishing)，而在較大寬度氮化矽終止層上仍有殘留氧化矽(Residual Oxide)未被完全磨除

較為單純的DRAM晶片上。

不論是採取RME或是Dummy Feature以改進STI CMP製程難度，都需要額外的微影、蝕刻及清洗步驟，不但增加整合製程的複雜度及製作成本，且在更先進奈米世代製程，由於微影對準要求度更高，大幅增加製程成本及良率損失。

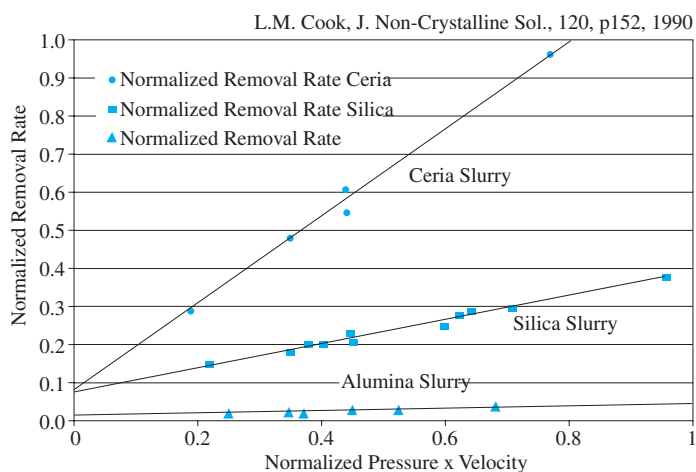
惟有直接以CMP平坦化及磨除隔離溝渠外氧化矽，並使研磨精準終止於氮化矽硬質罩製程(Direct STI CMP)，才能因應0.13微米線幅世代以後之先進製程要求。

### 高選擇比研磨漿料

在討論實現Direct STI CMP製程之前，必須先討論有關高選擇比研磨漿料(High Selectivity Slurry, HSS)的發展。所謂高選擇比是指對二氧化矽之磨除率高於氮化矽硬質罩而言。二氧

化矽與氮化矽皆屬於高硬度脆性介電材料，機械磨耗速率大致相同。在鹼性水溶液中進行研磨，二氧化矽的水解速率則稍快於氮化矽，但差異不大。故以傳統二氧化矽砥粒(Abrasive)之鹼性水溶液研漿進行STI CMP研磨， $\text{SiO}_2/\text{SiN}$ 磨除選擇比不高，一般情況下，以鹼性( $\text{pH}>10$ ) 12 wt.% Fumed Silica研漿進行製程優化，可達選擇比為4左右。但此選擇比不符某些高密度隔離圖型區域之研磨終止所需，Direct STI CMP勢必磨穿氮化矽硬質罩，而造成嚴重的過蝕(Erosion)。

欲提高 $\text{SiO}_2/\text{SiN}$ 磨除選擇比，可藉由改進研漿砥粒性質及添加物組成方式來達成。由於 $\text{SiO}_2$ 於水溶液中表面水解形成富含矽醇鍵( $\text{Si-OH}$ )及其低等電位點(Iso-electric point,  $\text{IEP}<3$ )，亦即在中性或鹼性水溶液中， $\text{SiO}_2$ 表面大部為脫除質子之 $\text{Si-O}^-$ 鍵結而帶負表面電荷。若以相同屬性 $\text{SiO}_2$ 砥粒進行研磨，則因電荷相同負表面電位產生庫倫靜電，而減低砥粒與 $\text{SiO}_2$ 研磨受質間之磨耗作用力。故以 $\text{SiO}_2$ 砥粒研漿進行 $\text{SiO}_2$ 研磨，主要物質移除只能藉助水溶液的水解反應。若改以二氧化鈾( $\text{CeO}_2$ , Ceria)或二氧化鋯( $\text{ZrO}_2$ , Zirconia)為研磨砥粒，雖然其硬度不若 $\text{SiO}_2$ 砥粒，但其對 $\text{SiO}_2$ 玻璃卻有極高之研磨速率，如圖五所示。在相同的研磨應力下，Ceria研漿對 $\text{SiO}_2$ 玻璃的磨除率約為 $\text{SiO}_2$ 研漿的三倍以上。此乃由於Ceria表面之氫氧鍵為活性之路易



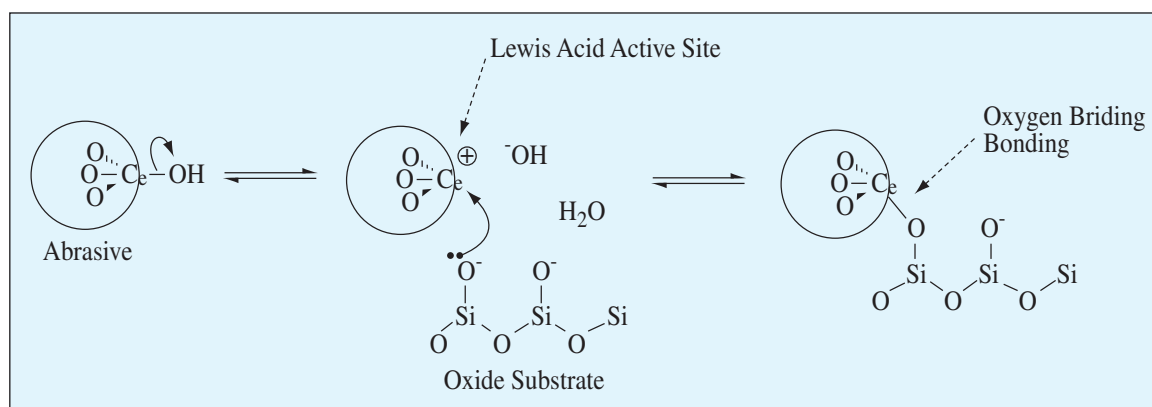
▲圖五 對氧化矽玻璃研磨，在相同研磨應力條件下，Ceria比Silica或Alumina砥粒更具磨除活性



士酸位置(Lewis Acid Active Site)，易與二氧化矽表面矽醇鍵之路易士鹼反應，脫水形成氧橋基鍵結(Oxygen Bridging Bonding)，如圖六所示。此反應抑制玻璃水解矽酸(Silicate,  $\text{Si}(\text{OH})_4$ )產物之再沉積(Re-deposition)而大幅增加其磨除速率。 $\text{CeO}_2$  砥粒研磨對 $\text{SiO}_2$  磨除率增加遠超過對 $\text{SiN}$ 之磨除率，一般而言，中性Ceria研漿之 $\text{SiO}_2/\text{SiN}$ 磨除選擇比可輕易超出50以上。雖然Ceria研漿有高選擇比的優異特性，但有數項缺點使其在實際研磨製程上造成困擾，一是 $\text{CeO}_2$  砥粒比重太大(5.6)，使其不易於水溶液中懸浮而沉降，易造成研漿傳輸時管路及過濾器堵塞，且噴灑於研磨墊上時，傳輸分佈不均造成研磨均勻性變差；二是 $\text{CeO}_2$  砥粒合成之粒徑及純度控制問題。由於必須採用沈澱法燒結或水熱法成長，一般而言， $\text{CeO}_2$  砥粒之粒徑大都超過100nm (Fumed Silica粒徑範圍為30-40nm) 且其於水溶液中砥粒易

聚集而粒徑分佈不均。由於地球上所有鐳系元素礦藏皆集中一起而化學性質相類似，純化分離不易。故Ceria研漿必須考量其他鐳系元素污染問題，其大都具有放射性(Radio Active)，可能導致元件操作錯誤(Soft Error)。

另外，可於研漿中添加界面活性劑，使其選擇性吸附於二氧化矽或氮化矽表面，抑制其磨除率來提高 $\text{SiO}_2/\text{SiN}$ 磨除選擇比或表面高低差之平坦化。這些添加物屬於研漿供應商之機密，其詳細之作用機制無法在此深究。一般而言，界面活性劑吸附雖可改變磨除選擇比，但 $\text{SiO}_2$ 磨除率卻會大幅下降，增加研磨時間。在製程上，卻可以加蓋薄氮化矽層來達到同樣的效果，如圖二(d)所示。於凸起氧化矽層上之氮化矽會先被移除，而窪陷的隔離溝渠上氧化矽則在研磨平坦化過程中保有氮化矽層保護，可抑制過研磨時溝渠內氧化矽之被磨蝕。



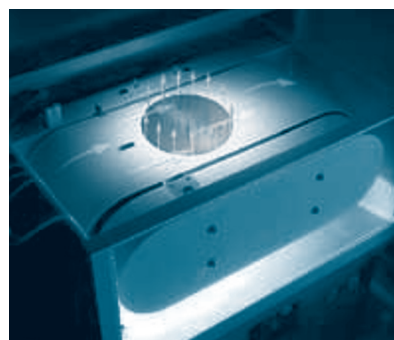
▲圖六 Ceria砥粒之表面氫氧基具路易士酸的活性，可與 $\text{SiO}_2$ 之路易士鹼作用生成鍵結，如此可大幅增加 $\text{CeO}_2$ 研磨 $\text{SiO}_2$ 玻璃的磨除率

## 線性平坦化技術及固定式砥粒研磨

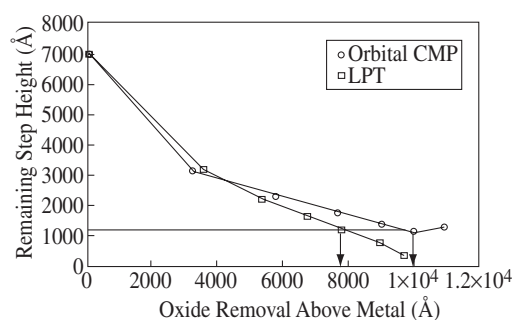
為了更進一步增進STI CMP的平坦化效能，以期在更大的過研磨時間範圍內，不致嚴重的磨蝕溝渠內氧化矽，改變研磨運動模式，減少研磨正向壓力(Normal Force)造成研磨墊表面形變量(Pad Deformation)，而輔以較大的側向剪力(Shear Force)進行晶圓表面輪廓之平坦化。相對於傳統圓周旋轉平台(Orbital Polishing)之運動方式，線性運動研磨方式(Linear Planarization Technology)可提供較高側向研磨作用力，而不致影響整片晶圓磨除的均勻性。美商設備供應商Lam發展出之Teres™ CMP系統，則是以帶狀研磨墊(Belt Pad)之線性平坦化方式，配合多重區域性氣囊壓力微調平台(Multi-zone Air Bearing Platen)，精確控制整片晶圓研磨均勻性，如圖七(a)所示。與圓周研磨運動方式比較，其在平坦化過程中晶圓表面高低差變小時，可達到更佳的平坦化效能，如圖七(b)所示。研磨均勻性及平坦化能力增加，有助於減少過研磨時間及溝渠氧化矽窪陷的問題。

前述高選擇比Ceria研漿，由於其懸浮性不佳，造成其於研磨墊表面的傳輸及分佈不均，使得研磨均勻性變差，在STI CMP製程的研磨終點，必須拉長過研磨時間，反而使溝渠內氧化矽磨蝕更嚴重。美商3M公司發展出

固定式Ceria研磨砥粒研磨墊(SlurryFree™ Fixed Abrasive Matrix，見圖八右上附圖)，類似砂布研磨方式，將Ceria砥粒鑲埋於3M專利技術形成之表面立體微結構(Microreplicated Composites 40μm high×200 μm Wide)，可克服Ceria研漿傳輸分佈不均問題外，在實際製程應用上，可減少研漿廢棄處理之成本，是化學機械研磨技術的重大觀念革新。在實際研磨製程中，此固定式砥粒研磨方式，只需噴灑去離子水或其他化學助劑溶液，完



(a)



(b)

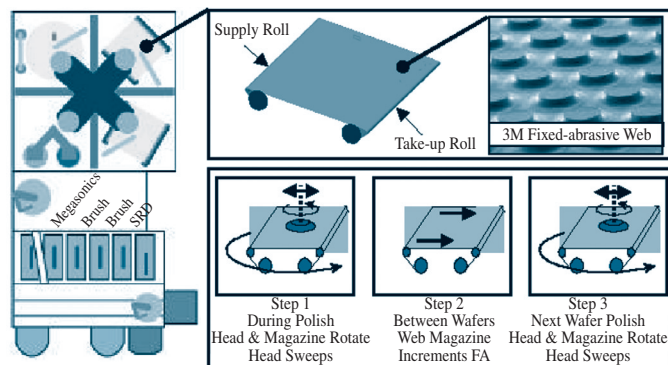
▲ 圖七 (a) Linear Planarization Technology, Lam Teres CMP System ; (b) LPT在表面輪廓高低差之平坦化能力優於傳統Orbital研磨方式

全摒除研漿懸浮、傳輸系統，甚至研磨後清洗製程亦可大幅減輕殘留砥粒的去除。但由於研磨墊上砥粒分佈會隨研磨過程及磨除物殘留等影響，而造成磨除率及研磨均勻性不穩定變化。此研磨墊表面性質

改變無法藉由傳統整容 (Pad Conditioning or Dressing) 方式加以恢復，故必須在研磨過程中隨時更新研磨墊，才能保持製程的穩定度。3M與美商Applied Material研磨機供應商共同合作，開發適用於固定式砥粒研磨製程用設備Reflexion Fixed Abrasive Webb™ CMP系統，如圖八所示。原本圓式研磨平台，修改為適用於捲筒式固定砥粒研磨墊平台(Web Magazine)，研磨時平台仍以圓周式旋轉提供研磨側向剪力。而在研磨晶圓間，捲動更新研磨墊 (約0.5"/ Wafer)。單捲研磨墊可提供上千片晶圓研磨。由於Ceria砥粒與氧化矽研磨受質間鍵結作用強，若氧化矽表面承受較大的研磨應力，容易產生凹痕(Pits)或跳痕(Chatter Mark)。必須慎選砥粒粒徑及表面活性，以及研磨參數之最佳化，以減少研磨受質表面損傷。

## 結論

以直接化學機械研磨進行STI製程之表面平坦化及氧化矽回蝕，為目前



◀ 圖八  
Applied  
Material與3M  
共同開發之固定  
式砥粒研磨製程  
Reflexion Fixed  
Abrasive  
Webb™ CMP  
System

STI製程發展的關鍵。相較於後段導線製作之介電層平坦化及嵌入式導線研磨製程，Direct STI CMP具更嚴格的過研磨及溝渠內氧化矽窪陷控制。傳統的鹼性Silica研磨已不符STI製程中SiO<sub>2</sub>/SiN選擇比的要求，以Ceria砥粒及添加表面修飾助劑的高選擇比研漿(HSS)正值開發階段。具較佳平坦化能力的線性研磨技術，及固定式砥粒研磨技術開發，則有助於改善目前圓式平台研磨設備的研磨均勻性及過研磨製程限制。

## 參考文獻

1. Eugene Zhao, C. Shan Xu, "Direct CMP for STI", Semiconductor International, June, 2001.
2. Laura Peters, "Choices and Challenges for Shallow Trench Isolation", Semiconductor International, April, 1999.
3. J. Gagliardi, R. Webb, C. Rueb, G. Menk, P. McReynolds, G. Prabhu, T. Osterheld, "Fixed Abrasives and Selective Chemistries: Some Real Advantages for Direct STI CMP", 2002 CMP-MIC conference.
4. "Fixed Abrasives for Direct HDP STI CMP", Technical brief from 3M.
5. J. Gagliardi, T. Buley, "Study of STI Polishing Defects Using 3M Fixed Abrasive Technology", CMP-MIC conference, 2001.
6. L. M. Cook, J. Non-crystal Solid, 120, p.152, 1990.