

# 《专用集成电路设计基础》电路设计实验

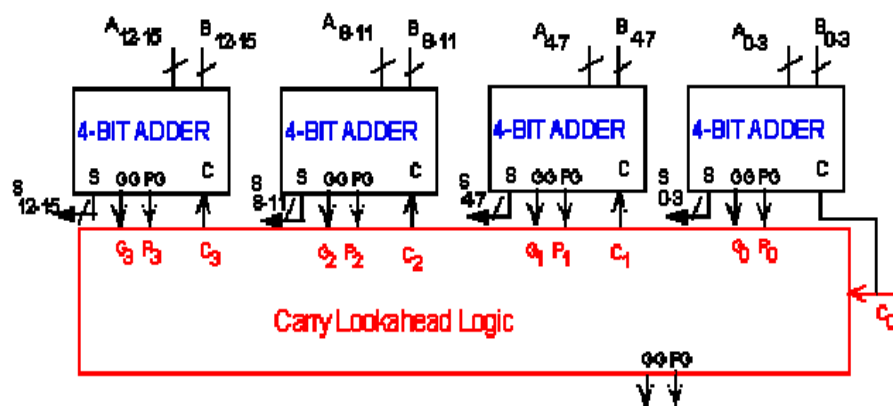
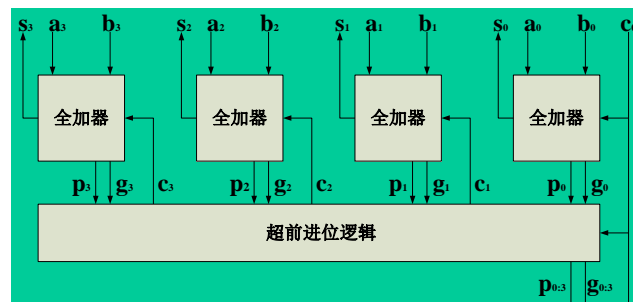
## 实验 2——运算和通信电路设计

### (16-bit CLA + LFSR)

#### 1、16-bit CLA/16-bit Add/Sub

- 设计 16-Bit 的超前进位加法器电路，并在此基础上，将自主将其改进为 16-bit 加/减法电路。
- 电路结构：以 4-bit CLA 为基础，通过递归超前进位逻辑的方式完成 16-bit CLA 的设计。设计时需要采用 Top-Down 方法划分层次结构，并合理选择每一层次的电路模块。

$$\begin{aligned}C_1 &= G_0 + P_0 C_0 \\C_2 &= G_1 + P_1 C_1 = G_1 + P_1 G_0 + P_1 P_0 C_0 \\C_3 &= G_2 + P_2 C_2 = G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_0 \\C_4 &= G_3 + P_3 C_3 = G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0 + P_3 P_2 P_1 P_0 C_0\end{aligned}$$

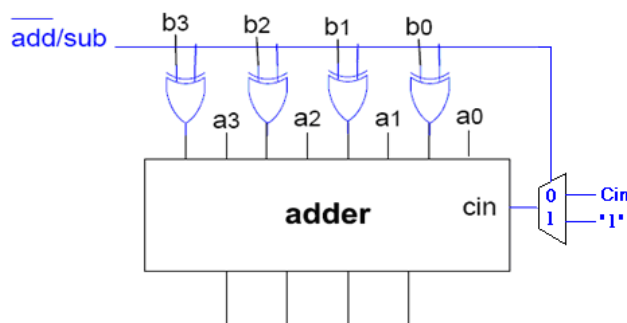


注：4-bit 超前进位逻辑的递归调用函数产生

$$PG = P_3 P_2 P_1 P_0;$$

$$GG = G_3 + (G_2 P_3) + (G_1 P_3 P_2) + (G_0 P_3 P_2 P_1);$$

■ 加/减法电路结构：



2、5-阶最大周期数线性反馈移位寄存器电路设计（选做）

- 设计一个 5-阶最大周期数的线性反馈移位寄存器 LFSR，并进行详细的仿真与测试。在此基础上，独立设计一个 4-阶 LFSR 并进行测试。

■ 线性反馈移位寄存器 LFSR

Linear feedback shift register, LFSR, 是指给定前一状态的输出, 将该输出的线性函数再用作输入的移位寄存器。异或运算是最常见的单比特线性函数: 对寄存器的某些位进行异或操作后作为输入, 再对寄存器中的各比特进行整体移位。

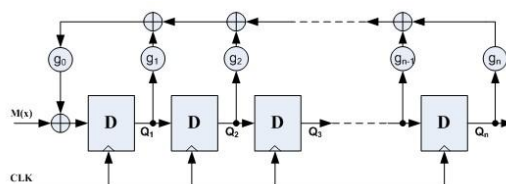
赋给寄存器的初始值叫做“种子”, 因为线性反馈移位寄存器的运算是确定性的, 所以, 由寄存器所生成的数据流完全决定于寄存器当时或者之前的状态。而且, 由于寄存器的状态是有限的, 它最终肯定会是一个重复的循环。然而, 通过本征多项式, 线性反馈移位寄存器可以生成看起来是随机的且循环周期最长的序列。

最大长度的 LFSR 生成一个 M 序列 (例如, 只有与有一定抽取序列的 LFSR 才能通过所有  $2^n - 1$  个内部状态, 不包括全 0 状态), 除非它本身为全 0, 亦即状态永不改变。

■ LFSR 的作用

- ◇ 伪随机数产生;
- ◇ 通信数据加密;
- ◇ 电路内建自测试 BIST 测试向量产生及测试结果特征分析;
- ◇ 简单快速状态计数产生等。

■ LFSR 电路结构



- ◇ 生成多项式:  $G(x) = g_n \cdot x^n + \dots + g_1 \cdot x^1 + g_0$ ;
- ◇ 最大周期数生成多项式——本征生成多项式
  - ✓ 5 阶:  $X^5 + X^3 + 1$ ;
  - ✓ 4 阶:  $X^4 + X^3 + 1$ ;

3、电路设计描述

采用 Verilog HDL 硬件描述语言进行结构级或 RTL 级设计描述, 用 ModelSim EDA 软件进

行仿真。

#### 4、实验内容

- (1) 详细分析实验电路的设计方法，明确电路层次结构及各个电路模块的功能，并在 ModelSim EDA 软件环境下对其进行仿真验证；
- (2) 更改测试文件中相关操作数的数值，分别对 4-bit CLA 和 16-bit CLA 电路的正确性进行详细的测试；
- (3) 在原有的 16-bit CLA 的基础上，自主将其改进成为 16-bit 的加/减法运算电路（二进制补码），并编制测试向量集对其进行完整的测试；
- (4) 在原有 5-阶 LFSR 的基础上，根据给定的生成多项式，将其改进成 4-阶的 LFSR 并进行测试。

#### 5、实验报告中需要解答的问题

- (1) 根据对实验电路的分析，绘制出 16-bit CLA 电路详细的电路结构框图，并对每一功能部件的功能及相关参数（接口和中间参数）的意义进行说明；
- (2) 详细说明 16-bit CLA 和 16-bit 加/减法器电路测试向量的编制方法，并分析测试向量的完备性；
- (3) 查找资料，简要说明 LFSR 的工作原理及其在通信电路设计中的作用。