

元器件质量与可靠性保证

主讲教师: 付桂翠

Email: fuguicui@buaa.edu.cn

2023年03月07日



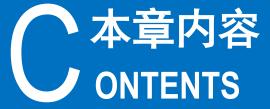
第3讲: 电子元器件制造技术

一、半导体集成电路制造技术(重点)

二、混合集成电路制造技术(重点)

三、无源元件制造技术(自学)

四、微机电系统加工技术(自学)



本 本 サ内容 ONTENTS

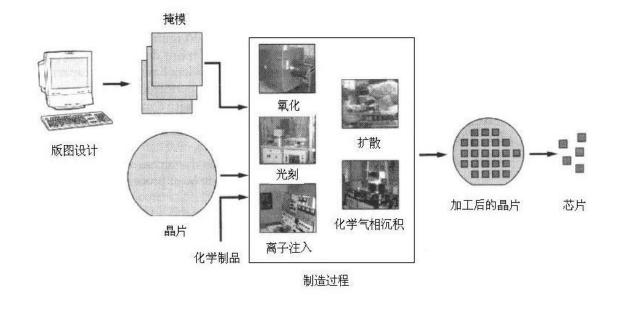
- 一、半导体集成电路制造技术
- 二、混合集成电路制造技术
- 三、无源元件制造技术
- 四、微机电系统加工技术



□ 基本工艺流程

- ❖ 基础: 圆形的硅片; 最后再经过封装测试成为成品;
- ❖ 前工艺:氧化、掺杂、薄膜淀积、光刻、蚀刻等步骤的单独或组合重复制作器件,再通过电极制备、多层布线实现各器件间的互连;
- ❖ 后工艺:封装、测试。





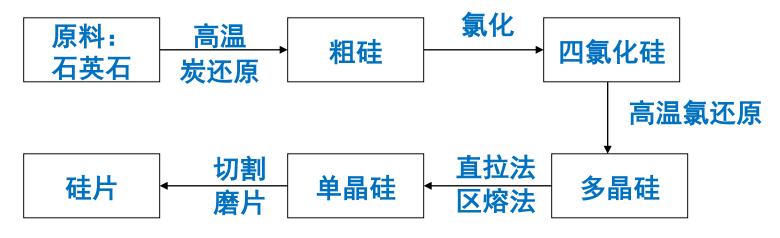
How Chips Are Manufactured

with Optics from ZEISS

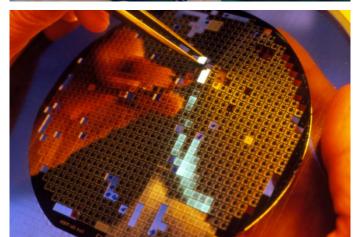
ZEISS Semiconductor Manufacturing Technology www.zeiss.com/smt

□ 硅片制备

> 多晶硅生产、单晶生长、硅圆片制造







□ 硅片制备

- ▶ 直拉法生长单晶
- ❖ 抽真空:

多晶硅装入炉内石英坩埚中,抽真空;

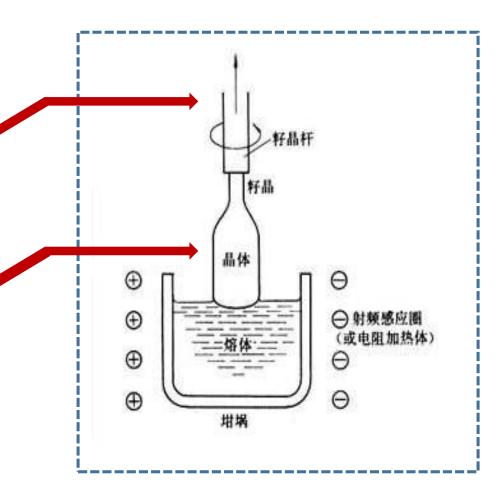
❖ 旋转加热:

籽晶杆绕轴旋转, 坩埚反方向旋转, 加热熔化多晶硅料;

❖ 生成单晶:

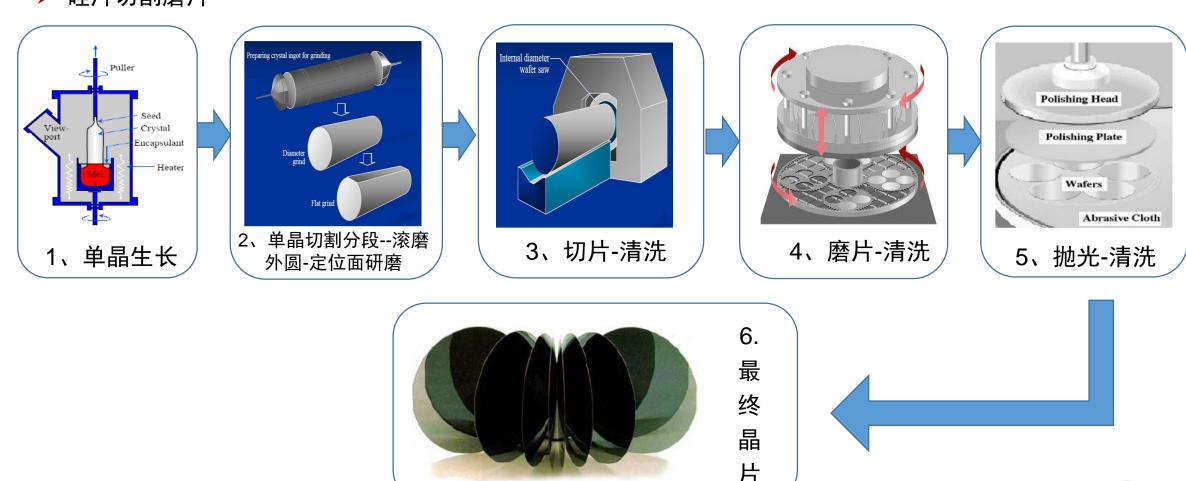
将<mark>籽晶</mark>下降与多晶硅接触,多晶硅结晶,随籽晶<mark>上升</mark>而生长成<mark>棒</mark>

状单晶。



□ 硅片制备

▶ 硅片切割磨片



□ 氧化

在硅基表面上生长一层氧化层是硅基集成电路制造技术的一个重要的步骤。

二氧化硅特性

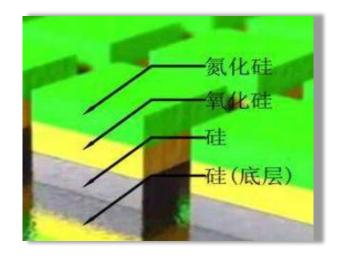
- 化学稳定性高
- 绝缘
- 对某些杂质能起 到掩蔽作用

氧化层的作用

- 器件的保护层、钝化层
- 电性能隔离
- 绝缘介质层和电容器的介质

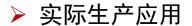
生长方法

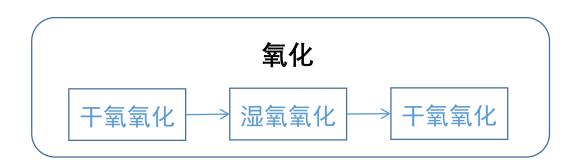
- 热氧化法
- 等离子氧化法
- 热分解沉积法
- 溅射法
- 真空蒸镀法

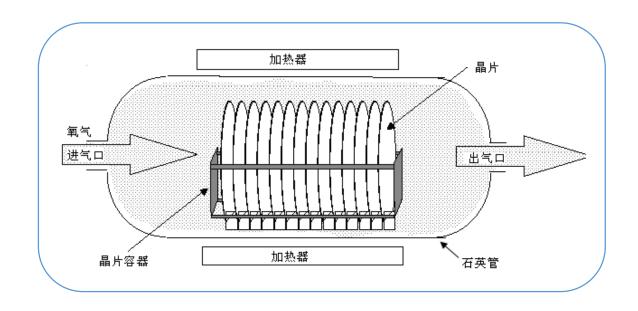


□ 氧化

- > 热氧化法
- ❖干氧氧化:以干燥纯净的氧气作为氧化气氛;
- ❖水汽氧化:以高纯水蒸汽为氧化气氛,氧化速率较高;
- ❖湿氧氧化法:干氧氧化和水汽氧化的混合。





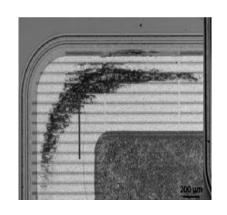


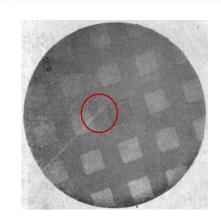
▶ 优点:

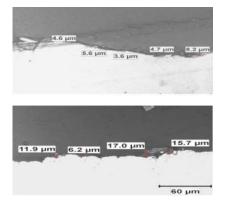
- 避免干氧氧化慢;
- 避免湿氧氧化表面易在光刻时会产生浮胶。

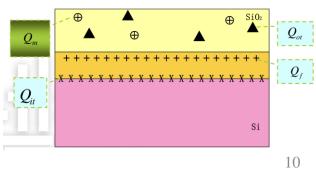
□ 氧化层缺陷

缺陷名称	裂纹	针孔	厚薄不均匀	氧化层电荷
缺陷影响	金属连线与硅片短路; 多层连线间短路	破坏二氧化硅的绝缘作用; 造成短路	降低耐压;金属 与硅之间短路	电流增益; PN结反向漏电变化; 击穿电压蠕变; 阈值电压漂移
缺陷原因	机械应力、金属化过 电流	光刻版上的小孔、光刻胶中 杂质微粒、硅片上灰尘、胶 膜上气泡或氧化层质量较差	氧化层划伤	氧化层的电荷位置或密度在工艺 或使用过程中发生变化







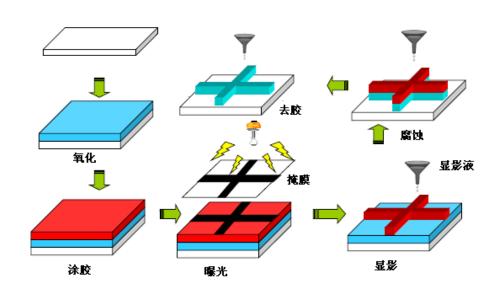


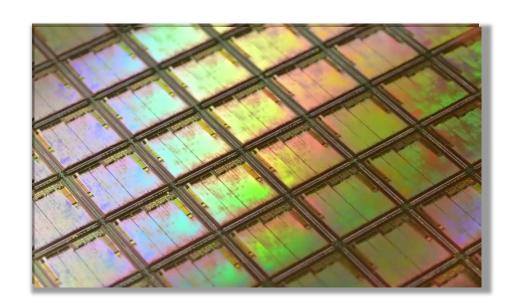
□ 图形转移

将集成电路的单元构件图形转移到圆片上的工艺,包括光刻和刻蚀;

常规的光刻工艺过程:

清洗烘干-旋转涂胶-前烘-曝光-显影-坚膜-腐蚀(刻蚀)-去胶





□掺杂

- ▶ 掺杂:在硅中加入少量特定杂质,改变其结构与电导率,形成N型与P型的半导体区域;
- > 主要技术手段
 - ❖高温热扩散法: 集成度增加, 无法精确控制杂质分布形式和浓度;



❖离子注入:掺杂浓度控制精确、位置准确。



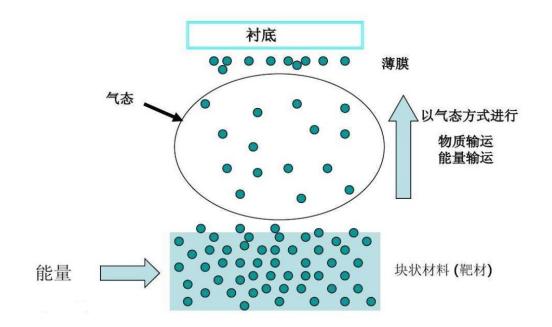


□ 薄膜沉积

▶物理气相沉积(PVD)

物理气相沉积是指在<mark>真空条件</mark>下,采用物理方法将材料源表面气化成<mark>气态原子、分子或部分电离成</mark> <mark>离子</mark>,并通过低压气体或等离子体过程,在基片或衬底表面<mark>沉积</mark>具有某种特殊功能薄膜的技术。

PVD的物理原理



▶物理气相沉积技术:

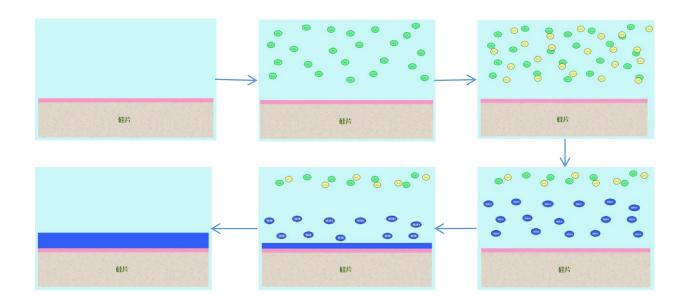
- ❖真空蒸镀
- ❖溅射镀膜
- ❖离子镀
- ❖分子束外延
- ❖脉冲激光沉积

□ 薄膜沉积

▶化学气相沉积(CVD)

化学气相沉积技术是指利用含有薄膜元素的一种或几种气相化合物或单质, 在衬底表面上进行**化学**反应 生成薄膜的技术。

- ▶化学气相沉积技术:
 - ❖金属有机化合物化学 气相沉积
 - **❖**等离子化学气相沉积
 - **❖**激光化学气相沉积
 - ❖超声波化学气相沉积



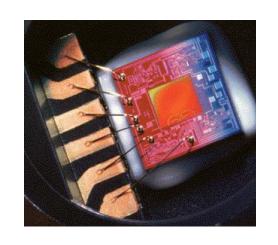
□ 键合、封装

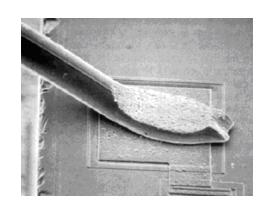
集成电路的键合、封装过程,包括芯片的粘接、键合互连和器件封装三部分。

- ❖ 对已经制作完成的晶圆片进行减薄和划片,分割成许多独立完整的单个芯片
- ◆将芯片装配到管壳底座或引线框架上,在芯片键合区与外引线端或外引线框架间键合内引线
- ◆封装是采用塑料、金属或陶瓷的封装形式把芯片包封起来,从而得到有效的 机械、绝缘等方面的保护。

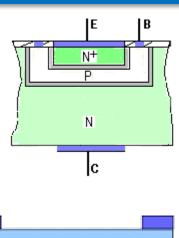
□ 成品检测

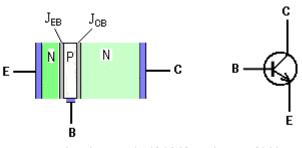
❖ 为确保芯片功能,上述工艺完成后要对每一个被封装的集成电路进行检测, 以满足制造商的电学和环境的特性参数要求。集成电路成品检测合格后才 能出货。



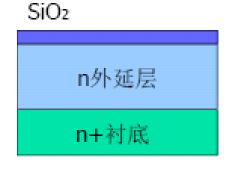


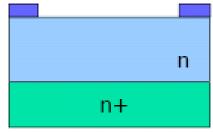
□ 双极型晶体管制作工艺



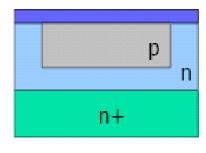


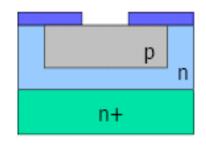
双极型NPN三极管结构示意图及其符号



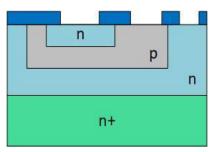


(b) 光刻基区





(a)一次氧化

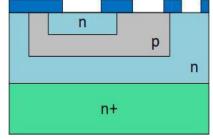


(c)基区硼扩散、氧化

(d)光刻发射区 p n+

n p n+

(e) 发射区磷扩散、氧化



(f)光刻引线孔

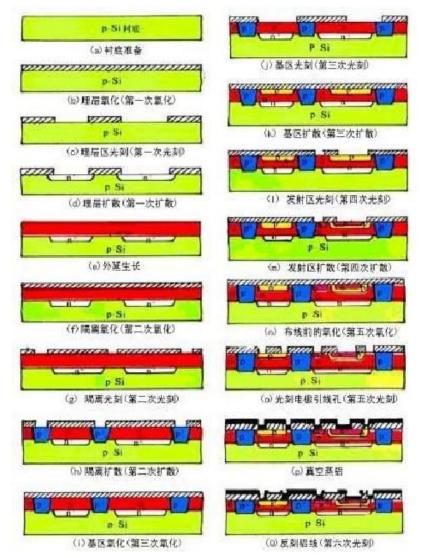
(g)蒸镀铝膜

n+

(h)刻蚀铝电极

16

□ 双极型集成电路反相器工艺

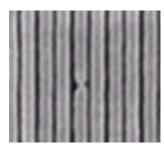


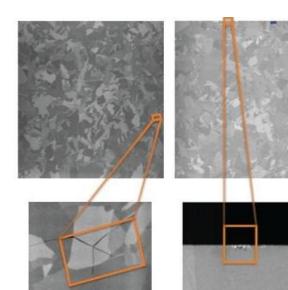
- ❖经过5次氧化;
- ❖ 对二氧化硅薄层进行5次光刻,刻蚀出供扩散掺杂用的图形窗口;
- ❖ 最后还经过两次光刻,刻蚀出金属铝互连布线和钝化后用于压焊点的窗口。

□ 芯片加工中的缺陷

- ❖芯片的制造缺陷:引起成品率下降的主要因素
 - 全局缺陷
 - 光刻对准误差、工艺参数随机起伏和线宽变化等;
 - 几乎可以消除。
 - 局域缺陷
 - 光刻工艺中引入的氧化物针孔缺陷等点缺陷;
 - 控制随机点缺陷是相当困难。







点缺陷							
类型	冗余物缺陷	丢失物缺陷	氧化物针孔缺陷	结泄漏缺陷			
影响	短路故障	开路故障	短路故障	短路故障			

- 点缺陷的来源:
 - 洁净室内空气中的灰尘微粒;
 - 硅片和设备的物理接触;
 - 各类化学试剂中的杂质颗粒。

本节内容 ONTENTS

- 一、半导体集成电路制造技术
- 二、混合集成电路制造技术
- 三、无源元件制造技术
- 四、微机电系统加工技术



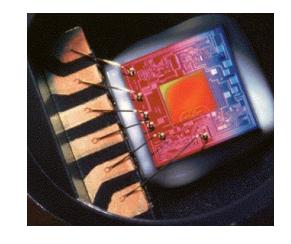
□ 集成电路的结构类型

▶ 单片集成电路(IC)

指电路中所有元器件都制作在同一块半导体基片上的集成电路。

▶混合集成电路(HIC)

指将<mark>多个半导体集成电路芯片或半导体集成电路芯片与各种分立元器件</mark>通过一定的工艺进行二次集成,构成一个完整的、更复杂的功能器件,该功能器件最后被封装在一个管壳中,作为一个整体使用。





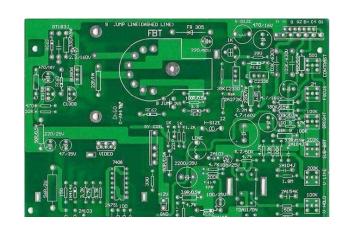
□ 混合集成电路工艺

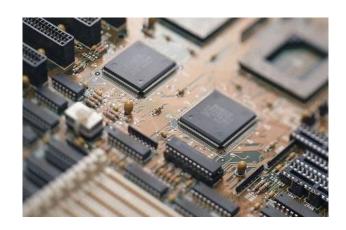
▶混合集成电路 PK 印刷电路板

- 混合集成电路可比等效的印刷电路板体积小4~6 倍、重量轻10倍。
- 散热
 - 混合电路中,大功率器件可以直接装在导热好的陶瓷基片上。
 - 印刷电路板上要将元器件贴到电路板上,且用粘结剂粘上很重的散热板或使用金属芯的电路板。

▶混合集成电路 PK 半导体集成电路

• 混合电路设计容易, 成本更低,投产快,适合中小批量产品的生产。







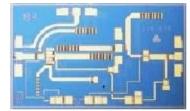
□ 厚膜混合集成电路



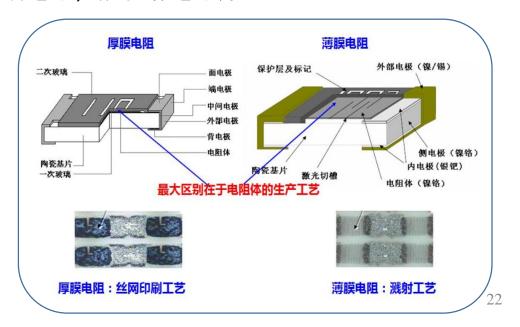
- ❖ 膜厚一般在几微米至几十微米;
- ◆ 一般采用丝网印刷工艺,是一种非真空成膜技术;
- ❖ 设计更为灵活、工艺简便、成本低廉;
- ❖ 常用在高压、大电流、大功率耐高温混合集成电路以及较低频段的微波集成电路方面。



□ 薄膜混合集成电路



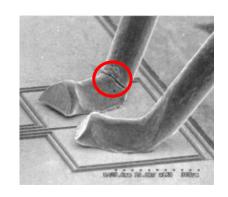
- ❖ 薄膜的膜厚大多小于1微米;
- ❖ 薄膜电路采用的是真空蒸发、磁控溅射等工艺方法。是一种真空成膜技术
- ❖ 常用在高精度、高稳定性低噪声电路以及微波集成电路, 抗辐射电路方面。

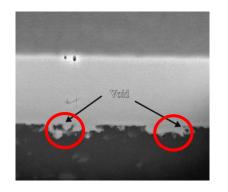


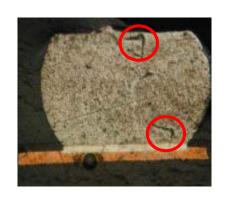
□ 混合集成电路失效问题

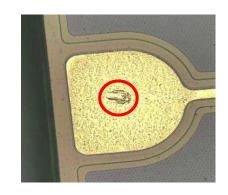
混合集成电路主要失效:主要包括器件失效、互连失效、基片失效、封装失效和沾污失效。











- ◆器件失效是混合电路失效的主要原因,因器件造成的失效<mark>超过31%</mark>。如厚膜混合集成电路中,器件失效包括厚膜电阻器的失效、片式电容器失效以及半导体芯片的失效等。
- ❖ 互连失效是混合电路的第二种主要原因,占23%。包括引线键合失效、芯片粘结不良等。
- ❖沾污失效占混合电路总失效的21%。

本 本 サ内容 ONTENTS

- 一、半导体集成电路制造技术
- 二、混合集成电路制造技术
- 三、无源元件制造技术
- 四、微机电系统加工技术



三、无源元件制造技术

□ 无源器件

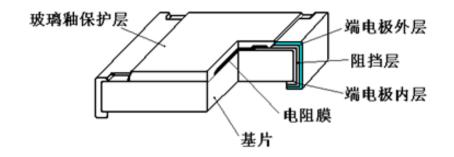
- ❖无源元件是指在不需要外加电源的条件下,就可以显示其特性的电子元件。
- ◆电路中主要的无源元件包括电阻器、电容器和电感器等。

□ 电阻器的制造

❖电阻器根据电阻体所用的材料可分为:合金型、薄膜型、厚膜型和合成型四大类。

片式薄膜电阻器制造工艺流程:

在已预制沟槽的陶瓷基板上印刷正面电极→印刷背面电极→高温烧结→印刷电阻体→高温烧结→印刷保护玻璃→高温烧结→激光调阻→印刷保护玻璃→印刷标志→端电极制成→高温烧结→端面处理→成品测量→筛选→入库交付。

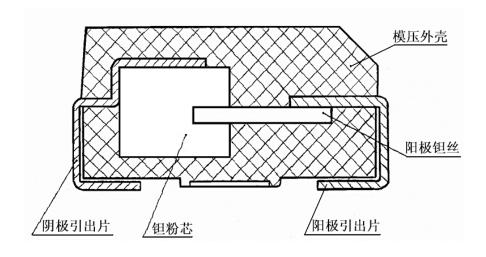


三、无源元件制造技术

□ 电容器的制造

- ❖ 作为一种储能元件,广泛应用于隔直、耦合、旁路、滤波、调谐回路、能量转换和控制电路等方面。
- ◆ 电容器按照介质材料的不同,主要分为三大类:电解电容器、无机介质电容器和薄膜电容器。
- ◆ 目前生产的钽电解电容器主要有烧结型固体、箔形卷绕固体、烧结型液体等三种。

片式固体钽电解电容器的大致工艺流程包括:混粉→压制成型 →去粘合剂→烧结→试容→点焊组架→形成→被膜→中测→浸石 墨、银浆→粘接→模压→喷砂→端头处理→切筋→老炼→再流焊 →打标→成品测量→外观检查→编带→包装。



本 本 サ内容 ONTENTS

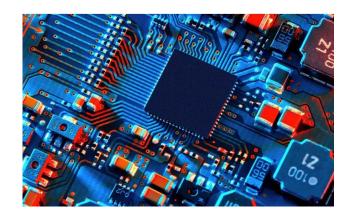
- 一、半导体集成电路制造技术
- 二、混合集成电路制造技术
- 三、无源元件制造技术
- 四、微机电系统加工技术

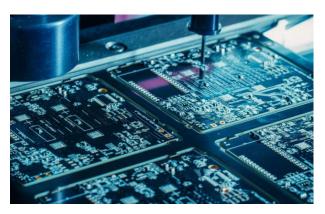


四、微机电系统加工技术

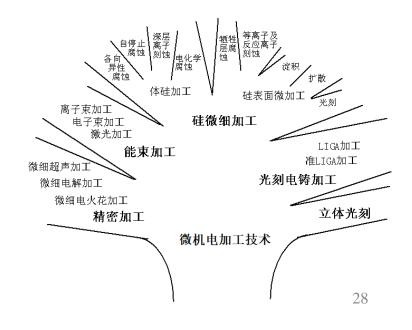
□ 微机电系统

- ▶ 微机电系统(MEMS, Micro-Electron-Mechanical System),也 叫微电子机械系统,是集微传感器、微执行器、微机械结构、微 电源、处理处理和控制电流、高性能电子集成器件、接口、通讯 等于一体的微型器件或系统。
- ▶常用的产品包括: MEMS加速度计、MEMS麦克风、MEMS光学传感器、MEMS压力传感器、MEMS陀螺仪、MEMS湿度传感器等。





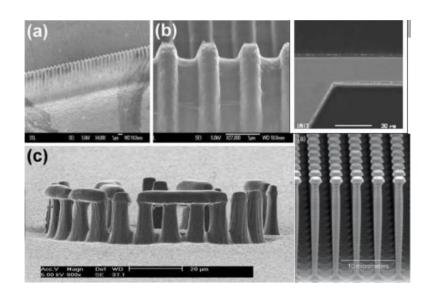
微机电系统加工技术是在半导体制造技术基础上发展起来的,融合了光刻、腐蚀、薄膜、LIGA、硅表面微加工、体硅微加工、非硅微加工和精密机械加工等技术。



四、微机电系统加工技术

□ 体硅微加工

- ▶体硅微加工通过选择性去除硅衬底,对体硅进行三维腐蚀,形成微机械元件。
- ▶体硅腐蚀技术有化学腐蚀和离子腐蚀两大类,即常指的湿法与干法腐蚀。湿法腐蚀又包括各向异性腐蚀法、选择腐蚀法和电化学腐蚀法。

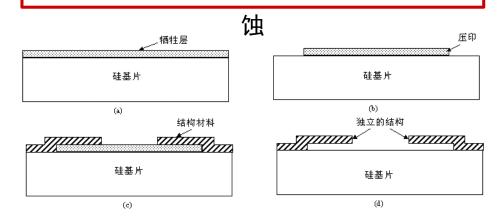


□ 表面微加工

▶表面微加工技术又称为表面牺牲层腐蚀技术,是把淀积于 硅晶体的表面膜制作加工成MEMS的"机械"部分,然后使 其局部与硅体部分分离,呈现可运动的机构。

工艺流程:

- (a) 牺牲层淀积(b) 牺牲层压印
- (c) 结构材料淀积和成型(d) 牺牲层刻



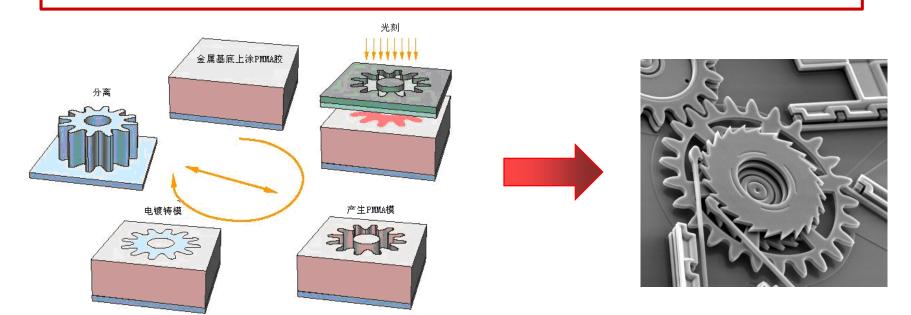
四、微机电系统加工技术

□ LIGA工艺

▶ LIGA是德语光刻-电镀成型-塑料铸模(Lithographie-Galvanoformung-Abformung)的缩写,是 一种基于X射线同步辐射光刻技术的三维微结构加工工艺。

工艺流程:

首先在金属基底上涂PMMA胶,然后制作光刻版,进行光刻,生成PMMA的模具,最后经过电镀镀模和分离,得到各种材料的三维结构。



作业

- 1. 为什么说IT界的摩尔定律会"走向尽头,退出历史舞台"? 你如何看待这种说法?请简述理由。
 - 2. 集成电路的基本工艺有哪些?各自的作用是什么?
 - 3. 薄膜电路和厚膜电路在制造工艺上有何区别?
- 4. 在制造过程中会出现哪些影响元器件可靠性的工艺隐患? 你认为应该如何采取相应的措施在制造过程中保证电子元器件的可靠性?

