



DIALLO Aissatou Bobo

Groupe IE3-00-02

Compte rendu du Tp1

Elec3A

Architecture des ordinateurs

TP1

Exercice 2 :

1. Afficheur digital 7 Segments :

- Pour réaliser ce montage, nous avons utilisé une alimentation de 5 V, quatre boutons poussoirs (A B C et D), un circuit intégré **74LS47N**, un afficheur **7 segments à anode commune**, ainsi qu'une masse (GND).

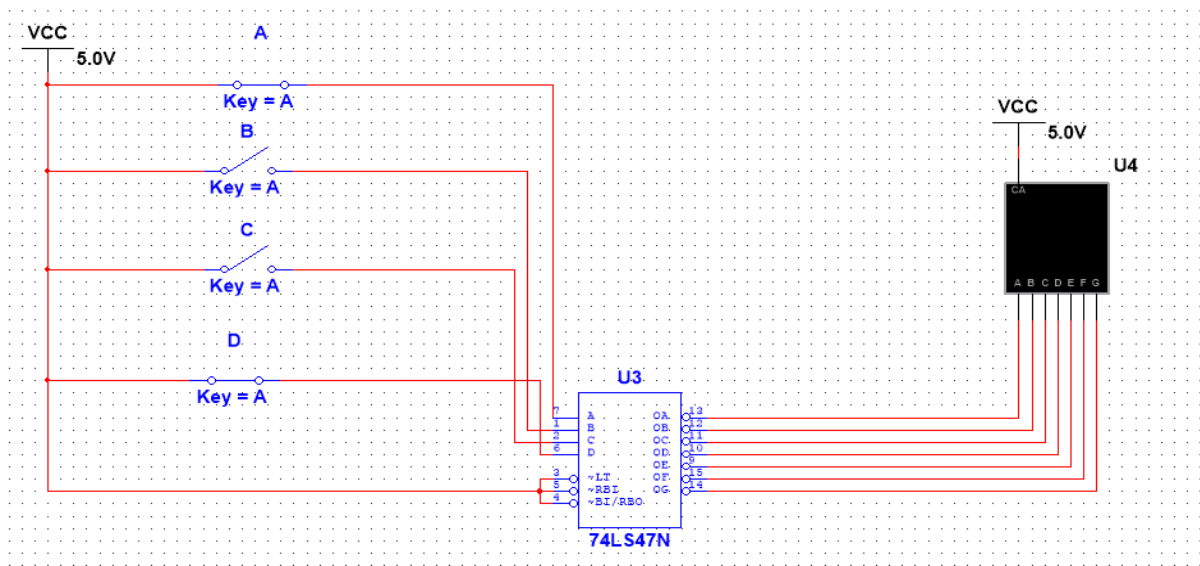
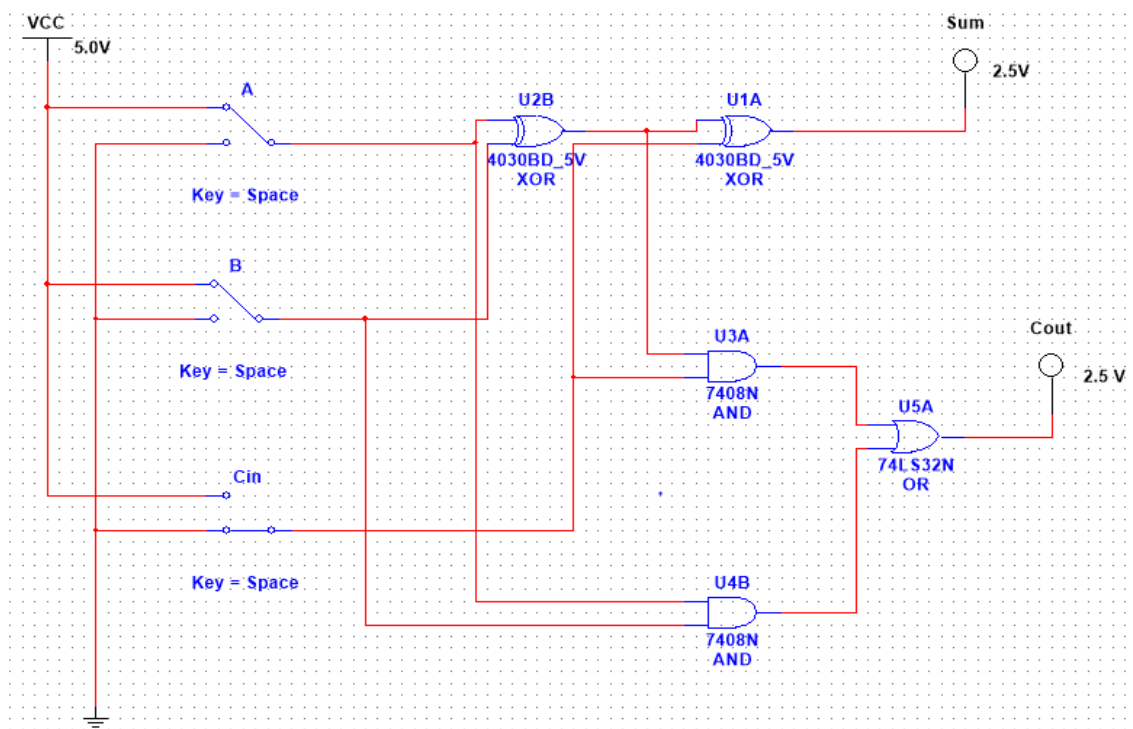


Table de vérité :

Code BCD (DCBA)	Chiffre affiché
0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	8
1001	9

Additionneur 1 bit



L'additionneur complet permet d'additionner deux bits en tenant compte de la retenue provenant de l'addition des bits de poids inférieur. Il produit :

Sum : somme des trois bits ($A + B + \text{Cin}$)

Cout : retenue sortante

Table de vérité :

INPUT			OUTPUT	
A	B	C-IN	Sum	C-OUT
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Equations :

$$\text{Sum} = A(\text{barre}).B(\text{barre}).C + A(\text{barre}).B.C(\text{barre}) + A.B(\text{bare}).C(\text{barre}) + A.B.C$$

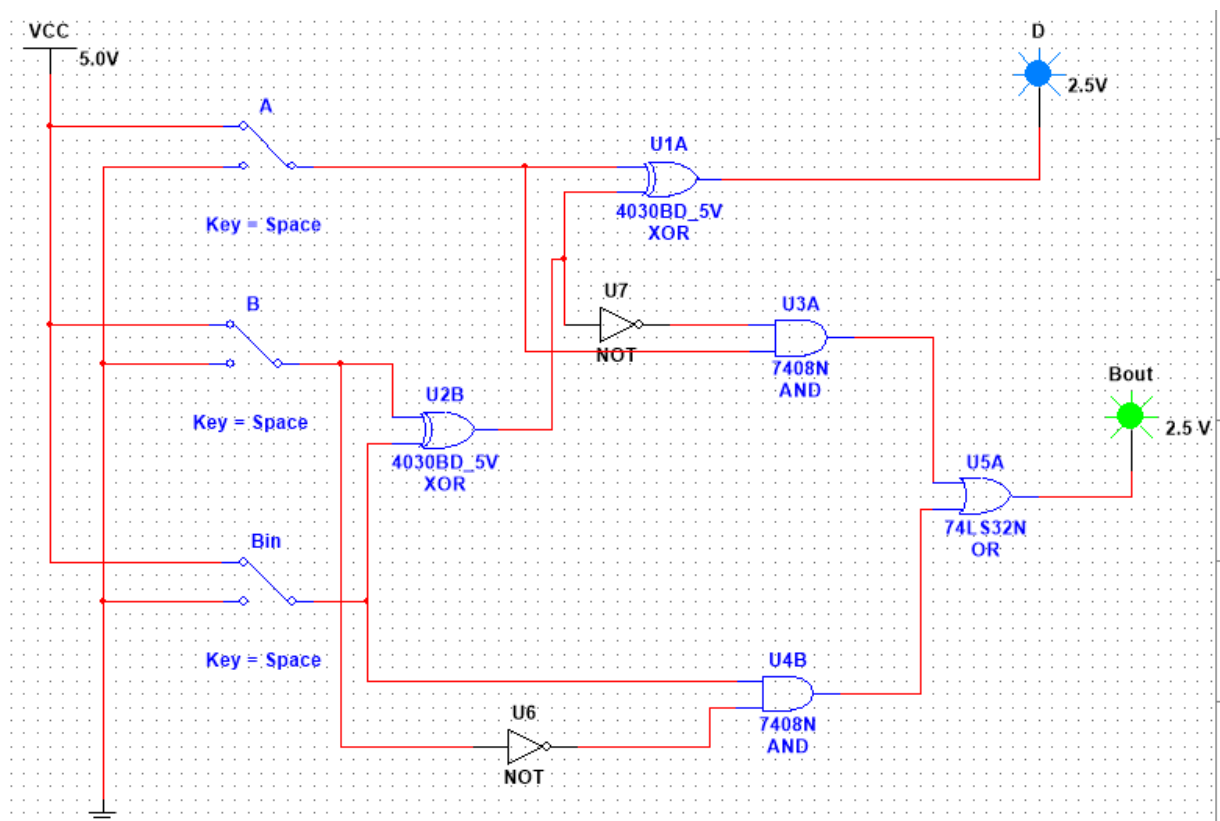
$$\text{Sum} = A(\text{barre})(B \text{ xor } C) + A[(B \text{ xor } C)(\text{barre})]$$

$$\text{Sum} = A \text{ xor } B \text{ xor } C$$

$$\text{Cout} = A(\text{barre}).B.C + A.c.B(\text{barre}) + A.B.C(\text{barre}) + A.B.C$$

$$C_{out} = C(A \text{ xor } B) + A.B$$

Soustracteur 1 bit



Le soustracteur complet permet de soustraire deux bits en tenant compte de l'emprunt provenant de la soustraction des bits de poids inférieur. Il produit :

- D : différence des trois bits (A - B - Bin)
- Bout : emprunt sortant

Table de vérité :

A	B	B _{in}	D	B _{out}
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

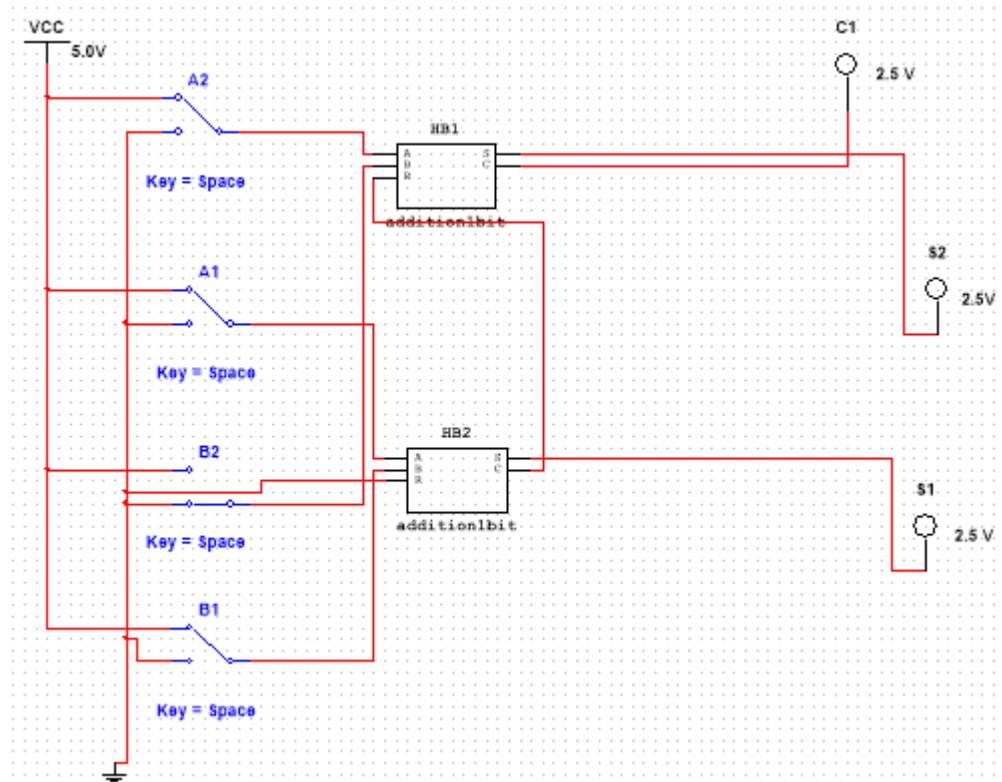
Equations :

$$D = A \text{ xor } B \text{ xor } B_{in}$$

$$B_{out} = A(\text{barre}).B + A(\text{barre}).B_{in} + B.B_{in}$$

Additionneur 2 bits :

Pour réaliser ce montage nous avons utilisé une alimentation de 5 V, quatre boutons poussoirs (A2, A1, B2, B1), deux additionneurs complets 1 bit, trois LED pour visualiser les sorties (S1, S2 C1), et une masse (GND).



L'additionneur 2 bits permet d'additionner deux nombres binaires sur 2 bits en cascade. Il utilise deux additionneurs complets connectés en série :

- Additionneur 1 : additionne les bits de poids faible ($A_1 + B_1$)
- Additionneur 2 : additionne les bits de poids fort ($A_2 + B_2$) avec la retenue de l'étage précédent.

Table de vérité :

A2	A1	B2	B1	C1	S2	S1	Résultat
0	0	0	0	0	0	0	0 + 0 = 0
0	0	0	1	0	0	1	0 + 1 = 1
0	0	1	0	0	1	0	0 + 2 = 2
0	0	1	1	0	1	1	0 + 3 = 3
0	1	0	0	0	0	1	1 + 0 = 1
0	1	0	1	0	1	0	1 + 1 = 2
0	1	1	0	0	1	1	1 + 2 = 3
0	1	1	1	1	0	0	1 + 3 = 4
1	0	0	0	0	1	0	2 + 0 = 2
1	0	0	1	0	1	1	2 + 1 = 3
1	0	1	0	1	0	0	2 + 2 = 4
1	0	1	1	1	0	1	2 + 3 = 5
1	1	0	0	0	1	1	3 + 0 = 3
1	1	0	1	1	0	0	3 + 1 = 4
1	1	1	0	1	0	1	3 + 2 = 5
1	1	1	1	1	1	0	3 + 3 = 6

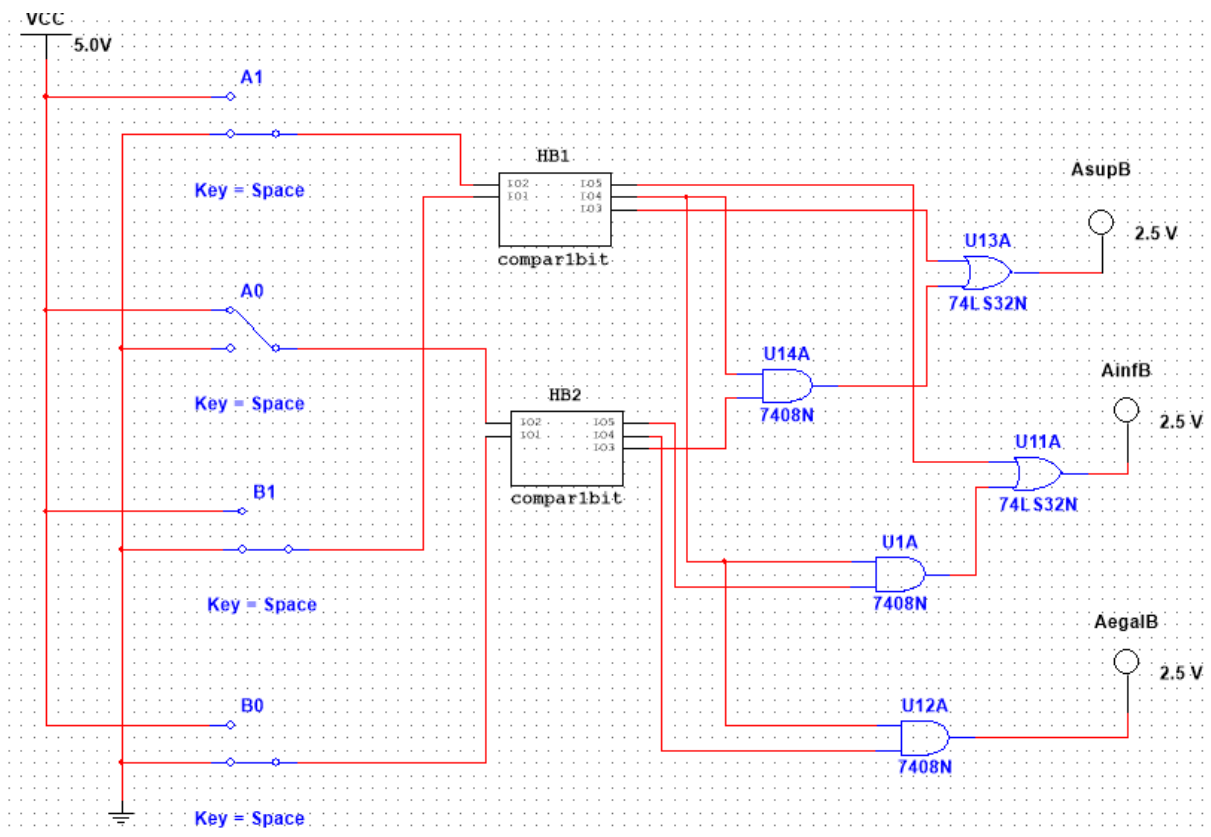
Equations :

$$S1 = A1 \oplus B1$$

$$S2 = A2 \oplus B2 \oplus (A1 \cdot B1)$$

$$C1 = (A2 \cdot B2) + (A2 \oplus B2)(A1 \cdot B1)$$

Comparateur 2 bits



Les entrées A1 et A0 correspondent au premier nombre binaire, tandis que B1 et B0 représentent le second.

Table de verité:

A1	A0	B1	B0	S=(A>B)	I=(A<B)	E=(A=B)
0	0	0	0	0	0	1
0	0	0	1	0	1	0
0	0	1	0	0	1	0
0	0	1	1	0	1	0
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	0	1	0
0	1	1	1	0	1	0
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	0	1
1	0	1	1	0	1	0
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	0	1

Sur le circuit et la table de vérité on a :

S -> A sup B

I -> A inf B

E -> A egal B

Equations :

$$E = (A1 \text{ XNOR } B1) \cdot (A0 \text{ XNOR } B0)$$

$$S = (A1 \cdot B1(\text{barre})) + ((A1 \text{ XNOR } B1) \cdot A0 \cdot B0(\text{barre}))$$

$$I = (A1(\text{barre}) \cdot B1) + ((A1 \text{ XNOR } B1) \cdot A0(\text{barre}) \cdot B0)$$

Conclusion:

Ce TP m'a permis de me familiariser avec le logiciel **Multisim** et de comprendre la conception des principaux **circuits combinatoires arithmétiques** tels que l'additionneur, le soustracteur et le comparateur 2 bits. La réalisation et la simulation de ces circuits m'ont aidé à mieux visualiser le fonctionnement du calcul binaire et le rôle des portes logiques dans la construction des opérations élémentaires d'un processeur.