北京工业大学学生开题报告表

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 课题名称 | 面向深度学习应用的FPGA加速器原型设计与实现 | | | | |
| 课题来源 | 自拟 | 课题类型 | BX | 导 师 | 蔡旻 |
| 学生姓名 | 杨韵 | 学 号 | 14073226 | 专 业 | 物联网工程 |
| 调研资料的准备：  翻译《Cambricon: An Instruction Set Architecture for Neural Networks》  设计目的：  实现面向深度学习应用的FPGA加速器原型，并对其性能与功耗进行分析比较  设计要求：  （1）通过实验分析深度学习应用的基本计算和数据访问特征。  （2）掌握FPGA HLS（高层次综合）技术，了解基本的FPGA加速器设计方法与技巧。  （3）在选定的FPGA开发板中实现所设计加速器原型。  设计思路：  用Chisel语言，对神经网络进行模块化设计，运用代码重用及参数化以减少代码量。在单元测试中检验逻辑是否正确，并进行功能和性能评测。测试成功后，将生成的Verilog代码综合并下载到PYNQ Z1开发板上，验证效果。  预期成果、任务完成的阶段内容及时间安排：  2018.1-2018.3： 参考资料的翻译及研读，环境搭建。  2018.3-2018.4：设计实现及测试神经网络FPGA加速器原型。  2018.4-2018.5：分析整理实验结果，完成论文。  完成设计（论文）所具备的条件因素：  开发环境：Windows 7 64位、PYNQ Z1开发板、IntellJ IDEA。  开发语言：Scala 2.11、Verilog。  指导教师签名： 日期： | | | | | |

课题类型：（1）A—工程设计；B—技术开发；C—软件工程；D—理论研究；

（2）X—真实课题；Y—模拟课题；Z—虚拟课题

（1）、（2）均要填，如AY、BX等。