

Domanda 1: Progettare la rete sequenziale la cui uscita vale "stringa riconosciuta" solo se i primi quattro caratteri di ingresso sono pari alla stringa "ciao", ipotizzando che l'alfabeto di ingresso sia costituito solo dai caratteri: "a,c,i,o", e che l'uscita sia costituita solo da "stringa riconosciuta, stringa non riconosciuta". È sufficiente descrivere le equazioni di eccitazioni di un solo flip-flop.

Domanda 2: Disegnare l'architettura interna del processore z64, dopodiché descrivere la parte della macchina sequenziale (microcodice) atta all'esecuzione dell'istruzione: `movl $0xaa, %ax` considerando anche la parte di fetch.

Domanda 3: Descrivere le modalità di interazione tra il DMAC e il processore z64.

Domanda 4: Descrivere le possibili modalità di arbitraggio dei bus.

Domanda 5: Disegnare l'architettura PIPELINE del processore didattico, dopodiché dato il programma sottostante, da modificare via software nel miglior modo possibile per evitare conflitti sui dati, dire in quanto tempo viene eseguito ipotizzando che il processore possa lavorare con un clock con periodo di 100 psec.

```
load R4, 100(R2)
sub R4, R4, R6
sub R4, R6, R6
add R9, R7, R8
sub R6, R7, R10
add R11, R12, R13
sub R1, R2, R3
```