

CIÊNCIA DA COMPUTAÇÃO

MATERIAL INSTRUCIONAL ESPECÍFICO

CQA - COMISSÃO DE QUALIFICAÇÃO E AVALIAÇÃO

CIÊNCIA DA COMPUTAÇÃO

MATERIAL INSTRUCIONAL ESPECÍFICO

TOMO 3

Material instrucional específico, cujo conteúdo integral ou parcial não pode ser reproduzido ou utilizado sem autorização expressa, por escrito, da CQA/UNIP — Comissão de Qualificação e Avaliação da UNIP — UNIVERSIDADE PAULISTA.

Questão 1.1

Um programador deve propor um algoritmo para determinar o resultado de uma eleição. Sabe-se que o número n de eleitores é tão grande que o armazenamento do vetor de eleitores em memória, ou em arquivo, torna-se inviável. O número de candidatos, no pior caso, pode ser igual ao de eleitores. Além disso, as cédulas de eleição podem ser reinseridas no sistema de contagem tantas vezes quantas forem necessárias. Nesta eleição, o candidato somente será eleito por maioria absoluta e cada eleitor votará uma única vez. Caso não exista um candidato eleito, a eleição será anulada. Apenas duas variáveis inteiras devem ser utilizadas no algoritmo para determinar o resultado da eleição: uma para armazenamento do número do candidato vitorioso e a outra, a critério do programador. O algoritmo ótimo para a solução deste problema tem complexidade

- A. O(1)
- B. O(log n)
- C. O(n)
- D. $O(n \log n)$
- E. $O(n^2)$

1. Introdução teórica

1.1. Complexidade de algoritmos

A função mais primitiva da computação consiste na execução de um aplicativo, em computador, que represente determinado problema que se pretende resolver. Depois de o problema ser analisado e as decisões serem finalizadas, o algoritmo tem que ser implementado. Nessa fase, o analista deve estudar as várias opções de algoritmos que podem ser utilizados, sendo que aspectos como o tempo de execução e o espaço ocupado em memória são relevantes.

Na área de análise de algoritmos, existem dois tipos de problemas distintos, apontados por Knuth (1971) e apresentados a seguir.

10

¹Questão 37 – Enade 2008.

I. Análise de um algoritmo particular.

Qual é o custo de usar dado algoritmo para resolver um problema específico? Realizase uma análise do número de vezes que cada parte do algoritmo deve ser executada, seguida do estudo da quantidade de memória necessária.

II. Análise de uma classe de algoritmo.

Qual é o algoritmo de menor custo possível para resolver um problema particular? Investiga-se toda uma família de algoritmos, procurando-se identificar o mais adequado ao problema que se pretende resolver.

1.2. Medida do tempo de execução de um programa

Para avaliar o custo de execução de um algoritmo, define-se a função de custo ou função de complexidade f, sendo f(n) a medida de tempo necessário para a execução de um algoritmo relativo a um problema de tamanho n. A não ser que haja uma referência explícita, f denota uma função de complexidade de tempo.

A complexidade de tempo, na realidade, não representa diretamente o tempo, mas o número de vezes que determinada operação é executada.

1.3. Complexidade de um algoritmo

A complexidade de um algoritmo refere-se à quantidade de trabalho necessária para a sua execução em função das operações fundamentais, que varia de acordo com o algoritmo e o volume de dados.

Existem três escalas de complexidade: melhor caso, caso médio e pior caso. Nas três escalas, a função f(n) retorna a complexidade de um algoritmo com entrada de n elementos.

No texto da questão, o autor cita: "O número de candidatos, no pior caso, pode ser igual ao de eleitores".

Logo, a questão propõe a utilização de um algoritmo baseado no pior caso (representado pela letra grega ômicron ou por um O maiúsculo). Esse é o método mais fácil e baseia-se no maior tempo de execução sobre todas as entradas de tamanho n.

2. Indicações bibliográficas

- ZIVIANI, N. *Projeto de algoritmos com implementações em Java*. São Paulo: Thomson Pioneira, 2006.
- ZIVIANI, N. *Projeto de algoritmos com implementações em Pascal e C*. 3. ed. São Paulo: Pioneira, 2010.

3. Análise das alternativas

A – Alternativa incorreta.

JUSTIFICATIVA. A função f(n)=O(1) refere-se a algoritmos de complexidade constante, nos quais o uso do algoritmo independe do tamanho de n. As instruções do algoritmo são executadas em um número fixo de vezes. A questão indica que as células de eleição podem ser reinseridas no sistema de contagem tantas vezes quantas forem necessárias, portanto, poderá ocorrer um número indeterminado de execuções.

B – Alternativa incorreta.

JUSTIFICATIVA. A função f(n)=O(logn) refere-se a algoritmos de complexidade logarítmica, nos quais o tempo de execução ocorre em algoritmos que resolvem um problema transformando-o em problemas menores, o que não é o caso da questão.

C – Alternativa correta.

JUSTIFICATIVA. A função f(n)=O(n) refere-se a algoritmos de complexidade linear, nos quais, em geral, os elementos de entrada recebem algum tipo de tratamento. Essa é a melhor situação possível para um algoritmo que deve processar n elementos de entrada (número de votos) ou produzir n elementos de saída (número de candidatos eleitos).

D – Alternativa incorreta.

JUSTIFICATIVA. A função f(n)=O(nlogn) refere-se a algoritmos que dividem o problema em problemas menores, porém juntando, posteriormente, a solução dos problemas menores.

E – Alternativa incorreta.

JUSTIFICATIVA. A função $f(n)=O(n^2)$ refere-se a algoritmos de complexidade quadrática, que ocorrem quando os itens de dados são processados aos pares, geralmente um loop dentro do outro.

Questão 2.2

Uma empresa, no Brasil, recebeu o número IP 204.145.121.0 para endereçar sua rede, respeitando a RFC 1812. Nessa configuração de endereço base,

- A. o endereço de *broadcast* é 204.145.121.1.
- B. o endereço recebido pertence à classe B.
- C. o número máximo de *hosts* endereçáveis é 256.
- D. se for necessário dividir a rede em quatro sub-redes, então o número máximo de *hosts* endereçáveis é 254.
- E. se for necessário dividir a rede em oito sub-redes, então o endereço da máscara de rede será 255.255.255.224.

1. Introdução teórica

1.1. Endereçamento IP

No caso do IPv4, um endereço IP consiste em 32 bits divididos em quatros campos de 8 *bits* chamados de octetos. Cada octeto é convertido em um número de base decimal na escala de 0 - 255. O formato de octetos acrescidos de pontos separadores denomina-se notação decimal pontuada: w.x.y.z, sendo que w, x, y e z podem variar entre 0 e 255.

1.2. Classificação de endereços IP

O endereçamento IP foi estruturado em classes, sendo que uma parte do endereço IP representa o endereço e a outra parte, o computador da rede. O que varia de uma classe a outra é o número de *bytes* utilizado para representar os endereços de rede e os *hosts* (computadores que farão parte da rede). Podem ser categorizados nas classes que seguem e resumidos no quadro 1.

Classe A. Utilizam-se 8 bits (um byte) para endereçar a rede e 24 bits (três bytes) para endereçar os hosts dentro da rede. O primeiro byte da esquerda representa o número do endereço de rede, que pode variar de 0 a 127 (00000000 a 01111111), observando que o bit da esquerda é sempre 0 (zero). Os demais bytes formam o endereço do host. Os

-

²Questão 38 – Enade 2008.

endereços válidos das redes podem variar de 1.0.0.0 a 126.0.0.0. Os endereços 0 e 127 são reservados, assim só é possível ter 126 redes. O número de endereços de *hosts* possível é 16.777.214, variando de 0.0.1 a 255.255.254, pois não se pode utilizar o endereço todo zerado (que indica rede), nem todo formado com uns (utilizado para fazer *broadcasting* de mensagens na rede).

- Classe B. Utilizam-se 16 *bits* (dois *bytes*) para endereçar redes e o primeiro *byte* tem o valor de 128 a 191 (10000000 a 10111111). As redes vão de 128.0.0.0 a 191.255.0.0.
- Classe C. Utilizam-se 24 bits (três bytes) para representar a rede e o primeiro byte tem valor de 192 a 223 (11000000 a 11011111). As redes têm endereços de 192.0.0.0 a 223.255.255.0.
- Classe D. Utilizada para o envio de dados a grupos específicos de computadores. Não é utilizada para endereçar computadores na rede.
- Classe E. Reservada à pesquisa e desenvolvimento de novas aplicações.

 Classe do endereço
 Primeiro endereço da rede
 Último endereço de rede

 Classe A
 w.0.0.1
 w.255.255.254

 Classe B
 w.x.0.1
 w.x.255.254

 Classe C
 w.x.y.1
 w.x.y.254

Quadro 1. Intervalos válidos de identificação de hosts com base nas classes de endereçamento IP.

1.3. Sub-redes

As classes de endereços acomodam três escalas de endereçamento, nas quais os 32 *bits* do endereço IP são divididos proporcionalmente entre as identificações de rede e de *hosts*. Se forem disponibilizados todos os possíveis endereços IP de uma rede, o desperdício de IP's poderá ser grande. Em uma rede classe A, é possível conter 16 milhões de *hosts* em uma mesma rede física. Para reduzir o desperdício de IP's, uma rede pode ser subdividida em pequenas redes.

1.4. Máscaras de sub-redes

Com a subdivisão das redes em redes menores, a definição de endereços de IP's baseados somente em classes tornou-se falha. Para determinar a identificação de rede do endereço IP, é necessário um novo valor para definir qual parte do endereço IP é a identificação de rede e qual parte é a identificação de *host,* independentemente do tipo de endereçamento utilizado. Esse novo componente denomina-se máscara de rede.

1.5. Determinação do número de bits de hosts a serem utilizados na sub-rede

O número de *bits* de *host* usado para sub-redes determina o número de sub-redes possíveis e o número de *hosts* por sub-rede. Quanto mais *bits* de *hosts* são utilizados para sub-redes, mais sub-redes estão disponíveis. A utilização de muitos *bits* de *host* para sub-redes permite o crescimento do número de sub-redes, mas limita o crescimento do número de *hosts*. A utilização de poucos *bits* de *hosts* para sub-redes permite o crescimento do número de *hosts*, mas limita o crescimento do número de sub-redes. Na prática, define-se o número máximo de *hosts* que se quer em uma única rede.

É permitido o uso de sub-redes com todos os *bits* configurados para 0 ou 1 em um ambiente compatível com CIDR (Roteamento entre Domínios sem Classes). Os ambientes CIDR utilizam protocolos de roteamento modernos que não têm problemas com identificações de sub-redes com todos os *bits* iguais a zero. Ter todos os *bits* iguais a 0 ou 1 em sub-redes pode causar problemas com *hots* ou roteadores operando no modo padrão baseado em classes.

2. Indicações bibliográficas

- TANENBAUM, A. S. *Redes de computadores*. 3. ed. Rio de Janeiro: Campus, 1997.
- SOUZA, L. B. *Projetos e implementação de redes: fundamentos, soluções, arquiteturas e planejamento*. 2. ed. São Paulo: Érica, 2009.

3. Análise das alternativas

A – Alternativa incorreta.

JUSTIFICATIVA. O IP 204.145.121.1 corresponde ao primeiro IP válido normalmente utilizado para *gateway*. No caso do RFC 1812, o *broadcast* seria representado pelo IP 204.145.121.255.

B – Alternativa incorreta.

JUSTIFICATIVA. O endereço recebido pertence à classe C, pois encontra-se na faixa de IP compreendida entre 192.0.0.0 a 223.255.255.0.

C – Alternativa incorreta.

JUSTIFICATIVA. O número máximo de *hosts* endereçáveis é 254, pois existem dois valores reservados.

D – Alternativa incorreta.

JUSTIFICATIVA. Para quatro sub-redes, o número máximo de *hosts* endereçáveis é 62, conforme mostrado no quadro 2.

E – Alternativa correta.

JUSTIFICATIVA. Para oito sub-redes, o número máximo de *hosts* endereçáveis será 224, conforme mostrado no quadro 2.

Quadro 2. Subdivisões de uma rede classe C

Nº de sub-redes	Nº de bits para sub-rede	Máscara de sub-rede	N° de hosts por sub-rede
1 - 2	1	255.255.255.128	126
3 - 4	2	255.255.255.192	62
5 - 8	3	255.255.255.224	30
9 - 16	4	255.255.255.240	14
17 - 32	5	255.255.255.248	6
33 - 64	6	255.255.255.252	2

Questão 3.3

A Empresa XYZ Ltda possui sistemas de informação computadorizados desde o início de suas atividades, em 1992. Ao longo desses anos, acumulou informações sobre clientes, produtos e fornecedores. Essas informações encontram-se disponíveis em diversos sistemas heterogêneos em operação na sua infraestrutura de tecnologia da informação. De modo a manipular os dados dessas diferentes fontes, a empresa utiliza uma tecnologia ETL para extração, transformação e carga dos dados. Nesse contexto, essa tecnologia

- A. usa ferramentas OLAP (Online Analytical Processing) para o acesso aos dados estruturados e semiestruturados.
- B. organiza os dados de modo que estes possam ser disponibilizados para atividades de mais alto nível, como por exemplo, em análises multidimensionais.
- C. propaga as modificações de um Data Mart para os Sistemas de Processamento de Transações.
- D. atua realizando a aglomeração e a segmentação de dados de um sistema de mineração de dados.
- E. contribui de forma pouco significativa em um processo complexo como o de construção de um Data Warehouse.

1. Introdução teórica

1.1. Sistemas de apoio à decisão

Os sistemas de apoio à decisão auxiliam na análise de informações de negócios. Sua meta é ajudar nas decisões gerenciais das empresas, definindo estratégias e tendências, apontando problemas e identificando oportunidades.

O uso da tecnologia de banco de dados pelos sistemas de apoio à decisão possibilitou a criação de uma série de modelos, como o Data Warehouse, o Data Mart, os depósitos de dados operacionais (ODS), o processamento analítico online (OLAP), os bancos de dados multidimensionais e o Data Mining. Geralmente, os bancos de dados de apoio à decisão são muito extensos e fortemente indexados.

_

³Questão 39 – Enade 2008.

1.2. Preparação dos dados

Os dados devem ser extraídos de várias fontes, tratados, transformados e consolidados antes de serem carregados no banco de dados de apoio à decisão. Além disso, os dados devem ser constantemente atualizados.

1.3. Data Warehouse

O Data Warehouse consiste em um depósito de dados orientado por assuntos, integrado, variável com o tempo e não volátil (uma vez inserido um dado, ele não pode ser alterado, sendo permitida a sua exclusão).

Esse modelo surgiu da necessidade de:

- fornecer uma origem única de dados, limpa e consistente, para fins de apoio à decisão;
- manipular grande volume de dados sem causar impacto sobre os sistemas operacionais (as cargas de trabalho utilizam consultas intensamente).

Os Data Warehouses manipulam quantidades gigantescas de dados.

1.4. Data Marts

Com o objetivo de melhorar o desempenho dos Data Warehouses, criou-se um novo modelo, os Data Marts, que apresentam a possibilidade de extração de dados diretamente de fontes locais, permitindo o acesso mais rápido aos dados. Os Data Marts são tratados como pequenos Data Warehouses.

1.5. Processamento Analítico Online (OLAP)

Uma aplicação OLAP soluciona o problema de síntese, de análise e de consolidação de dados por meio do processamento analítico online dos dados. Auxilia o usuário final na tomada de decisão, utilizando dados agregados (dados manipulados) no lugar de dados operacionais (dados brutos).

O processo OLAP é interativo durante a criação e gerencia a análise de relatórios sobre os dados. Os dados são tratados como se estivessem armazenados em um vetor multidimensional.

O processamento analítico exige a agregação de dados. Porém, um dos problemas fundamentais desse modelo é o rápido aumento das agregações. Os dados são apresentados em termos de medidas e de dimensões, sendo que a maior parte das dimensões é hierárquica.

A visão multidimensional refere-se a consultas que fornecem dados de medidas de desempenho, decompostas em uma ou mais dimensões, sendo possível filtrá-las pela dimensão e/ou pelo valor da medida.

Comparando o OLAP e o Data Warehouse, podemos dizer que são modelos complementares, pois, enquanto o Data Warehouse foca o armazenamento de dados, o OLAP foca a recuperação dos dados.

1.6. Extract Transform Load (ETL)

Os ETLs são softwares utilizados como ferramentas de extração de dados a partir de diversos sistemas. A aplicação de regras de negócios aos dados resultantes dessa extração permite a sua transformação em algo que possa ser usado como base para uma tomada de decisão. Para tanto, a nova base deve ser carregada em um Data Mart ou um Data Warehouse.

Um sistema ETL tem que ser capaz de comunicar-se com bases de dados de variados formatos, distribuídas em uma organização.

2. Indicação bibliográfica

• DATE, C. J. *Introdução aos sistemas de banco de dados*. Rio de Janeiro: Elsevier, 2004.

3. Análise das alternativas

A – Alternativa incorreta.

JUSTIFICATIVA. O ETL não utiliza o OLAP para a extração de dados, pois sua função básica é a organização dos dados de diversos sistemas para futura utilização. O OLAP utiliza dados agregados e não dados operacionais.

B – Alternativa correta.

JUSTIFICATIVA. O ETL é responsável pela organização dos dados resultantes da extração de dados de diversos sistemas e pela sua disponibilização para outras atividades.

C – Alternativa incorreta.

JUSTIFICATIVA. O ETL pode extrair os dados introduzidos na base de dados pelos Sistemas de Processamento de Transações, inserindo o resultado da mineração de dados no *Data Mart*.

D – Alternativa incorreta.

JUSTIFICATIVA. A técnica de aglomeração de dados é utilizada por uma aplicação OLAP.

E – Alternativa incorreta.

JUSTIFICATIVA. O ETL é o principal fornecedor de dados de um Data Warehouse.

Questão 4.4

O técnico de um fabricante de computadores avaliou dois protótipos, P1 e P2, em relação ao desempenho de suas memórias virtuais, implementadas por paginação sob demanda. O relógio do computador P1 tem frequência de 1 GHz e o de P2, de 1,6 GHz. Para essa avaliação, um grupo de programas T foi executado tanto em P1 quanto em P2, tendo o técnico observado o seguinte:

- o tempo de acesso à memória, quando ocorreu falta de página, foi 0,2ms para P1 e 0,3ms para P2;
- o tempo de acesso à memória, quando não ocorreu falta de página, foi de 100 ciclos de relógio para P1 e 180 ciclos de relógio para P2;
- em P1, ocorreram 3 faltas de páginas em cada 1.000 acessos à memória;
- em P2, ocorreram 2 faltas de páginas em cada 1.000 acessos à memória.

Com base nesses dados, avalie as asserções e a relação proposta entre elas.

Na execução do grupo de programas T, o tempo médio de acesso à memória foi menor para P2 do que para P1.

PORQUE

A duração do ciclo de relógio de P2 é menor do que a de P1, e a taxa de acerto de páginas de P2 é maior que a de P1.

Analisando-se essas asserções, conclui-se que

- A. as duas asserções são verdadeiras, e a segunda justifica a primeira.
- B. as duas asserções são verdadeiras, e a segunda não justifica a primeira.
- C. a primeira asserção é verdadeira, e a segunda é falsa.
- D. a primeira asserção é falsa, e a segunda é verdadeira.
- E. as duas asserções são falsas.

1. Introdução teórica

1.1. Memória virtual

A memória virtual permite a execução de processos que não estão completamente alocados na memória principal. Os programas podem ser maiores do que a memória física,

4

⁴Questão 40 – Enade 2008.

pois somente se aloca na memória principal o que realmente precisa ser executado, sendo que o restante do programa fica armazenado em memória secundária.

A memória virtual pode ser implementada pelo método da paginação por demanda ou pelo método da segmentação por demanda.

1.2. Paginação por demanda

A paginação por demanda apenas traz uma página para a memória quando ela é necessária (figura 1).

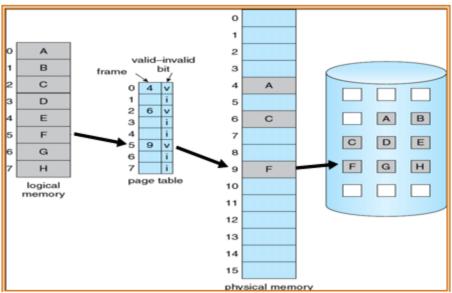


Figura 1. Memória virtual com paginação por demanda. **Fonte:** Silberschatz, Galvin e Gagne (2008).

A memória lógica é separada da memória física. O modelo em estudo apresenta uma tabela de páginas que registra as páginas que estão alocadas na memória física. Caso haja referência a uma página que não se encontra na memória física, ocorre uma falta de página, que deve ser resolvida com a condução da página referenciada à memória física.

1.3. Desempenho da paginação por demanda

A paginação por demanda pode afetar significativamente o desempenho de um sistema computacional. Para a maioria desses sistemas, o tempo de acesso à memória varia de 10 a 200 ns (nanossegundos). Se não houver falhas de páginas, o tempo de acesso efetivo será igual ao tempo de acesso à memória. Caso ocorra uma falha de página, primeiramente a página deverá ser lida ou carregada da memória secundária.

Sendo p o valor correspondente à probabilidade de uma falha de página ($0 \le p \le 1$), espera-se que p fique próximo de zero, ou seja, que existam poucas falhas de páginas. Temos o seguinte:

- p = 0, se qualquer referência de página não gerar uma falta de página;
- p = 1, se qualquer referência de página provocar uma falta de página.

Sendo *ma* o tempo de acesso à memória e TFP o tempo de falha de página, o tempo de acesso efetivo (TAE) é dado por:

$$TAE = (1 - p)*ma + p*TFP$$

Para calcular o tempo de acesso efetivo, é preciso saber o tempo necessário para tratar uma falha de página.

Para o atendimento de uma falha de página, deve-se:

- atender a interrupção de falha de página;
- ler a página para a memória;
- reiniciar o processo.

2. Indicações bibliográficas

- HENNESSY, J.; PATTERSON, D. Arquitetura de computadores: uma abordagem quantitativa. 3. ed.
 Rio de Janeiro: Campus, 2003.
- SILBERSCHATZ, A.; GALVIN, P. B.; GAGNE, G. *Sistemas operacionais com Java*. Rio de Janeiro: Elsevier, 2008.
- TANENBAUM, A. S. Sistemas operacionais modernos. 2. ed. São Paulo: Prentice Hall, 2003.

3. Análise da questão

Inicialmente, devemos lembrar que o período, usualmente representado por T, é o tempo necessário para a realização de um ciclo completo de um movimento periódico. Logo, o período é o inverso da frequência f do movimento.

Para prosseguirmos com a análise da questão, analisemos o quadro 1.

Quadro 1. Informações – computadores P1 e P2.

	Computador P1	Computador P2	
Frequência	$1 \text{ GHz} = 1.10^9 \text{ Hz}$	1,6 GHz = 1,6.10 ⁹ Hz	
Período (inverso da frequência)	$1/1.10^9 = 1.10^{-9} \mathrm{s}$	$1/1,6.10^9 = 0,625.10^{-9} \mathrm{s}$	
Tempo de acesso à memória,	$0.2 \text{ ms} = 0.2.10^{-3} \text{ s}$	0,3 ms = 0,3.10 ⁻³ s	
quando ocorreu falta de página	0,2 1113 0,2.10 3		
Tempo de acesso à memória,			
quando não ocorreu falta de	100 ciclos	180 ciclos	
página			
Número de faltas em cada 1000	3	2	
acessos à memória		_	
Taxa de acerto de páginas	$\frac{(1000-3)}{1000}.100\% = 99,7\%$	$\frac{(1000-2)}{1000}.100\% = 99,8\%$	

A partir do quadro 1, verificamos o que segue.

- O tempo de acesso à memória para P1 quando não ocorreu falta de página é igual a 1.10⁻⁷ s. Ele é o produto de 100 ciclos pelo período de 1.10⁻⁹ s, ou seja, 100 (ciclos) x 1.10⁻⁹ (s) = 1.10⁻⁷ s.
- O tempo de acesso à memória para P2 quando não ocorreu falta de página é igual a $1,125.10^{-7}$ s. Ele é o produto de 180 ciclos pelo período de $0,625.10^{-9}$ s, ou seja, 180 (ciclos) x $0,625.10^{-9}$ (s) = $1,125.10^{-7}$ s.
- Como a frequência do relógio de P2 é maior do que a frequência do relógio de P1, a duração do ciclo de relógio de P2 é menor do que a duração do ciclo de relógio de P1, pois o período é o inverso da frequência.
- A taxa de acertos de páginas de P2 é maior do que a taxa de acertos de páginas de P1.

Alternativa correta: D.

Questão 5.5

Considere a estrutura de dados PILHA, denominada P_ENADE, inicialmente vazia, suportando três operações básicas, conforme definidas no Quadro I, e a sequência de operações descritas no Quadro II.

	QUADRO I
OPERAÇÃO	SIGNIFICADO
Push (P,x)	Insere um elemento x na pilha P
Pop (P)	Retorna e remove o elemento de topo da pilha P
Top (P)	Retorna mas não remove o elemento de topo da pilha P

QUADRO II
Push(P_ENADE,RJ)
Push(P_ENADE,SP)
Pop(P_ENADE)
Push(P_ENADE,DF)
Top(P_ENADE)
Push(P_ENADE,MG)
Top(P_ENADE)
Push(P_ENADE,PR)
Pop(P_ENADE)
Push(P_ENADE,Top(P_ENADE))
Push(P_ENADE,Pop(P_ENADE))
Push(P_ENADE,BA)
Pop(P_ENADE)
Push(P_ENADE,Top(P_ENADE))

Após a execução da última operação Push(P_ENADE, Top(P_ENADE)), qual será o elemento de topo da pilha P_ENADE?

A. RJ

B. SP

C. MG

D. PR

E. DF

⁵Questão 30 – Enade 2005.

1. Introdução teórica

Estrutura pilha

A estrutura pilha é representada por um conjunto de dados agrupados, compreendendo a inserção e a eliminação de itens (figura 1). Logo, uma pilha é um objeto dinâmico, constantemente mutável.

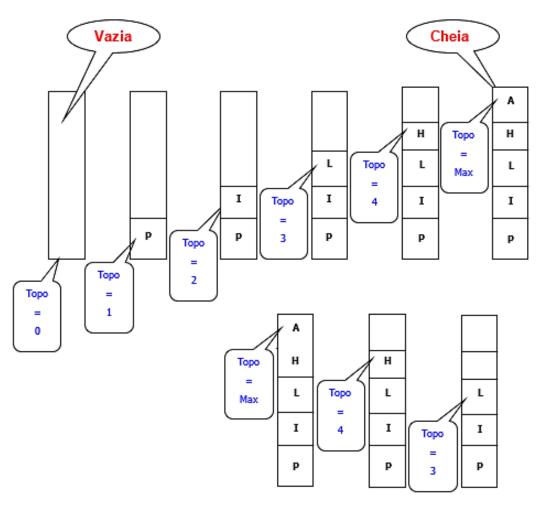


Figura 1. Inclusão e exclusão de elementos em uma pilha.

As operações de inserção e de remoção de itens somente ocorrerão em uma das extremidades da pilha, denominada topo da pilha.

Cada vez que um novo elemento precisa ser inserido na pilha, ele é colocado no seu topo. Em qualquer momento, apenas o elemento do topo da pilha pode ser removido. Em virtude dessa disciplina de acesso, os elementos sempre são removidos em ordem inversa àquela em que foram inseridos, de modo que o último elemento que entra é o primeiro que sai.

As duas mudanças que podem ser introduzidas em uma pilha recebem nomes especiais. Quando um item é incluído, ele é empilhado sobre a pilha. Quando um item é removido, ele é desempilhado.

Em função de uma pilha *s* e de um item *i*, executar a operação *push* (*s,i*) incluirá o item *i* no topo da pilha *s*. De modo semelhante, a operação *pop* (*s*) removerá o item superior e o retornará como o valor da função.

2. Indicações bibliográficas

- TENENBAUM, A. M.; LANGSAM, Y.; AUGENSTEIN M. J. *Estruturas de sados usando C.* São Paulo: Makron Books, 1995.
- ZIVIANI, N. *Projeto de algoritmos com implementações em Java e C++*. São Paulo: Thomson, 2007.

3. Análise da questão

Passo 1: inserir o elemento RJ na pilha.

Passo 2: inserir o elemento SP na pilha.

Passo 3: remover o elemento que se encontra no topo da pilha, portanto, o elemento SP.

Passo 4: inserir o elemento DF na pilha.

Passo 5: retornar o elemento que se encontra no topo da pilha, sendo que a pilha permanece inalterada.

Passo 6: inserir o elemento MG na pilha.

Passo 7: retornar o elemento que se encontra no topo da pilha, sendo que a pilha permanece inalterada.

Passo 8: inserir o elemento PR na pilha.

Passo 9: remover o elemento PR da pilha.

Passo 10: o elemento MG que, encontra-se no topo da pilha, é retornado e inserido na pilha.

Passo 11: o elemento MG é retirado e, depois, inserido na pilha, resultando na mesma situação do passo 10.

Passo 12: inserir o elemento BA na pilha.

Passo 13: remover o elemento BA é da pilha.

Passo 14: o elemento MG que, encontra-se no topo da pilha, é retornado e inserido na pilha.

Esses procedimentos estão mostrados na figura 2.

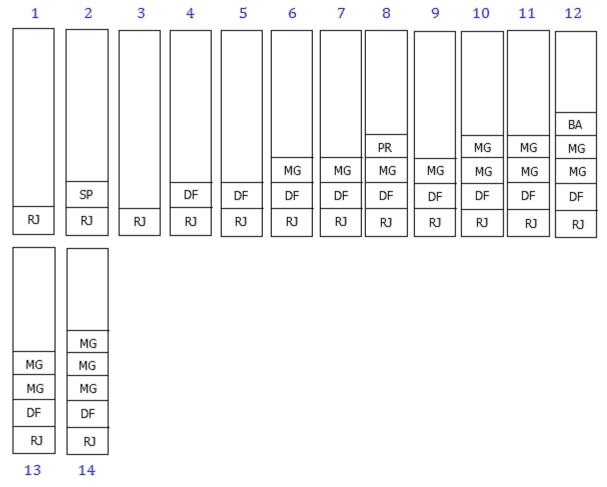


Figura 2. Procedimentos – questão 5.

Alternativa correta: C.

Questão 66

Duas máquinas, M1 e M2, implementam um mesmo conjunto de instruções, dos tipos A, B e C. O quadro abaixo mostra o número de ciclos de relógio de que cada máquina necessita para executar cada tipo de instrução.

Tipo de	Ciclos por instrução	Ciclos por instrução
instrução	para M1	para M2
Α	5	3
В	2	1
С	10	4

As frequências dos relógios das máquinas M1 e M2 são, respectivamente, 1 GHz e 500 MHz. Um programa P possui 50% de suas instruções do tipo A, 30% do tipo B e 20% do tipo C. Da análise da situação exposta, pode-se concluir que o programa P será executado, aproximadamente,

- A. duas vezes mais rápido na máquina M1 do que na máquina M2.
- B. duas vezes mais rápido na máquina M2 do que na máquina M1.
- C. quatro vezes mais rápido na máquina M1 do que na máquina M2.
- D. quatro vezes mais rápido na máquina M2 do que na máquina M1.
- E. no mesmo tempo em ambas as máquinas M1 e M2.

1. Introdução teórica

Ciclo de instrução e tempo de execução

Um ciclo de instrução é o tempo gasto pela UCP (Unidade de Processamento Central) para executar uma sequência de tarefas.

Afirmar que um computador X é mais rápido do que outro computador Y implica indicar que o tempo de resposta ou o tempo de execução do computador X é menor que a do computador Y.

Para que o computador X seja *n* vezes mais rápido do que o computador Y significa que:

$$\frac{Tempo\ de\ execução\ de\ Y}{Tempo\ de\ execução\ de\ X} = n$$

⁶Questão 31– Enade 2005 (Engenharia da Computação – Grupo II).

Como o tempo de execução é o inverso do desempenho, temos:

$$n = \frac{Tempo \ de \ execução \ de \ Y}{Tempo \ de \ execução \ de \ X} = \frac{\frac{1}{Desempenho \ de \ Y}}{\frac{1}{Desempenho \ de \ X}} = \frac{Desempenho \ de \ X}{Desempenho \ de \ Y}$$

2. Indicação bibliográfica

• HENNESSY, J. L. *Arquitetura de computadores: uma abordagem quantitativa*. Rio de Janeiro: Campus, 2003.

3. Análise da questão

Foi dito, no enunciado, que um programa P tem 50% de suas instruções do tipo A, 30% do tipo B e 20% do tipo C. Os ciclos por tipo de instrução para duas máquinas, M1 e M2, foram dados no quadro reproduzido abaixo.

Tipo de	Ciclos por instrução	Ciclos por instrução
instrução	para M1	para M2
Α	5	3
В	2	1
С	10	4

Os desempenhos dos computadores M1 e M2 são:

- M1 = 5x50/100 + 2x30/100 + 10x20/100 = 5,1;
- M2 = 3x50/100 + 1x30/100 + 4x20/100 = 2,55.

Logo,
$$\frac{M1}{M2} = \frac{5,1}{2,55} = 2$$

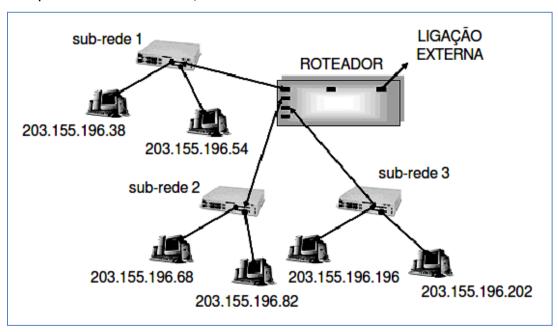
Também foi citado que as frequências dos relógios das máquinas M1 e M2 são, respectivamente, 1 GHz e 500 MHz.

Considerando que o computador M1 gasta o dobro de ciclos por instrução gastos pelo computador M2 para a execução do programa P e que o *clock* do computador M1 é equivalente ao dobro do *clock* do computador M2, pode-se concluir que os desempenhos dos computadores M1 e M2 são equivalentes.

Alternativa correta: E.

Questão 77

Observe o esquema abaixo, referente a uma rede de computadores com acesso à Internet, configurada pelo IP 203.155.196.0/27.



Com base no exposto, avalie as asserções e a relação proposta entre elas.

I. A faixa total de endereços IP atribuída à sub-rede 1 está compreendida entre 203.155.196.32 e 203.155.196.63.

PORQUE

II. A máscara de rede 255.255.255.240 divide a faixa total de endereços IP em 16 faixas com 16 endereços por faixa.

Analisando as asserções relativas ao esquema apresentado, conclui-se que

- A. as duas asserções são verdadeiras, e a segunda justifica a primeira.
- B. as duas asserções são verdadeiras, e a segunda não justifica a primeira.
- C. a primeira asserção é verdadeira, e a segunda é falsa.
- D. a primeira asserção é falsa, e a segunda é verdadeira.
- E. as duas asserções são falsas.

⁷Questão 32 – Enade 2005.

1. Introdução teórica

1.1. Máscara de sub-rede

Por padrão, uma máscara de rede acompanha a classe do endereço IP. No caso do IPv4, um endereço IP consiste em 32 *bits* divididos em quatros campos de 8 *bits*, chamados de octetos (quadro 1). Cada octeto é convertido em um número de base decimal na escala 0 – 255.

Classe	<i>Bits</i> iniciais	Início	Fim	Máscara de sub-rede	Notação CIDR
Α	0	1.0.0.1	127.255.255.253	255.0.0.0	/8
В	10	128.0.0.1	191.255.255.254	255.255.0.0	/16
С	110	192.0.0.1	223.255.255.254	255.255.255.0	/24

Quadro 1. Esquema de endereçamento de uma rede IPv4.

O prefixo /8 (figura 1) corresponde aos 8 *bits* relativos ao primeiro octeto da máscara (255.0.0.0), o prefixo /16 corresponde aos 16 *bits* relativos ao primeiro e ao segundo octeto da máscara (255.255.0.0) e o prefixo /24 corresponde aos 24 *bits* relativos ao primeiro, segundo e terceiro octetos da máscara (255.255.255.0).

Classe	Máscara de rede em binário	Máscara de rede em decimal	Prefixo
A	1111111 00000000 00000000 00000000	255.0.0.0	/8
В	1111111 00000000 00000000	255.255.0.0	/16
с	1111111 111111 00000000	255.255.255.0	/24

Figura 1. Máscaras de rede para as classes A, B e C.

1.2. Prefixos de rede

O tamanho do prefixo é o número de *bits* no endereço que fornece a porção de rede. Por exemplo, em 172.16.4.0 /24, o /24 é o tamanho do prefixo. Os primeiros 24 *bits* são o endereço de rede. Isso deixa os 8 *bits* restantes, o último octeto, para definição dos *hosts*.

Ao identificar o número total de *hosts* usando a criação tradicional de sub-redes, alocamos o mesmo número de endereços para cada sub-rede. Se todas as sub-redes têm os mesmos requisitos quanto ao número de *hosts*, esses intervalos de endereços de tamanhos fixos serão eficientes.

A topologia ilustrada na figura 2 mostra um requisito de sete sub-redes, um para cada uma das quatro LANs e um para cada uma das três WANs. Com o endereço 192.168.20.0, precisamos tomar emprestados 3 *bits* entre os *bits* de *host* no último octeto para atender aos requisitos das sete sub-redes, que apresentam prefixo /27, como na topologia da questão.

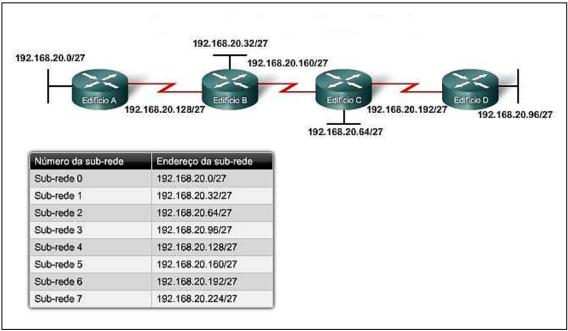


Figura 2. Topologia de subredes.

Esses *bits* são tomados mudando-se os *bits* correspondentes de máscara de sub-rede para 1s, a fim de indicar eles agora são usados como *bits* de rede. O último octeto da máscara é representado por 11100000, que é 224. A nova máscara 255.255.255.224 é escrita com a notação /27 para representar um total de 27 *bits* para a máscara. Em binário, essa máscara de sub-rede é representada como 11111111.1111111111111111111111100000.

Depois de se tomarem três dos *bits* de *host* para usar como *bits* de rede, sobram cinco *bits* de *host*, que permitem até 30 *hosts* por sub-rede.

2. Indicações bibliográficas

- FILIPPETTI, M. A. *CCNA 4.1 guia completo de estudo.* 1. ed. Santa Catarina: Visual Books, 2008.
- TANENBAUM, A. S. *Redes de computadores*. 4. ed. Rio de Janeiro: Campus, 2003.

3. Análise das asserções

I – Asserção verdadeira.

JUSTIFICATIVA. Levando-se em consideração a faixa de IP 203.155.196.0 e o prefixo /27 (figura 2), que disponibiliza 32 endereços por sub-rede, temos o que segue abaixo.

- A sub-rede 1 está compreendida entre os endereços 203.155.196.32 e 203.155.196.63.
- A sub-rede 2 está compreendida entre os endereços 203.155.196.64 e 203.155.196.95.
- A sub-rede 3 está compreendida entre os endereços 203.155.196.192 e 203.155.196.223.

II – Asserção verdadeira.

JUSTIFICATIVA. Vejamos o quadro 2 a seguir.

Número de Número de bits Máscara de Número de hosts sub-redes para sub-rede sub-rede por sub-rede 1 - 2 255.255.255.128 126 1 3 - 4 2 255.255.255.192 62 5 - 8 3 255.255.255.224 30 9 - 16 4 255.255.255.240 14 17 - 32 5 255.255.255.248 6 33 - 64 6 255.255.255.252 2

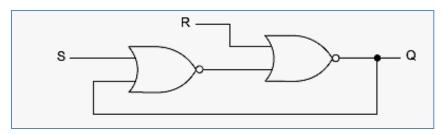
Quadro 2. Subdivisões de uma rede classe C.

Levando-se em consideração a tabela de subdivisões de uma rede classe C, a assertiva II é verdadeira, pois a máscara 255.255.255.240 disponibiliza até 16 endereços IP's por sub-rede. OBSERVAÇÃO. A asserção II foi utilizada como "pegadinha" pelo autor da questão, pois apresenta um conceito verdadeiro, mas sem relação alguma com a primeira asserção.

Alternativa correta: B.

Questão 88

A figura abaixo apresenta um circuito básico para construção de máquinas sequenciais.



Com relação a este circuito, tem-se que

A. se S = 1, então Q = 1.

B. se R = 1 e S = 1, então Q é indeterminado.

C. na transição de SR = 11 para SR = 10, Q é indeterminado.

D. na transição de SR = 11 para SR = 00, Q é indeterminado.

E. na transição de SR = 00 para SR = 11, Q é indeterminado.

1. Introdução teórica

Flip-flop

O flip-flop, ou multivibrador biestável, é um circuito digital pulsado capaz de servir como uma memória de um bit. Recebe esse nome pelo tipo de som que é produzido no alto-falante conectado a uma saída do amplificador durante o processo de chaveamento do circuito. Tipicamente, inclui zero, um ou dois sinais de entrada, um sinal de clock e um sinal de saída, apesar de muitos flip-flops comerciais proverem, adicionalmente, o complemento do sinal de saída. Alguns apresentam um sinal da entrada clear, que limpa a saída atual.

Como os flip-flops são implementados na forma de circuitos integrados, necessitam de conexões de alimentação. A pulsação ou a mudança no sinal do clock faz com que o flip-flop modifique ou retenha seu sinal de saída, de acordo com os valores dos sinais de entrada e a sua equação característica.

De modo geral, podemos representar o flip-flop como um bloco com duas saídas (Q e \overline{Q}), entrada para as variáveis e entrada de controle (clock), sendo que a saída Q é a principal. Para o flip-flop assumir um dos estados de saída, é necessária a combinação das variáveis e

⁸Questão 29 – Enade 2005.

do clock. Após o pulso de clock, o flip-flop permanece no mesmo estado até a chegada de um novo pulso e, dependendo das variáveis de entrada, muda ou não muda de estado.

Quatro tipos de flip-flops têm aplicações comuns em sistemas de clock sequencial: flip-flop T (toggle), flip-flop SR (set-reset), flip-flop J-K e flip-flop D (delay). O comportamento de um flip-flop é descrito por sua equação característica, que prevê a próxima saída, após o próximo pulso de clock (Q_{next}), em termos dos sinais de entrada e/ou da saída atual (Q).

No flip-flop do tipo T, se a entrada T estiver em estado alto (5 volts), o flip-flop muda o estado da saída sempre que a entrada de clock sofrer modificação. Se a entrada T foi baixa, o flip-flop mantém o valor anterior da saída. Seu comportamento é descrito pela seguinte equação característica: $Q_{next} = T \oplus Q$. Como a equação apresenta a função EX-OR, podemos visualizar, abaixo, a tabela verdade desse flip-flop.

T	Q	Q _{next}
0	0	0
0	1	1
1	0	1
1	1	0

Os flip-flops com clock estão predispostos a um problema chamado metaestabilidade, que ocorre quando um dado, ou uma entrada de controle, está mudando no mesmo momento do pulso de clock. Como resultado dessa mudança, a saída pode comportar-se de forma imprevisível, aumentando o tempo de estabilização do flip-flop no estado correto ou gerando oscilação antes da estabilização.

Em muitos casos, a metaestabilidade nos flip-flops pode ser evitada garantindo-se que as entradas de dados e de controle sejam mantidas constantes para períodos especificados antes e após o pulso de clock. Esses períodos são chamados, respectivamente, de tempo de setup (t_{SU}) e tempo de hold (t_H). Nem sempre é possível atingir os critérios de tempo de setup e de tempo de hold, pois o flip-flop pode estar conectado a um sinal enviado em tempo real que pode mudar a qualquer momento. Uma técnica para reduzir a metaestabilidade é conectar dois ou mais flip-flops em uma corrente, de modo que a saída de um alimente a entrada de dados do outro, e todos os dispositivos compartilhem um único clock, reduzindo a probabilidade de ocorrência de evento metaestável.

O atraso de clock da saída (t_{CO}), ou atraso de propagação (t_P), é o tempo que o flip-flop leva para mudar a sua saída após o sinal de clock. Quando se conectam flip-flops em uma corrente, é importante assegurar que o t_{CO} do primeiro flip-flop seja maior do que o tempo de

hold (t_H) do segundo flip-flop, caso contrário, o segundo flip-flop não irá receber os dados com certo grau de confiança. Normalmente, para garantir a relação entre t_{CO} e t_H , utilizam-se flip-flops do mesmo tipo.

Um flip-flop SR (set-reset) síncrono depende da habilitação de suas entradas por um sinal de clock para que elas possam alterar o seu estado. Esse sinal pode operar de duas formas: mantendo as entradas ativas durante todo o período do pulso (modo clocked) ou apenas no instante da mudança de estado do sinal de clock (modo triggered).

O flip-flop SR é ativado se a entrada S (set) estiver em 1 e a entrada R (reset) em 0 quando o clock for mudado. O flip-flop SR é desativado se a entrada R estiver em 1 e a entrada S em 0 quando o clock estiver habilitado.

Se ambas as entradas do flip-flop SR estiverem em 0 quando o clock for mudado, a saída não se modifica. Se ambas as entradas estiverem em 1 quando o clock estiver habilitado, nenhum comportamento particular é garantido. Isso é comumente escrito na forma da tabela verdade abaixo.

Q	Q _{next}	S	R
0	0	0	Х
0	1	1	0
1	0	0	1
1	1	Х	0

Um exemplo com a tabela verdade mostrando o estado anterior da estrutura de um flip-flop SR pode ser visto a seguir.

S	R	Qanterior	Q _{final}	Q _{next}	Descrição
0	0	0	0	1	$Q_{final} = Q_{anterior}$
0	0	1	1	0	$Q_{final} = Q_{anterior}$
0	1	0	0	1	$Q_{final} = 0$
0	1	1	0	1	$Q_{\text{final}} = 0$
1	0	0	1	0	$Q_{final} = 1$
1	0	1	1	0	$Q_{final} = 1$
1	1	0	1	1	Não permitido
1	1	1	1	1	Não permitido

Da tabela verdade, temos S (set), R (reset), Q_{anterior} (corresponde ao estado anterior da saída Q), Q_{final} (corresponde ao estado em que a saída deve assumir um estado futuro após a aplicação das entradas) e Q_{next} (Q_{final} da linha).

2. Indicações bibliográficas

- FLOYD, T. Sistemas digitais: fundamentos e aplicações. 9. ed. São Paulo: Bookman, 2007.
- TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. Sistemas digitais: princípios e aplicações. 10.
 ed. São Paulo: Pearson, 2007.
- WAKERLY, J. F. *Digital design: principles and practices*. 4. ed. New Jersey: Pearson Education, 2006.

3. Análise das alternativas

A – Alternativa incorreta.

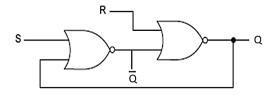
JUSTIFICATIVA. Depende também do valor de R. Se R=1, a saída Q será inválida.

B – Alternativa incorreta.

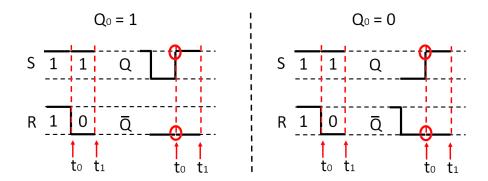
JUSTIFICATIVA. Antes da transição, temos o caso em que Q=1 e $\bar{Q}=0$. Logo, o valor de Q é determinado.

C – Alternativa incorreta.

JUSTIFICATIVA. Dado o *flip-flop* abaixo, segue sua análise.



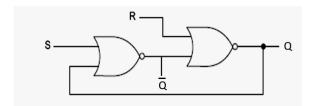
Será utilizado o diagrama de tempo do flip-flop SR a seguir para a obtenção de Q durante a transição de SR = 11 para SR = 10.



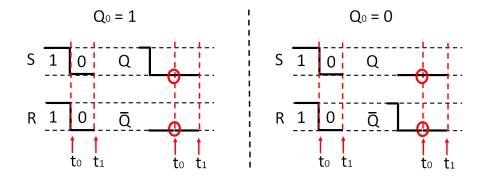
Pelos diagramas, vemos que, na transição t_0 , o valor de Q é determinado, ao contrário de $\overline{\mathbb{Q}}$. Após a transição, há estabilidade do sistema.

D – Alternativa correta.

JUSTIFICATIVA. Dado o flip-flop abaixo, segue sua análise.



Será utilizado o diagrama de tempo do flip-flop SR a seguir para a obtenção de Q durante a transição de SR = 11 para SR = 00.



Verifica-se, pelos dos diagramas de tempo, que, na transição t_0 , o valor de Q é indeterminado, pois temos $Q = \overline{Q}$, ou seja, um caso impossível.

A figura 1 mostra uma típica operação de um latch: (a) entrada normal; (b) S e R usados simultaneamente. Em (b), há casos de S-R e Q-QN (QN representa \overline{Q}). O caso destacado representa a indeterminação do flip-flop SR.

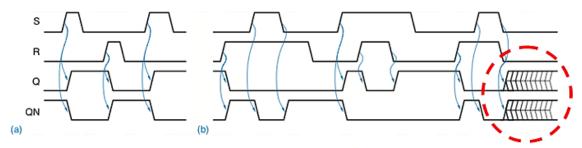
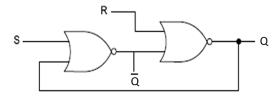


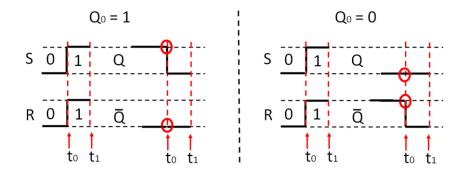
Figura 1. Diagrama de tempo do flip-flop SR. **Fonte**: WAKERLY, 2006.

E – Alternativa incorreta.

JUSTIFICATIVA. Dado o flip-flop abaixo, segue sua análise.



Será utilizado o diagrama de tempo do flip-flop SR abaixo para a obtenção de Q durante a transição de SR = 00 para SR = 11.



Verifica-se, pelos diagramas de tempo, que, na transição t_0 , o valor de Q é determinado e ao contrário de \overline{Q} . Antes da transição, o sistema é estável.

Questão 9.9

Numa organização, existem sistemas de informação correspondentes a cada nível. A organização tem sistemas:

- de apoio ao executivo (SAE), no nível estratégico;
- de informações gerenciais (SIG) e de apoio à decisão (SAD), no nível gerencial;
- de trabalhadores do conhecimento (STC) e de automação de escritório no nível do conhecimento;
- de processamento de transações (SPT) no nível operacional.

Quais sistemas são exemplos de SPT?

- A. Planejamento de pessoal Contas a pagar Análise de lucratividade.
- B. Folha de pagamento Processamento de pedidos Contas a receber.
- C. Controle de estoque Planejamento de lucros Programação industrial.
- D. Análise de custo Previsão quinquenal de orçamento Tratamento de imagens.
- E. Programação da produção Análise de custo de contratos Gerenciamento do caixa.

1. Introdução teórica

1.1. Sistemas

Sistemas são conjuntos de elementos ou componentes que interagem para se atingir um objetivo. Os elementos e suas relações determinam como o sistema trabalha. Os sistemas são formados por entradas, que devem ser manipuladas (processadas) a fim de se obter um resultado (saída).

1.2. Sistema de informação

O sistema de informação é um tipo especializado de sistema no qual os elementos de entrada são denominados dados e a manipulação dos dados resulta em um novo valor, denominado informação. Representam o processo de transformação de valores primitivos em valores que podem ser usados, por exemplo, para uma tomada de decisão.

-

⁹Questão 33 – Enade 2005.

1.3. Sistemas de informações nas organizações

Nas organizações, em virtude de distintos interesses, especialidades e níveis, são necessários diferentes tipos de sistemas, sendo que os quatro tipos principais estão destacados abaixo.

- Sistemas de nível operacional: utilizados no suporte a gerentes operacionais em transações de vendas, compras, controle de contas em geral, controle de produção etc. Referem-se a decisões de curto prazo.
- Sistemas de nível do conhecimento: utilizados no controle de documentos, incluindo as estações de trabalho dos funcionários e a automação do escritório em geral.
- Sistemas de nível gerencial: utilizados nas atividades de monitoramento, controle, tomadas de decisões e procedimentos de gerenciamento da gerencia média. Referem-se a decisões de médio prazo.
- Sistemas de nível estratégico: utilizados pela gerência de nível mais alto no planejamento de ações futuras da organização. Referem-se a decisões de longo prazo.

Desse modo, temos os seguintes sistemas nas organizações.

- Sistemas de Processamento de Transações (SPT): atendem ao nível operacional, realizando transações rotineiras como folha de pagamento, pedidos, estoque, faturamento, contas a pagar, contas a receber, recursos humanos, contabilidade em geral etc. Estão focados na coleta, no armazenamento e na manipulação de dados.
- Sistemas de Apoio ao Executivo (SAE): utilizados para tomar decisões não rotineiras que exigem bom senso, avaliação e percepção por parte dos gerentes.
- Sistemas de Informação Gerenciais (SIG): usados pela gerência média na elaboração do planejamento e na tomada de decisões correntes. Utilizam relatórios, processos correntes e dados passados e presentes. Como fonte de dados, utilizam os SPTs.
- Sistemas de Apoio a Decisão (SAD): usados pela gerência média para tomada de decisões
 não usuais. Utilizam, como fonte de dados, os sistemas SPT e SIG.
- Sistemas de Trabalhadores de Conhecimento (STC): utilizados no processo de gerenciamento de documentos. Atendem a dois tipos de trabalhadores: os que criam informações e os que manipulam os dados.

2. Indicações bibliográficas

- STAIR, R. M. *Princípios de sistemas de informação: uma abordagem gerencial*. 3. ed. Rio de Janeiro: LTC, 2015.
- OLIVEIRA, D. P. R. *Sistemas de informações gerenciais: estratégicas e táticas operacionais*. 17. ed. São Paulo: Atlas, 2018.

3. Análise das alternativas

Durante o processo de escolha da alternativa correta, a classificação do sistema poderia gerar alguma confusão. A questão, porém, facilita a identificação da resposta correta, pois os SPTs são os mais fáceis de identificar, visto que são utilizados como base pelos demais.

A – Alternativa incorreta.

JUSTIFICATIVA. O sistema de contas a pagar é o único responsável pelo armazenamento e pela manipulação de dados básicos (SPT). O sistema de planejamento de pessoal envolve uma decisão estratégica, portanto é um sistema ligado à gerência sênior (SAE). O sistema de análise de lucratividade pode estar ligado às decisões gerenciais de média gerencia (SAD) ou de gerencia sênior (SAE), dependendo do tempo utilizado para a análise e a tomada de decisão.

B – Alternativa correta.

JUSTIFICATIVA. Os sistemas de folha de pagamento, processamento de pedidos e contas a receber são sistemas básicos da organização. Portanto, atuam no processo operacional da organização (SPT).

C – Alternativa incorreta.

JUSTIFICATIVA. O sistema de controle de estoque é o único responsável pelo armazenamento e pela manipulação de dados básicos (SPT). O sistema de planejamento de lucro envolve uma decisão estratégica, logo é um sistema ligado à gerência sênior (SAE). O sistema de programação industrial envolve o controle da produção (SIG).

D – Alternativa incorreta.

JUSTIFICATIVA. O sistema de tratamento de imagem é um sistema para uma tomada de decisão a partir de algum tipo de imagem, podendo ou não ser a fonte primária de outro tipo de sistema. O sistema de previsão quinquenal de orçamento envolve uma decisão estratégica (SAE). O sistema de análise de custo pode ser utilizado tanto pela média gerência (SAD) como pela gerência sênior (SAE), dependendo do tempo utilizado para a análise e a tomada de decisão.

E – Alternativa incorreta.

JUSTIFICATIVA. O sistema de gerência de caixa é o único responsável pelo armazenamento e pela manipulação de dados básicos. O sistema de programação de produção envolve o gerenciamento de uma atividade produtiva (SIG) e o sistema de análise de custo de contratos, se for utilizado para decisões estratégicas (SAE) e pela média gerência (SAD).

Questão 10.10

Uma firma de consultoria foi contratada por uma grande empresa de exploração de petróleo para analisar um sistema de computação pertencente a uma das suas divisões. O sistema é composto de um servidor, que emprega memória virtual, conectado a várias estações clientes. Nesse servidor, verifica-se que as taxas de utilização da Unidade Central de Processamento (UCP) e do disco, na realização de paginação, são, respectivamente, iguais a 10% e 96,7%. Para possibilitar um aumento na taxa de utilização desta UCP, deve-se

- A. instalar uma UCP mais rápida.
- B. instalar mais memória principal.
- C. aumentar o tamanho de página utilizado.
- D. aumentar o nível de multiprogramação do sistema.
- E. aumentar a capacidade de armazenamento do disco de paginação.

1. Introdução teórica

1.1. Memória virtual

A memória virtual refere-se à técnica que permite a execução de processos que não estão completamente alocados na memória principal. Os programas podem ser maiores do que a memória física, pois só se aloca na memória principal o que realmente precisa ser executado e o restante do programa fica armazenado em memória secundária. Ela pode ser implementada pelos processos de paginação por demanda ou de segmentação por demanda.

1.2. Paginação por demanda

A paginação por demanda traz uma página para a memória apenas quando for necessária (figura 1).

-

¹⁰Questão 34 – Enade 2005.

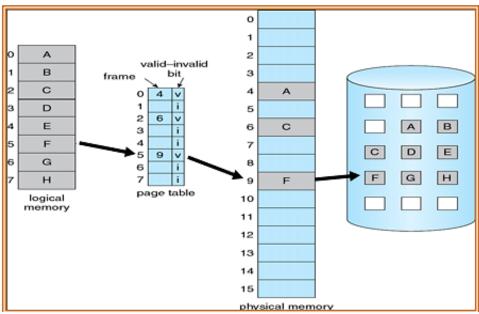


Figura 1. Memória virtual com paginação por demanda. **Fonte:** Silberschatz, Galvin e Gagne (2008).

A memória lógica é separada da memória física. O modelo apresenta uma tabela de páginas que registra as páginas que estão alocadas na memória física. Caso haja referência a uma página que não se encontra na memória física, ocorrerá uma falta de página, que deve ser resolvida com a condução da página referenciada à memória física.

2. Indicações bibliográficas

- SILBERSCHATZ, A.; GALVIN, P. B.; GAGNE, G. *Sistemas operacionais com Java*. Rio de Janeiro: Elsevier, 2008.
- TANENBAUM, A. S. Sistemas operacionais modernos. 2. ed. São Paulo: Prentice Hall, 2003.

3. Análise das alternativas

A – Alternativa incorreta.

JUSTIFICATIVA. O servidor está utilizando apenas 10% da sua capacidade. Portanto, o problema não está no desempenho do UCP do servidor.

B - Alternativa correta.

JUSTIFICATIVA. O servidor está utilizando 96,7% da capacidade de disco para paginação. Uma alternativa seria aumentar a capacidade do disco, porém a paginação pode afetar significativamente o desempenho de um sistema computacional. Para a maioria dos sistemas computacionais, o tempo de acesso à memória é da ordem de ns. Se não houver falhas de

páginas, o tempo de acesso efetivo será igual ao tempo de acesso à memória. Caso ocorra uma falha de página, primeiro a página deverá ser lida ou carregada da memória secundária, o que gera perda considerável de desempenho. Aumentar a capacidade da memória RAM, ou a memória principal, é a solução mais recomendada.

C – Alternativa incorreta.

JUSTIFICATIVA. Aumentar o tamanho de página utilizada não é a solução, pois a capacidade de disco está no seu limite. Uma página maior geraria uma necessidade de espaço ainda maior por parte da memória principal.

D – Alternativa incorreta.

JUSTIFICATIVA. Aumentar o nível de multiprogramação se a utilização de CPU estiver baixa implica introduzir novos processos ao sistema. O sistema operacional deverá utilizar um algoritmo de substituição de páginas global; este substituirá as páginas sem considerar o processo ao qual a página pertence. Caso um processo entre em uma nova fase em sua execução e precise de mais quadros, começará a causar falhas de páginas e a remover quadros de outros processos. A paginação pelos processos se intensificará, provocando diminuição de uso da UCP.

E – Alternativa incorreta.

JUSTIFICATIVA. Aumentar a capacidade de disco para a paginação não é a melhor alternativa, como discutido na alternativa B.

ÍNDICE REMISSIVO

Questão 1	Complexidade de algoritmos. Medida do tempo de execução de um programa. Complexidade de um algoritmo.		
Questão 2	Endereçamento IP. Classificação de endereços IP. Sub-redes. Máscaras de sub-redes. Determinação do número de bits de hosts a serem utilizados na sub-rede.		
Questão 3	Sistemas de apoio à decisão. Preparação dos dados. Data Warehouse. Data Marts. Processamento Analítico Online (OLAP). Extract Transform Load (ETL).		
Questão 4	Memória virtual. Paginação por demanda. Desempenho da paginação por demanda.		
Questão 5	Estrutura pilha.		
Questão 6	Ciclo de instrução e tempo de execução.		
Questão 7	Máscara de sub-rede. Prefixos de rede.		
Questão 8	Flip-flop.		
Questão 9	Sistemas. Sistema da informação. Sistemas de informações nas organizações.		
Questão 10	Memória virtual. Paginação por demanda.		