

Projektowanie urządzeń cyfrowych
Dokumentacja projektu - etap I

Zadanie 11L - 14D

Układ FPGA przesyłający liczby w formacie ZDDD z klawiatury
PS/2 na drukarkę LPT.

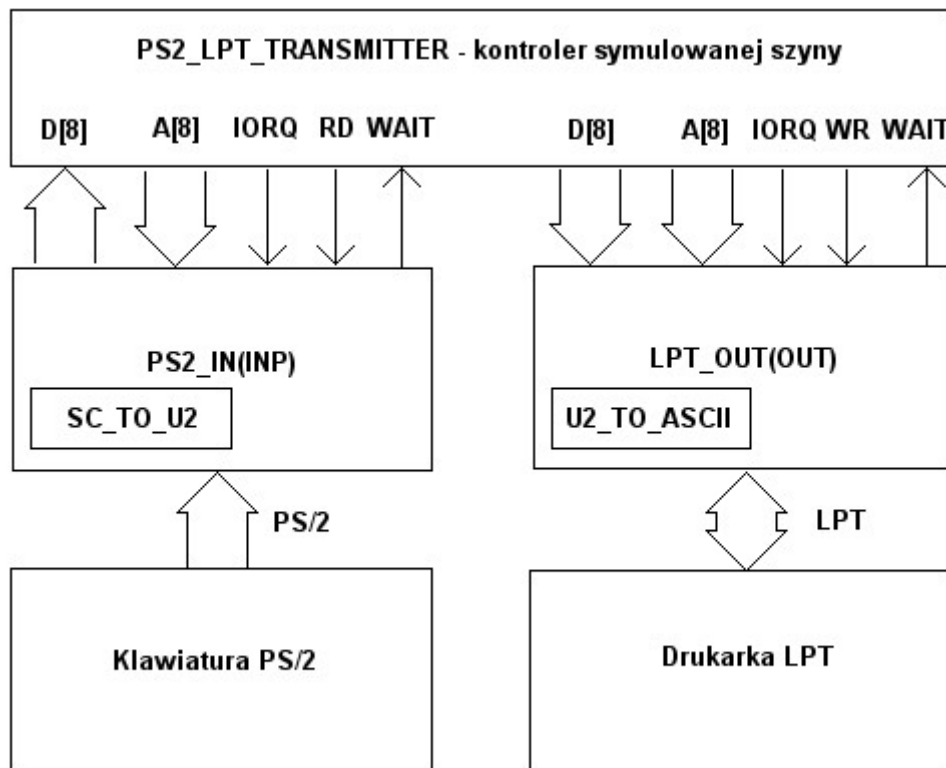
1. Treść zadania

Zaprojektować w języku AHDL moduły INP(0) (wejściowe łącze klawiatury PS/2 - klawisze znakowe) i OUT(0) (wyjściowe łącze równoległe LPT) plus moduł umożliwiający wyprowadzanie na łącze wyjściowe danych odbieranych z łącza wejściowego. Dane wejściowe i wyjściowe w postaci 4 znaków ASCII, ZDDD wyznaczających wartość dziesiętną DDD ze znakiem Z słowa 8-bitowego reprezentującego liczbę w kodzie U2 (bez błędów). Moduły powinny być zaprojektowane jako niezależne elementy współpracujące ze sobą za pośrednictwem wewnętrznej szyny systemowej.

2. Założenia projektowe

- sygnały szyny systemowej: WR, RD, IORQ, WAIT są aktywne poziomem niskim
- w związku z korzystaniem z AHDL'a na tym etapie projektu nie korzystaliśmy z linii trójstanowych
- moduł INP, po otrzymaniu rozkazu odczytu liczby, wystawia sygnał WAIT do czasu odebrania znaków ZDDD z klawiatury, dopiero wtedy wystawia pojedynczą liczbę U2 na linie danych szyny i zwalnia sygnał WAIT
- moduł OUT po otrzymaniu rozkazu wydruku liczby, wystawia sygnał WAIT, odczytuje z linii danych liczbę w kodzie U2, konwertuje ją ciąg ZDDD znaków ASCII i drukuje znak po znaku, po czym zwalnia sygnał WAIT
- ponieważ korzystamy tylko ze znaków 0..9, '+', '-' z klawiatury znakowej, uznajemy wciśnięcie klawisza '=/' za znak '+', bez konieczności używania klawisza SHIFT
- kody klawiszy są wczytywane w momencie puszczenia klawisza (BREAK CODE), zakładamy że drukarka korzysta z zestawu 2 scan code'ów.

3. Schemat blokowy



4. Moduł IN - łącze wejściowe PS/2

a) Poziom fizyczny komunikacji z łączem PS/2

Do komunikacji z łączem wykorzystano moduł KB_PS2 systemu SML3. Kontroler PS/2 odbiera z portu modułu KB_PS2 2 sygnały - Clock i Data, są one wprowadzane na port 4 układu FPGA SML3.

b) Moduł PS2_IN

Moduł ten implementuje dwa automaty, które obsługują komunikację między szyną systemową a łączem PS/2, dodatkowo realizuje synchronizację sygnałów Clock i Data z łącza PS/2 z zegarem systemowym wprowadzając te sygnały na wejścia podwójnych zmiennych typu DFF rezydujących w tym module. W projekcie wstępnym przewidywano realizację odsumowania (eliminację krótkich zakłóceń na łączu PS/2), ale wstępne testy udowodniły, że nie jest ona potrzebna do prawidłowej pracy klawiatury.

- Automat AUT_PS2 - Próbkuje zmienne DFF_1_PS2_CLK i DFF_2_PS2_CLK w celu wykrycia zboczy opadających zegara i buduje ramkę wprowadzając do niej kolejno odbierane bity pojawiające się na wyjściu zmiennej DFF_2_PS2_DATA. Odebranie ramki sygnalizuje sygnałem PS2_BYTE_READY w stanie wysokim.
- Automat AUT_PS2_BUS - Oczekuje na rozkaz odczytu danych, następnie generuje sygnał wait obniżając wyjście zmiennej SIG_WAIT. Oczekuje na kolejne bajty danych odbierane przez automat AUT_PS2. Sprawdza czy odebrany bajt danych to Scancode 0xF0 co pozwala mu przypuszczać, że następny odebrany bajt będzie Scancodem puszczanego klawisza. Po otrzymaniu 4 bajtów (ZDDD) wydłuża sygnał sygnał SIG_WAIT przez 20 taktów zegara po czym zwalnia go i oczekuje na odczyt danych z szyny systemowej przez moduł nadrzędny.

c) Moduł SC_TO_U2

Moduł ten realizuje konwersję wejściowych bajtów ZDDD w postaci Scancode'a na wyjściowy bajt U2_LS w postaci kodu U2.

d) Moduł SC_TO_BCD

Jest to moduł pomocniczy - dekodery Scancode-BCD, zrealizowany w postaci tablicowej, tłumaczy wprowadzony Scancode (klawiatura znakowa: 1,2,...,9,0,-,=) na odpowiedni kod BCD.

Uwagi: Według założenia projektowego nie korzystamy z przycisku SHIFT, więc znak "+" to po prostu "=".

5. Moduł OUT - łącze wyjściowe LPT

a) Format danych wyjściowych na drukarkę

Pojedyncza zdekodowana liczba jest przesyłana na drukarkę jako ciąg znaków ASCII: CR, Z, D2, D1, D0, LF. Taka kolejność, gwarantująca przejście głowicy drukującej do następnej linii i cofnięcie jej do pozycji początkowej, została uzyskana metodą prób i błędów, po zauważeniu że kombinacje zawierające CR i LF lub LF i CR po znakach ZDDD nie dają właściwych rezultatów na drukarce. Zrezygnowano z opcji AutoFeed, gdyż nie dawała właściwych rezultatów.

b) Poziom fizyczny komunikacji z drukarką

Do komunikacji z drukarką wykorzystano moduł 235_DB25 SML.

Kontroler drukarki komunikuje się z drukarką przy użyciu trzech portów:

- LSTAT[8] (WE, SV4)- sygnały stanu drukarki:
 - BUSY - drukarka zajęta (sygnalizacja poziomem wysokim)
 - Select - poziom wysoki oznacza, że drukarka jest logicznie połączona z układem

- PaperError - poziom wysoki sygnalizuje wyczerpanie się papieru
- nFault - poziom niski sygnalizuje błąd drukarki

Stan sygnałów: (Select=1, PaperError=0, nFault=1) jest dekodowany jako sygnał gotowości drukarki. Sygnał nACK nie jest wykorzystywany w układzie.

- LCTRL[8] (WY, SV3) - sygnały sterujące pracą drukarki. Wykorzystywane sygnały:
 - STROBE - sygnał strobu wydruku
 - nSelIn - sygnał wyboru urządzenia, stale 0
 - nAutoFeed - automatyczne dołączanie znaku LF po CR, stale 1 (nieaktywne)
 - nInit - wykonanie procedury inicjalizującej drukarki, stale 1 (nieaktywne)
- LDATA[8] (WY, SV5) - linie danych portu LPT

Wydruk pojedynczego znaku przebiega następująco (*graf nr 3*):

- kontroler LPT wystawia na linie LDATA[] 8bitowy kod znaku ASCII
- kontroler opuszcza sygnał STROBE na czas $0,5\mu s$ (minimalny czas wymagany w standardzie, podczas testów okazał się wystarczający)
- drukarka podnosi sygnał BUSY na czas wydruku
- drukarka opuszcza sygnał BUSY, kontroler kończy cykl wydruku znaku, wraca do stanu początkowego

Sygnały LDATA oraz STROBE są synchronizowane, a w trakcie resetu urządzenia, sygnał STROBE ustawiany jest w stan wysoki, aby nie doszło do przypadkowego wydruku.

c) Komunikacja z szyną i ogólny schemat działania OUT (*graf nr 2*)

Po zdekodowaniu rozkazu wydruku, kontroler wystawia sygnał WAIT, po czym wczytuje liczbę w kodzie U2 z linii danych szyny systemowej, dekoduje ją do formatu ZDDD (ASCII) i rozpoczyna wydruk, zlecając wydruk kolejnych znaków wewnętrznemu automatowi kontrolującemu komunikację z drukarką. Po zakończeniu wydruku, sygnał WAIT jest wycofywany i kontroler czeka na wycofanie się rozkazu wydruku z szyny systemowej - gdy to nastąpi, wraca do stanu początkowego. Sygnał WAIT jest synchronizowany, dla uniknięcia szpileń, a w trakcie resetu ustawiany jest w stan wysoki.

d) Dekodowanie liczby w kodzie U2 do postaci kodów ASCII: ZDDD

Dekodowanie zostało zaimplementowane jako układ kombinacyjny, ustalający znak liczby na podstawie najbardziej znaczącego bitu oraz wyznaczający wartość kolejnych cyfr przy użyciu czterech 8bitowych (dwucyfrowych) sumatorów liczb w kodzie BCD (wykorzystano zmodyfikowany kod z wykładu). Kolejne sumowania to:

- $S0 = \text{bit3}(8) + (\text{bit2}, \text{bit1}, \text{bit0})$
- $S1 = \text{bit4}(16) + S0$
- $S2 = \text{bit5}(32) + S1$
- $S3 = \text{bit6}(64) + S2$

e) Symulacja działania kontrolera OUT

Na dołączonym zrzucie ekranu znajduje się pełny przebieg symulacji pojedynczego cyklu działania kontrolera: zdekodowanie rozkazu wydruku, odebranie i wydruk liczby w kodzie BCD.

6. Moduł zarządzający całością układu

a) Sposób działania

Zaimplementowany układ sterujący szyną systemową cyklicznie wystawia rozkaz odczytu liczby z modułu PS/2, a po jej otrzymaniu (i zwolnieniu przez moduł sygnału WAIT), wycofuje sygnały z szyny i wystawia rozkaz wydruku odebranej liczby. Po

zakończeniu wydruku, wraca do stanu początkowego i rozpoczyna kolejny cykl pobranie->wydruk.

Możliwe jest rozpoczynanie kolejnych cykli pracy przy użyciu przełącznika SW1, aktualnie ta opcja jest wyłączona i układ po zakończeniu cyklu automatycznie rozpoczyna następny cykl (*graf nr 1*)

W związku z niekorzystaniem z sygnałów trójstanowych i dwukierunkowych, sygnały WAIT oraz D zostały rozdzielone dla modułu LPT i PS/2.

b) Sterowanie pracą układu

- przełącznik SW3 służy do resetowania układu (ciągły reset gdy przełącznik jest w położeniu niskim)

c) Sygnalizacja na diodach

Górny rząd diod:

- dioda pierwsza od lewej (7) świecąc sygnalizuje gotowość drukarki do pracy (sygnał wyprowadzony z kontrolera OUT)
- dioda druga od lewej sygnalizuje oczekiwanie układu na dane z klawiatury (sygnał WAIT)
- diody 2,1,0 służą do wyświetlania stanu układu (*graf nr 1*)

Dolny rząd diod:

- świecenie diod 3,2,1,0 sygnalizuje odebranie kolejnych znaków przez moduł INP (sygnał wyprowadzony z kontrolera PS/2) - liczba świecących się diod oznacza ilość odebranych znaków.

7. Grafy

- graf nr 1: automat sterujący transmisją PS/2 -> LPT
- graf nr 2: schemat komunikacji kontrolera LPT z szyną
- graf nr 3: schemat komunikacji kontrolera LPT z drukarką

8. Zrzuty ekranu z symulacji

- symulacje komunikacji z interfejsem PS/2
- symulacja modułu LPT_OUT: cykl wydruku pojedynczej liczby ZDDD

9. Listingi

Struktura programu:

PS2_LPT_TRANSMITTER (moduł nadrzędny)

- PS2_IN
 - SC_TO_U2
 - SC_TO_BCD
- LPT_OUT
 - U2_TO_ASCII
 - bcd_sumator
 - bcd_blok