



۱. برای هر یک از توابع زیر، ابتدا جدول درستی رسم کنید، سپس با کمک جدول کارنو یک مدل SOP به دست آورده و به کمک فقط گیت NAND شماتیک مدار را رسم کنید.

$$F = AC + BC + B \quad (\text{الف})$$

$$F(A,B,C,D) = \Sigma(0,1,2,3,4,8,9,12) \quad (\text{ب})$$

۲. هریک از تساوی‌های زیر را، به کمک جبر بولی اثبات کنید. (در صورت اثبات توضیح دهید از چه قواعدی بهره می‌برید.)

$$A'BC + AB'C' + A'B'C' + AB'C + AB = A + BC + B'C' \quad (\text{الف})$$

$$A + A'B + A'B'C + A'B'C'D = A + B + C + D \quad (\text{ب})$$

۳. با استفاده از تعداد دلخواه Multiplexer با تعداد ورودی مورد انتخاب شما یک Full adder ساده بسازید.

۴. یک مدار ترتیبی با دو فلیپ فلاپ D و یک ورودی x طراحی کنید که دارای خصوصیات زیر باشد:

○ وقتی که  $x=0$  بود، وضعیت مدار در همان وضعیت فعلی باقی بماند و اگر  $x=1$  شد، وضعیت وارد مقادیر ۰۰، ۰۱، ۱۱، ۱۰ بشود و به ۰۰ برگردد و در نهایت به ۰۰ برگردد و این وضعیت تکرار شود.

۵. جمع ارقام شماره دانشجویی خود را به یک عدد باینری تبدیل کنید و سه رقم سمت راست آن را رشته A بنامید. سپس ماشین حالتی طراحی کنید که یک ورودی x و یک خروجی z داشته باشد و  $z=1$  اگر و تنها اگر x در یک توالی سه تایی رشته A را تشکیل دهد. (مثال: برای شماره دانشجویی 98243054 جمع ارقام 35، معادل باینری عدد 35 عدد 100011 و رشته A برابر 011 است.)

نکات:

- این سری تمرین به صورت فردی می‌باشد، فرمت نامگذاری تمرین به صورت DSD-HW[#]-[name]-[StID] باشد.
- در صورت مشاهده هرگونه تقلب، برای طرفین نمره صفر لحاظ می‌شود.
- در صورت شکل گرفتن سوال و هرگونه مشکل لطفاً در گروه تلگرامی درس به مطرح کردن آن بپردازید.
- تمرین را تا ۲۴ ساعت بعد از ددلاین می‌توانید ارسال کنید، به ازای هر ساعت تاخیر، ۲ درصد پناستی (در نهایت ۵۰ درصد) و پس از ۲۴ ساعت نمره‌ای به تمرین ارسالی تعلق نمی‌گیرد.

موفق و پیروز باشید