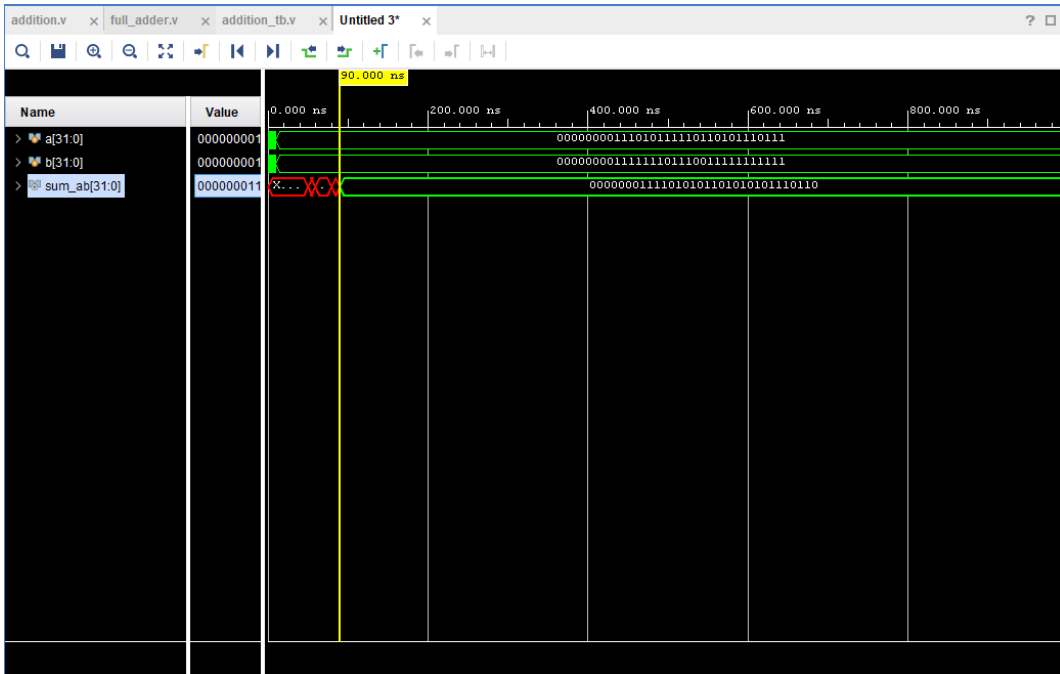


## ASSİGNMENT2

- 1) 32- bit Ripple Carry Adder yapmak için öncelikle bir Full Adder tasarladım Full adder tasarımımdan sonra 32 tanesini yeni bir modül içerisinde birbirine bağlayarak toplama işlemini gerçekleştirdim.



2) Yapmış olduğum RCA devresine XOR kapısına 20 AND ve OR kapılarına ise 15 NS olacak şekilde gecikme atadım benim kağıt üzerinde hesaplamış olduğum gecikme süresi 990 NS çıktı fakat simülasyon da görmüş olduğum değer 90 NS çıktı bunun sebebi ise transistor seviyesinde kapılara baktığımız da Verilog hangi kapıdan 1 çıkacağını hesaplayım gecikmeyi ortadan kaldırdığı için çok daha kısa sürede işlemi yapabilmekte.

