ORGANIZAÇÃO E ARQUITETURA DE COMPUTADORES - UFCG

JOSEANA MACÊDO FECHINE RÉGIS DE ARAÚJO

LISTA DE EXERCÍCIO 13

HÉRCULES RODRIGUES ANSELMO - 117210908

RESPOSTAS

1 – ALTERNATIVA C

Pois como cada estágio leva 5ns para ser concluído, tendo em vista que são 5 estágios, e a cada instrução a sua anterior está um estágio atrás teremos:

```
tempoPorEstagio = 5ns;
restoInstrucoes = 99;
(tempoPorEstagio * tempoPorEstagio) + (tempoPorEstagio * restoInstrucoes) = (5*5) + (5 * 99) = 520 ns
```

OBS: a primeira parte do cálculo é referente a primeira instrução concluída.

2 – ALTERNATIVA C

sabendo que 100 MHz = 10ns e 400 MHz = 2.5ns e que uma máquina e que a versão monociclo executa exatamente uma instrução por clock (10ns) e que a versão pipeline executa a primeira instrução em 2.5ns, logo temos:

```
200(instruções) * 10ns = 2000ns;
1(instrução) * 2.5ns + (2.5ns * 199(resto das instruções)) = 510ns.
```

3 – ALTERNATIVA B

Para pegar o dado primeiro vai na cache de nv1, caso não esteja la vai adiante(nv2... memoria), com isso o tempo fica em cascata, assim o cálculo seria da seguinte forma: 0.8 * 5 + 0.15 * (15 + 5) + 0.05 * (60 + 15 + 5) = 11ns