小步长和MMC问题和现状及进度 2019年2月18日-2月22日

|  |  |
| --- | --- |
| MMC系统 | 问题描述：MMC系统运行几分钟之后收不到数，导致系统卡顿。  算例大得时候，仿真和上板不一致。 |
| 解决思路：重现现象，FPGA端和上位机端联合调试分析。 |
| 解决进度：未完成 |
| 解决方案：联合以太网IP测试，上位机出错停止，判断数据是否从以太网IP端口发送。  计划完成时间:3.9日前，任务分工：饶鑫宇，张家良  目前情况:等待配合测试  3月22日:暂时定位是上位机接收的问题，等待风和配合测试  4月21日：上位机抓包工具没有抓到数据。光路复制，新的FPGA重新捕获 |
| 万兆以太网代码交付 | 问题描述：完成万兆以太网代码交付，集成到小步长FPGA工程之中。 |
| 解决思路：尤总给潘东波交付代码，并写说明文档 |
| 解决进度：已交付代码。 |
| 计算完成时间: 3.20日前，任务分工：谢立前，熊恺  3月22日：已经集成，潘东波已经测试。但目前存在通讯丢帧的问题，怀疑和上一个问题有联系 |
| 固化烧写 | 问题描述：固化文件和bit文件运行的有区别，固化的出错。 |
| 解决思路：测试出现现象，分析原因 |
| 解决进度：未解决 |
| 解决方案：重新生成固化文件给电科院  计划完成时间：3.1日之前  任务分工：饶鑫宇  3月22日:等待电科院安排重新测试  3月31日:4月1日饶鑫宇重新测试一遍 |
| 大算例测试 | 问题描述：纯小步长，大算例仿真kloop=1出错 |
| 解决思路：搭建开发环境，按步骤实验 |
| 解决进度：未完成 |
| 解决方案：modelsim仿真，看是否和上板现象一致  计划完成时间:3.17日前，  任务分工：谢立前，熊恺  目前情况：BRK仍有问题，已经反馈穆清。  3月22日:仿真与上板显现不一致，正在排除问题  3.31日：modelsim仿真第419个kloop数据出错，问题已定位，是BRK控制逻辑的问题  4.4日： modelsim仿真第419个kloop数据出错问题已解决  4.15.2019 :第一个大算例通过测试  4.22.2019:在进行第二个大算例测试时，发现了3个问题：G2矩阵的选取出错、C工程与硬件的计算结果不一致（已确定为是加法树不一致导致的精度问题）、小步长返回帧出现X值（初步判断为访问理想电压源的电压时导致的内存访问溢出）  4.26.2019: 在进行第二个大算例测试时,modelsim仿真结果和c程序一致，但上板的结果有问题，还在定位问题所在 |
| 测试太速板卡 | 问题描述：万兆以太网模块集成到小步长工程以后，测试小步长系统的万兆接口和PCIE接口误码率，带宽，以及板卡性能，稳定性。 |
| 解决思路：交大和电科院一起测试板卡性能稳定性 |
| 解决进度：未完成 |
|  | 计划完成时间：3.31日前 任务分工：谢立前  目前情况:光口收不到数据  3月22日:   1. ad9516无法提供156.25M的晶振，无法进行万兆以太网的测试 2. Aurora光纤通信：太速板卡在与服务器可以进行交互，但会出现中断情况。目前还在排查原因 |
| 物理接口箱问题1 | 问题描述：物理接口箱连接小步长，一次交互，数据发两帧，待查。 |
| 解决思路：重现现象，分析 |
| 解决进度：未完成。 |
| 计划完成时间：4.14日前 任务分工：谢立前，饶鑫宇，熊恺  目前进度: 目前还在仿真  3月22日:已经生成bit，等待电科院测试  4月4日：重新生成bit，将AI，DI,AO,DO全部整合成一帧数据，等待电科院测试  4月15日：发现之前的bit用的以太网的ip,重新换成aurora ip.4.15日将新的bit交付电科院。 |
| 物理接口箱问题2 | 问题描述：没有对物理接口箱的内存进行配置， |
| 解决思路：修补bug |
| 解决进度：未完成。 |
| 计划完成时间：4.14日前 任务分工：谢立前，饶鑫宇，熊恺 |
| 物理接口箱问题3 | 问题描述：通过小步长的物理接口箱的光纤口和外设进行通信的时候，通信中断后无法恢复。 |
| 解决思路：重现问题，分析解决 |
| 解决进度：未完成。 |
| 计划完成时间：4.14日前 任务分工：谢立前，饶鑫宇，熊恺 |
| 新的开发任务1 | 描述：开发任务  （1）新一代的物理接口箱的联调和测试。  （2）阀控系统开发，  （3）风机系统开发  开发进度：  （1）未开始  （2）未开始  （3）未开始 |
| （2）任务分工：王刚，饶鑫宇 计划完成时间：4.14日前 任务分工：谢立前，饶鑫宇，熊恺  目前情况：已反馈最新的上位机与阀控地址交互的文档  阀控ip目前总的latency无法满足50us的需求，仍在优化  3月22日：阀控计算模块资源消耗，时序均满足要求，等待集成到整个的系统中  3月31日：  A:MMC中和阀控相关的通信部分主体框架已搭建好，正在测试阶段  B:3月29日发现阀控RTL测试结果和C测试结果不一致，正在排除问题  4.4日  RTL测试结果和C测试结果不一致问题已解决，正在搭建整个仿真系统。  4.15.2019  仍在搭建整个仿真系统  4.22.2019  第一个算例仿真通过，等待上板测试算例  4.26.2019  上板，阀控端数据处理存在问题，造成trigger signal生成错误，正在解决这个问题。  希望上位机做一个能对比的阀控返回数据的环境，方便硬件debug |
| 1. 目前情况，已反馈最新的上位机与风机地址的交互文档   4.4日，风机C代码di0合并的改写已完成  4.11日，风机C代码已经通过模拟器仿真，生成了DataBuff，并发送给交大（穆清） |
| 新开发任务2 | 描述：新增小步长板卡初始化的方式，就是不通过开关电源，而是通过上位机发送初始化命令的方式。 |