



جزوه درس الكترونيك كاربردي

ُ جلسه چهاردهم





# ترانزیستور MOSFET

ترانزیستور در مدارات زیادی از جمله تقویت کننده ها، مدارات دیجیتال و حافظه ها کاربرد دارد. اصول کلی کارکرد ترانزیستور بر این پایه است که با اعمال ولتاژ به دو ترمینال جریان ترمینال سوم را کنترل میکنند. دو نوع ترانزیستور مهم وجود دارد: MOSFET, BJT

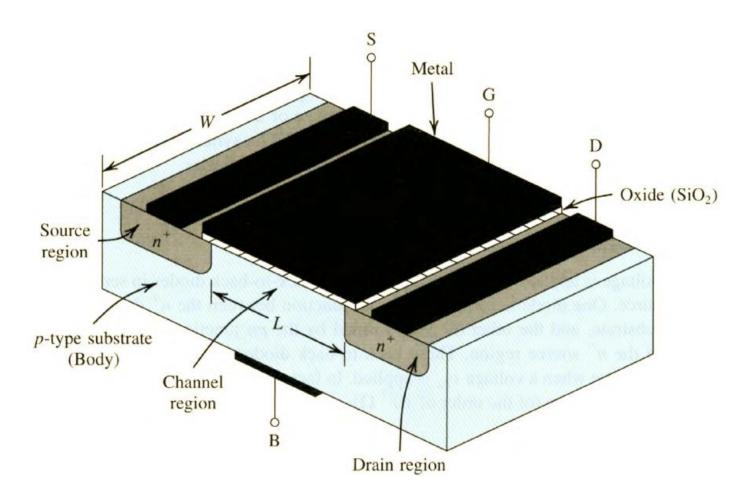
MOSFET از BJT کوچکتر بوده و ساخت آن ساده تر بوده و توان کمتری مصرف میکند. در ساخت بسیاری از مدارات مجتمع کاربرد دارد.

# ترانزیستور Metal Oxide Semiconductor Field Effect Transistor) MOSFET

این ترانزیستور بر روی یک پایه از نوع p ساخته میشود. بر روی پایه دو ناحیه با نیمه هادی نوع n که دارای ناخالصی زیادی هستند ایجاد میشود. این نواحی سورس و درین نامیده میشوند که با یک اتصال فلزی دردسترس قرار میگیرند.

بین این دو ناحیه و در سطح پایه عایقی از جنس شیشه کشیده میشود. برروی این عایق یک لایه فلز قرار داده میشود که اتصالی با نام گیت بوجود می آورد.

ممكن است پايه نيز به يک اتصال فلزي وصل شود.



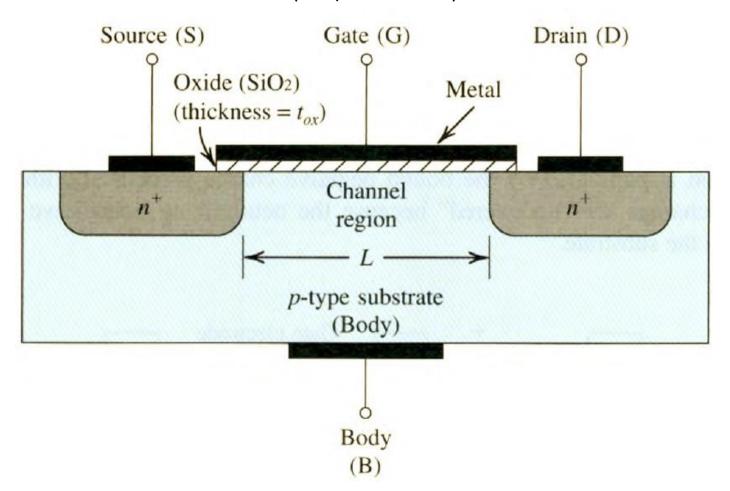


### نحوه عملكرد

این ترانزیستور بصورت یک المان با سه ترمینال Source, Drain , Gate مورد استفاده قرارمیگیرد.

اگر ولتاژی به گیت وصل نشده باشد بین سورس و درین دو دیود وجود خواهند داشت: یکی بین n سورس و p پایه و دیگری بین p پایه و n درین.

چون این دو دیود پشت به پشت به هم وصل شده اند هیچ جریانی بین سورس و درین نمیتواند برقرار شود. مقاومت بین سورس و درین خیلی زیاد خواهد بود. در واقع یک ناحیه تخلیه بین دو قطعه p،n مجاور تشکیل میشود که از عبور جریان بین یایه و درین و همچنین یایه و سورس جلوگیری میکند.



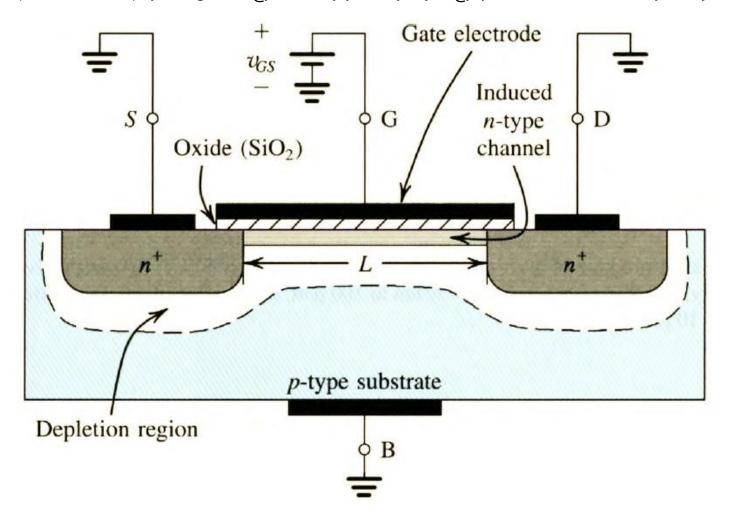
### ایجاد کانالی برای عبور جریان

اگر درین و سورس را به زمین وصل کرده و ولتاژ مثبتی به گیت وصل کنیم، ناقلهای مثبت زیر ناحیه گیت تحت تاثیر این ولتاژ از زیر گیت دور شده و به سمت substrate رانده میشوند.

این ولتاژ متقابلا الکترونهای منفی را از ناحیه های سورس و درین جذب مینماید. اگر در ناحیه زیر گیت الکترون کافی جمع شود یک ناحیه منفی بوجود می آید که دو ناحیه n مربوط به سورس و درین را به هم وصل میکند. در واقع کانالی برای عبور جریان الکترون از سورس به درین تشکیل میشود.



توجه شود که substrate که قبلا از نوع p بود در ناحیه زیر گیت به نوع n تبدیل میشود (inversion layer)



# ترانزیستور NMOS

ترانزیستوری که کانال آن از نوع n باشد، n باشد، n و یا NMOS خوانده می شود. مقدار VGS لازم برای V این V بیشتر باشد. این مقدار معمولاً بین  $V_t$  ولت است.

درناحیه گیت در اثر جمع شدن بار منفی در زیر گیت و اتصال آن به ولتاژ مثبت در بالای گیت، خازنی بوجود میآید. مقدار جریانی که از کانال میگذرد بستگی به میدان الکتریکی تشکیل شده در ناحیه گیت دارد.

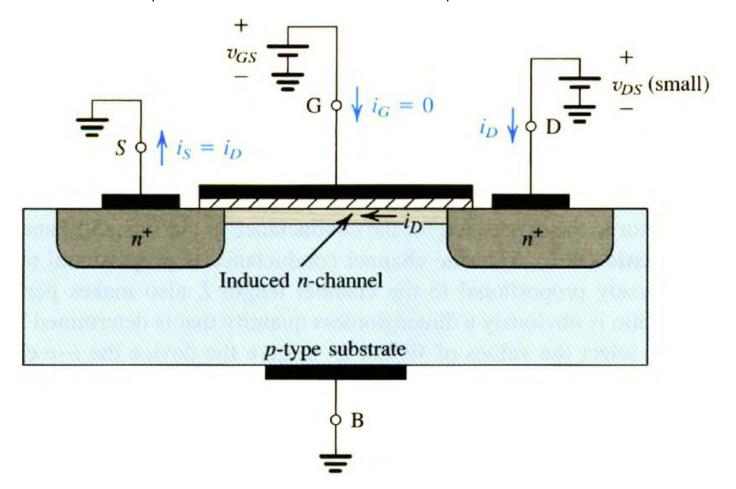
توجه شود که ترانزیستور از لحاظ ساخت متقارن است لذا نامگذاری درین و سورس بستگی به ولتاژی دارد که به آنها اعمال میشود: برای ترانزیستور با کانال n درین به ولتاژ بالاتری نسبت به سورس وصل میشود.

# اعمال ولتاژی کوچک به درین و سورس

اگر ولتاژ کوچکی به درین و سورس اعمال شود  $V_{DS}$  باعث خواهد شد تا جریان  $I_D$  در کانال عبورکند. در واقع این ولتاژ باعث جذب الکترونها از سمت سورس به درین شده و جریانی در خلاف جهت حرکت الکترون بوجود می آورد.



مقدار این جریان بستگی به مقدار الکترونهای آزاد ناحیه زیر گیت دارد که خود آن وابسته به ولتاژ دارد.  $V_{GS}-V_{CS}$  اگر  $V_{GS}-V_{CS}$  در حد  $V_{CS}$  باشد کانال تازه تاسیس هنوز کوچک بوده و جریان زیادی از ان عبور نمیکند. اما با زیاد شدن این ولتاژ عرض کانال هم زیاد شده و امکان عبور جریان بیشتر فراهم خواهد شد.

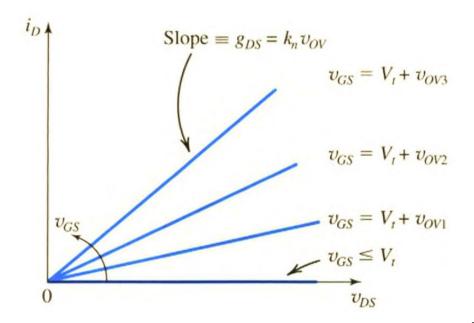


## رابطه جریان و ولتاژ

مقدار جریانی که از کانال میگذرد هم به ولتاژ  $(V_{GS}-V_t)$  و هم به ولتاژ  $V_{DS}$  بستگی خواهد داشت. در واقع ترانزیستور بصورت یک مقاومت خطی عمل میکند که مقدار آن به ولتاژ  $V_{GS}$  بستگی دارد. اگر  $V_{GS}$  از  $V_{GS}$  کمتر باشد مقاومت بی نهایت بوده و جریانی عبور نخواهد کرد. با زیاد شدن  $V_{GS}$  مقدار مقاومت نیز کمتر میشود. توجه شود که مقدار جریانی که به ترمینال درین وارد میشود برابر با جریانی است که از سورس خارج میشود و جریان ترمینال گین برابر با صفر است.

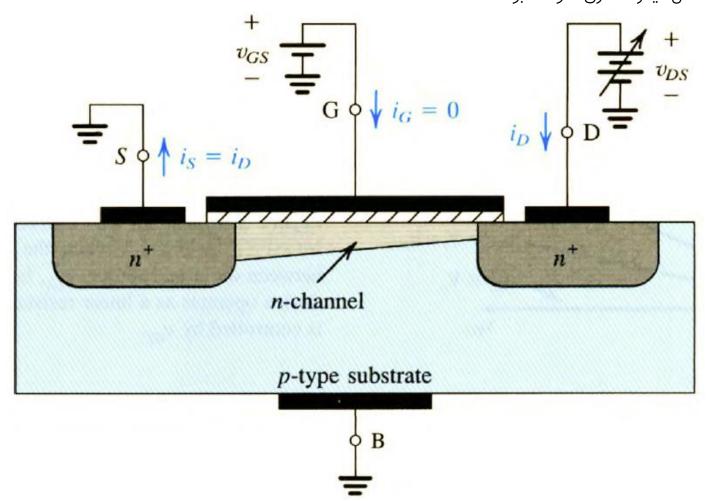
و  $k'_n$  رسانایی فرایند  $(\mu_n C_{ox})$  برای نیمه هادی نوع  $k'_n$  نسبت ابعاد ترانزیستور و  $(V_{GS}-V_t)=V_{oV}$  حاصل ضرب رسانایی فرایند در نسبت ابعاد ترانزیستور  $k'_n$  میباشد.  $g_{DS}$   $k_n=k'_n(\frac{w}{L})$  میباشد.





 $V_{DS}$  افزایش ولتاژ

اگر ولتاژ درین و سورس را از مقدار  $\circ$  به سمت  $V_{DS}$  افزایش دهیم ولتاژی که روی کانال می افتد در سمتی که کانال به درین وصل میشود به اندازه  $V_{DS}$  کاهش پیدا میکند در نتیجه عرض کانال در این قسمت کاهش می یابد زیرا مقدار آن به ولتاژی که در ناحیه زیر کانال اعمال میشود بستگی دارد. بدین ترتیب شکل کانال دیگر متقارن نخواهد بود.

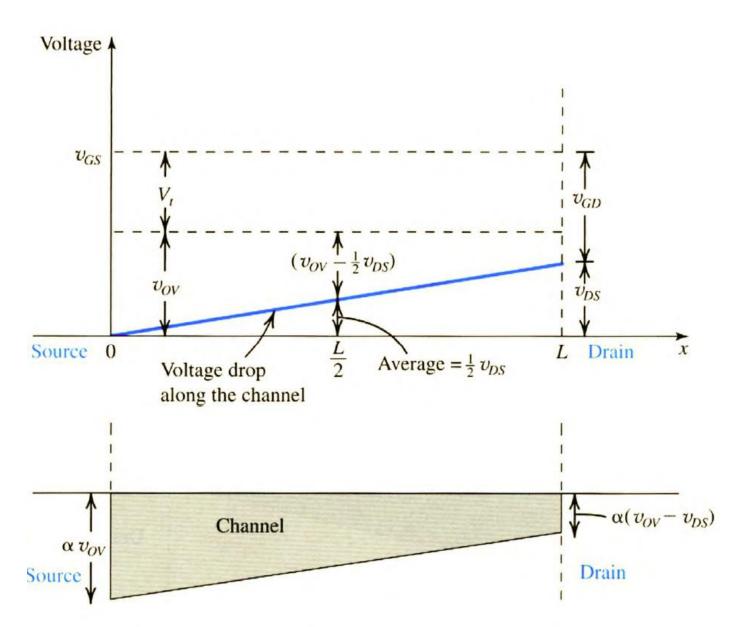


#### اشباع ترانزيستور

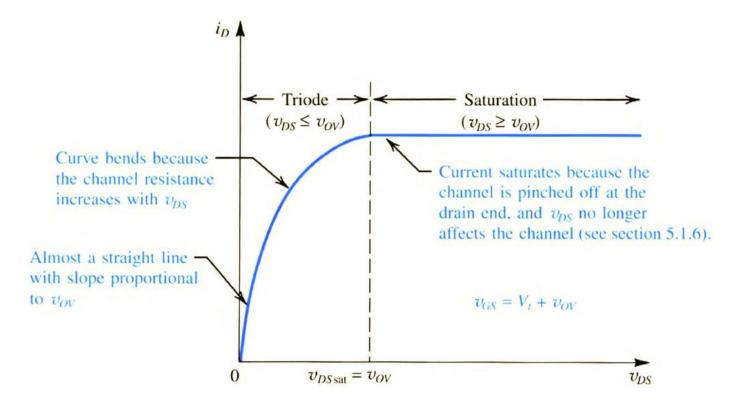
با افزایش بیشتر ولتاژ  $V_{DS}$  مقدار مقاومت کانال نیز بیشتر شده و در نتیجه منحنی  $(i_D-V_{DS})$  دیگر بصورت یک خط راست نخواهد بود.

اگر ولتاژ تا مقدار  $V_{oV} = V_{DS_{sat}} = (V_{GS} - V_t)$  افزایش پیدا کند کانال در محل اتصال به درین فشرده میشود. افزایش بیشتر VDS تاثیری در جریان نخواهد گذاشت و جریان در حد اشباع باقی خواهد ماند.

نواحی کار ترانزیستور بصورت زیر نامگذاری شده است:

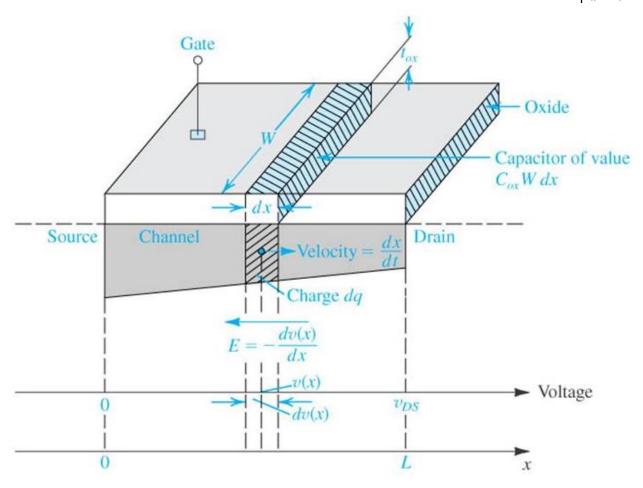






### بدست آوردن رابطه جریان و ولتاژ ترانزیستور MOSFET

اگر فرض شود که  $V_{cs} > V_t$  تا کانال ایجاد شده باشد، همچنین با فرض  $V_{DS} < V_{cs} - V_t$  برای اینکه در ناحیه triode



$$E_{x}(x) = -\frac{dv(x)}{dx}$$

$$v(x = 0) = v_{x} = 0$$

$$v(x = L) = v_{DS}$$

$$Q_{1} = -C_{ox}(v_{GS} - V_{t} - v(x))$$

$$dR = -\frac{dx}{\mu_{n}WQ_{1}(x)}$$

$$dR = i_{D}dR = -\frac{i_{D}dx}{\mu_{n}WQ_{1}(x)} = \frac{i_{D}dx}{\mu_{n}C_{ox}W(v_{GS} - V_{t} - v(x))}$$

$$\int_{0}^{v_{DS}} \mu_{n}C_{ox}W(v_{GS} - V_{t} - v(x))dv = \int_{0}^{L} i_{D}dx$$

$$i_{D} = \mu_{n}C_{ox}\frac{W}{L}(v_{GS} - V_{t})v_{DS} - \frac{1}{2}v_{DS}^{2}$$

جریان در ناحیه تریود برای خازنی که در ناحیه گیت تشکیل میشود داریم:

$$C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}$$

ظرفیت خازن به ازای واحد مساحت گیت  $\mathcal{C}_{ox}$ 

(permittivity of the silicon oxide) گذردهی اکسید سیلیکون $arepsilon_{ox}$ 

(thickness of the oxide layer) ضخامت لایه اکسید  $t_{ox}$ 

بعلت نایکنواختی کانال ایجاد شده ظرفیت خازنی ناحیه کانال متغییر خواهد بود. اگر یک المان جزئی از سطح زیر گیت که در فاصله x قرار دارد را در نظر بگیریم ظرفیت خازن این ناحیه برابر است با:

$$C_{ox}Wdx$$

که بار الکتریکی ذخیره شده در آن با ولتاژ اعمالی به کانال در این نقطه ربط خواهد داشت.

$$dq = -C_{ox}(Wdx)(v_{GS} - V_t - v(x))$$



از طرفی ولتاژ $v_{DS}$  میدانی ایجاد میکند که برابر است با

$$E_x(x) = -\frac{dv(x)}{dx}$$

جریان در ناحیه تریود

این میدان باعث میشود تا بار الکتریکی جمع شده در زیر ناحیه گیت با سرعت زیر به حرکت در آید:

$$\frac{dx}{dt} = -\mu_n \frac{dv(x)}{dx}$$

(is the mobility of the electron) تحریک الکترون  $\mu_n$ 

جریان رانش حاصل برابر است با:

$$i = \frac{dq}{dt} = \frac{dq}{dx}\frac{dx}{dt}$$

با جایگذاری مقادیر خواهیم داشت:

$$i = \mu_n C_{ox} W \left( v_{GS} - V_t - v(x) \right) \frac{dv(x)}{dx}$$

اگر چه این جریان برای یک نقطه بدست آمد اما باید برابر با جریانی باشد که از سورس به درین وجود دارد. لذا جریان درین به سورس برابر است با:

$$i_D = -i = \mu_n C_{ox} W \left( v_{GS} - V_t - v(x) \right) \frac{dv(x)}{dx}$$
  

$$\Rightarrow i_D dx = \mu_n C_{ox} W \left( v_{GS} - V_t - v(x) \right) dv(x)$$

با جابجائی و انتگرال گیری داریم:

$$\int_{0}^{L} i_{D} dx = \int_{0}^{v_{DS}} \mu_{n} C_{ox} W \left( v_{GS} - V_{t} - v(x) \right) dv$$

$$\Rightarrow i_D = (\mu_n C_{ox}) \left( \frac{W}{L} \right) \left( (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right)$$



جریان در ناحیه اشباع

مقدار جریان در ابتدای ناحیه اشباع با مقدار جریان در انتهای ناحیه تریود برابر خواهد بود. لذا با جایگزین کردن  $V_{ov}=V_{DS}=(V_{GS}-V_t)$  خواهیم داشت:

$$\Rightarrow i_D = \frac{1}{2} (\mu_n C_{ox}) \left(\frac{W}{L}\right) (v_{GS} - V_t)^2$$

در روابط فوق مقدار  $(\mu_n \mathcal{C}_{ox})$  ثابت بوده و به تکنولوژی ساخت نیمه هادی برمیگردد. از اینرو میتوان آنرا با مقداری ثابت جایگزین نمود.

$$k'_n = (\mu_n C_{ox})$$

در نتیجه رابطه جریان برابر است با:

برای ناحیه تریود

$$i_{D} = k'_{n} \left(\frac{W}{L}\right) \left( (v_{GS} - V_{t})v_{DS} - \frac{1}{2}v_{DS}^{2} \right)$$

براى ناحيه اشباع

$$i_D = \frac{1}{2} k'_n \left(\frac{W}{L}\right) (v_{GS} - V_t)^2$$

# تکنولوژی زیر میکرونی (Sub-Micron)

مشاهده میشود که مقدار جریان به نسبت طول به عرض کانال بستگی دارد.

مقدار L توسط سازنده انتخاب میشود تا ترانزیستور برای جریان دلخواه قابل استفاده باشد. از آنجائیکه ساخت تراتزیستور کوچک یک امتیاز محسوب میشود سعی میشود تا با کوچک کردن L به ترانزیستور کوچکتری رسید که در حال حاضر به علت محدودیت ساخت نمیتوان آن را از  $0.13 \mu m$  کوچکتر کرد. این مقدار را حد تکنولوژی تعیین میکند.

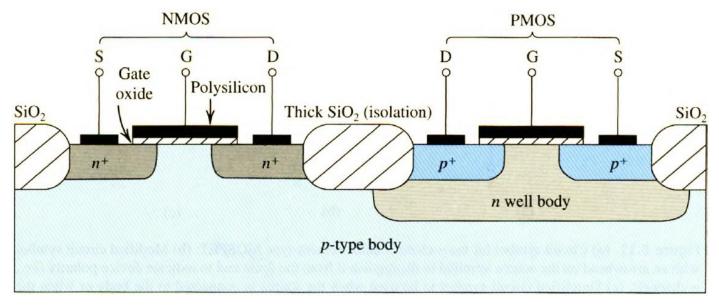


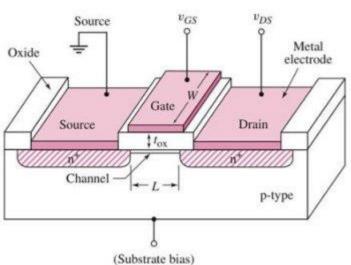
### ترانزیستور MOSFET با کانال P (PMOS)

+P بر روی یک پایه N ساخته میشود و نواحی مثبت و منفی با استفاده از ناخالصی P بیک ترانزیستور کانال P بر روی یک پایه N ساخته میشود و نواحی مثبت و منفی با استفاده از ناخالصی P بوجود می آیند در نتیجه حفره ها ناقل جریان خواهند بود. طرز کار آن شبیه ترانزیستور P کانال است با این تفاوت که P و P و P و P و P مورد استفاده هستند.

### ترانزیستور CMOS

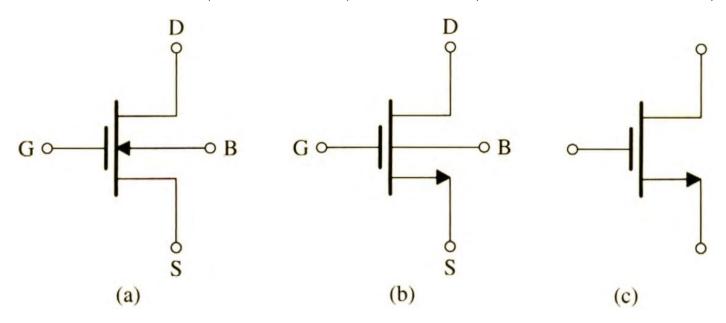
تکنولوژی MOS مکمل و یا (CMOS (Complementary MOS) از هر دو نوع ترانزیستور p,n استفاده میکند. میکند MOS در بسیاری از مدارات دیجیتال و آنالوگ کاربرد دارد. در روی پایه از نوع p یک ناحیه با نام m تکنولوژی CMOS در بسیاری از مدارات دیجیتال و آنالوگ کاربرد دارد. در روی پایه از نوع p یک ناحیه با نام well ایجاد میشود. این دو ناحیه توسط یک عایق از هم جدا میشوند. یک ترانزیستور کانال n در پایه و یک ترانزیستور کانال p درچاه n ایجاد میشود.







شمای ترانزیستور NMOS هر سه شکل معادل هستند. جهت فلش نشان دهنده آن است که جریان از پایه ترانزیستور به بیرون است. اگر پایه و سورس به هم متصل شده باشند پایه نشان داده نمیشود.

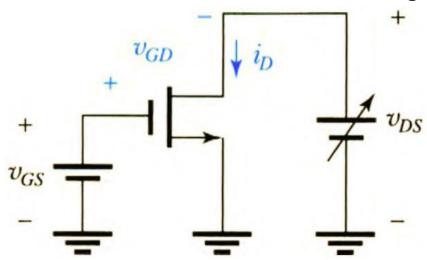


عملکرد ترانزیستور در ناحیه زیر ولتاژ آستانه

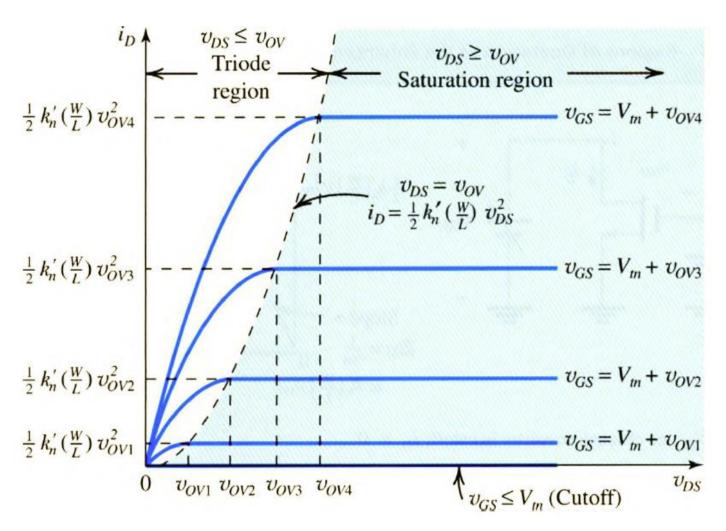
 $v_{GS}$  گفته شد که اگر  $V_t$  باشد جریانی از ترانزیستور عبور نخواهد کرد، اما در این ناحیه اگر ولتاژ $v_{GS}$  باشد، ممکن است که جریانی که رابطه نمائی با ولتاژ دارد از آن عبور نماید. با این وجود در اغلب کاربردها میتوان از آن صرف نظر نمود.

$$(i_D-V_{DS})$$
 مشخصه

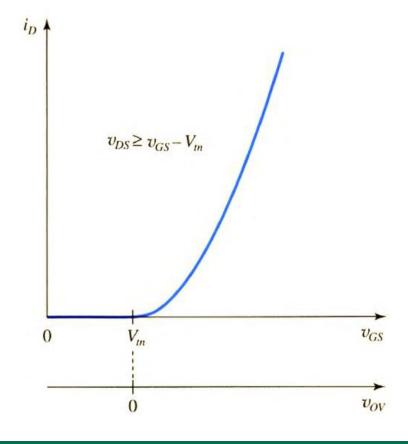
شکل زیر مجموعه ای از منحنی ها را نشان میدهد که هر یک برای  $v_{GS}$  ثابتی اندازه گیری شده اند. سه ناحیه عملکرد مختلف برای ترانزیستور میتوان در نظر گرفت: قطع، تریود و اشباع ناحیه اشباع وقتی که ترانزیستور بعنوان تقویت کننده مورد استفاده است بکار میرود و برای ترانزیستوری که بعنوان سوئیچ کار میکند از ناحیه قطع و تریود استفاده میشود.







مىباشد. N ولتاژ آستانه براى نوع  $V_{tn}$ 





: مشخصه ( $i_D - V_{DS}$ )ناحیه قطع وقتی است که

$$v_{GS} < V_t \rightarrow i_D = 0$$

در ناحیه تریود باید  $V_{cs} \geq V_t$  تا کانال ایجاد شود و از طرفی حال  $V_{DS}$  باید کوچک باشد تا ناحیه کانال ییوسته باقی بماند.

که این شرط را میتوان بصورت زیر نوشت:

$$v_{GS} > V_t$$
 continuous channel در این کانال ماندن

لذا:

$$v_{GD} = v_{GS} + v_{SD} = v_{GS} - v_{DS} \implies v_{DS} < v_{GS} - v_t$$
 continuous channel 
$$\implies v_{GS} - v_{DS} > -v_t$$

در این ناحیه رابطه جریان بصورت زیر بود:

$$i_D = k'_n \left(\frac{W}{L}\right) \left( (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right)$$

:که در صورتیکه  $v_{DS}$  به مقدار کافی کوچک باشد میتوان آنرا بصورت زیر نوشت

$$i_{D} = k_{n}^{\prime} \left(\frac{W}{L}\right) (v_{GS} - V_{t}) v_{DS}$$

که این رابطه خطی بیانگر این امر است که کانال در این ناحیه بصورت یک مقاومت خطی با مقدار زیر عمل خواهد کرد.

$$r_{DS} = \frac{v_{DS}}{i_D} \left| v_{DS} = \sum \Rightarrow r_{DS} = \left( k_n' \left( \frac{W}{L} \right) (v_{GS} - V_t) v_{DS} \right)^{-1} \right|$$
 $v_{GS} = V_{GS}$ 

مقاومت کانال را همچنین میتوان بصورت زیر نوشت

$$r_{DS} = \frac{1}{k_{n}^{'}\left(\frac{W}{L}\right)\left(v_{GS} - V_{t}\right)} \Longrightarrow r_{DS} = \frac{1}{k_{n}^{'}\left(\frac{W}{L}\right)V_{OV}}$$

در ناحیه اشباع باید کانال تشکیل شده و همچنین pinch off رخ داده باشد لذا

 $v_{GS} \geq V_t$  induced channel کانال القایی



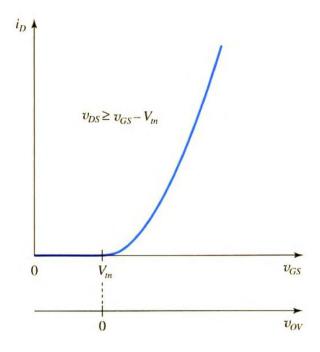
$$v_{DS} \geq v_{GS} - V_t$$
  $pinched - of \ channel (کانال باریک فشرده) کانال باریک$ 

که با جایگزینی آن در رابطه جریان در مرز ناحیه اشباع داریم:

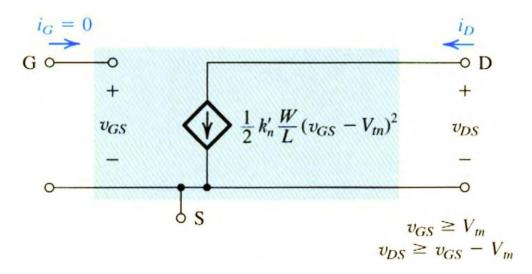
$$i_D = \frac{1}{2} k_n' \left( \frac{W}{L} \right) (v_{GS} - V_t)^2$$

توجه شود که در این ناحیه جریان درین مستقل از ولتاژ  $v_{DS}$  بوه و فقط به ولتاژ  $v_{GS}$  بستگی دارد لذا از آن میتوان بعنوان منبع جریان استفاده کرد.

رابطه جریان در ناحیه اشباع بصورت شکل زیر خواهد بود که مستقل از ولتاژ $v_{DS}$  است.



#### مدل سیگنال کوچک

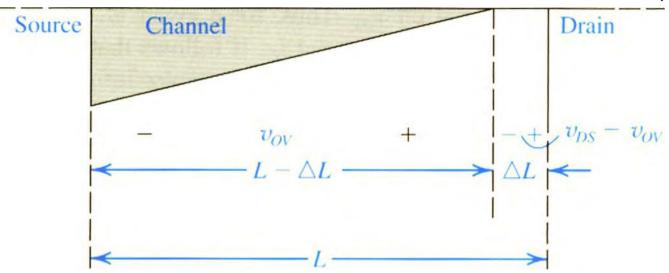




#### اثر محدود بودن مقاومت خروجي

دیدیم که در حالت اشباع جریان  $i_D$  مستقل از ولتاژ  $v_{DS}$  است. اما این امر در عمل صادق نبوده و با افزایش ویدیم که در حالت اشباع جرین دورتر می شود.  $v_{DS}$  نقطه pinch off کانال از درین دورتر می شود.

در این حالت افت ولتاژ دو سر کانال در حد مقدار زیر ثابت می ماند  $V_{oV} = V_{DS_{sat}} = (V_{GS} - V_t)$  و بقیه در ناحیه تخلیه باریکی که بین درین و کانال ایجاد میشود افت میکند. این ولتاژ الکترونهایی که به ناحیه تخلیه میرسند را شتاب داده و جذب درین میکند. در اینحالت عرض کانال به اندازه کوچک میشود. این پدیده را مدولاسیون طول کانال میگویند. (Channel Length Modulation)



#### اثر تغییر طول کانال در مقدار جریان

با کوچک شدن طول موثر کانال مقدار جریان درین نیز تغییر میکند.

$$i_{D} = \frac{1}{2} k'_{n} \left( \frac{W}{L - \Delta L} \right) (v_{GS} - V_{t})^{2} \rightarrow \frac{1}{2} k'_{n} \frac{W}{L} \left( \frac{1}{1 - \frac{\Delta L}{L}} \right) (v_{GS} - V_{t})^{2}$$

$$\Rightarrow i_{D} \approx \frac{1}{2} k'_{n} \frac{W}{L} \left( 1 + \frac{\Delta L}{L} \right) (v_{GS} - V_{t})^{2} , \frac{\Delta L}{L} \ll 1$$

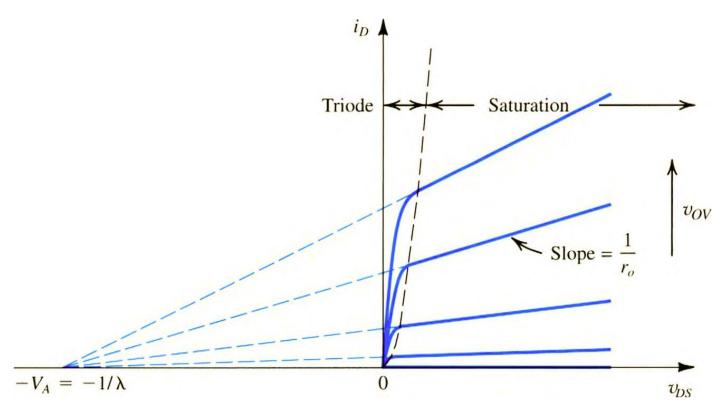
اگر تغییر طول کانال را با  $v_{DS}$  متناسب بدانیم:

$$\begin{split} \Delta L &= \lambda' v_{DS} \\ i_D &= \frac{1}{2} k'_n \frac{W}{L} \left( 1 + \frac{\lambda'}{L} v_{DS} \right) (v_{GS} - V_t)^2 \quad , \quad \lambda = \frac{\lambda'}{L} \\ i_D &= \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_t)^2 (1 + \lambda v_{DS}) \end{split}$$

که نشان می $(1+\lambda v_{DS})$  و ولتاژ $v_{DS}$  با ضریب  $(1+\lambda v_{DS})$  رابطه خواهند داشت.



 $v_{DS}$  رابطه جریان خروجی و ولتاژ



که در آن اثر الی  $V_A$  را نیز مشاهده میکنید، معمولا بین ۲۰۰ تا ۳۰۰ ولت است.  $V_A$ متناسب با L بوده، بنابراین ترانزیستورهای با کانال کوتاه بیشتر از کانالهای بلند این ولتاژ را تحمل میکنند.

مقاومت خروجى

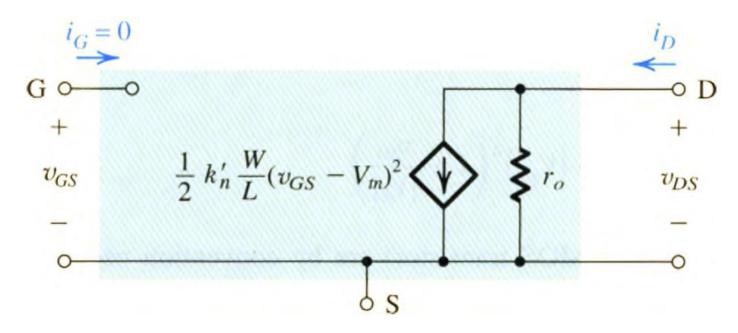
داد: میتوان تغییر مقدار جریان درین در اثر تغییرات ولتاژ $v_{DS}$  را بصورت یک مقاومت نشان داد:

$$r_o=\left(rac{\partial i_D}{\partial v_{DS}}
ight)_{v_{GS}\ constant}^{-1}$$
 ثابت  $r_o=\left(\lambdarac{k'_n}{2}rac{W}{L}(v_{GS}-V_t)^2
ight)^{-1}\Longrightarrow r_o=rac{1}{\lambda I_D}$  با فرض  $V_A=rac{1}{\lambda}$  داریم:  $r_o=rac{V_A}{I_D}$ 

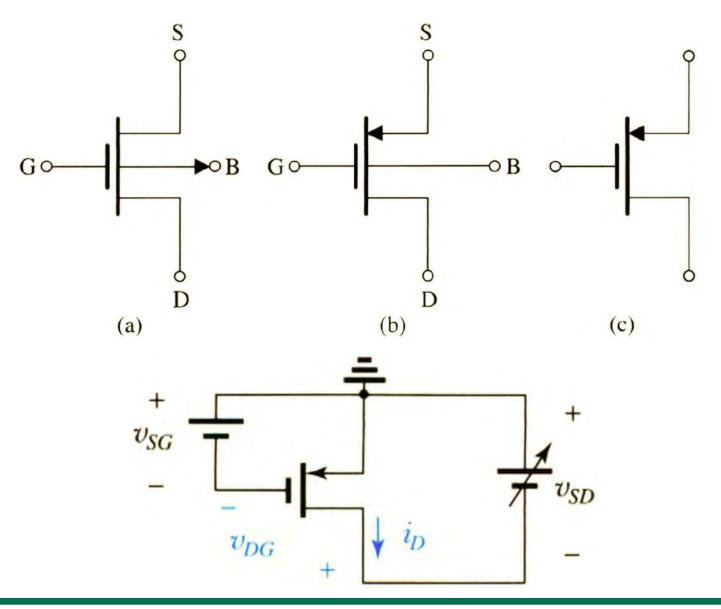
در این روابط  $I_D$  جریان درین بدون در نظر گرفتن اثر مدولاسیون کانال است:



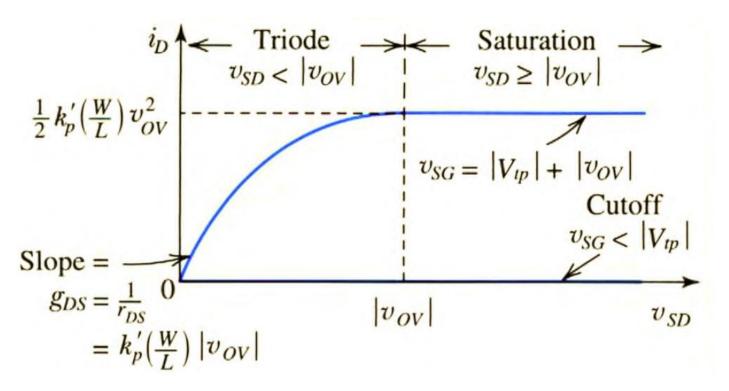
## مدل ترانزیستور با در نظر گرفتن مقاومت خروجی



ترانزیستور PMOS



ترانزیستور PMOS سورس به ولتاژ بالا و درین به ولتاژ کمتر وصل میشود. ولتاژ آستانه  $V_t < 0$  و  $v_{GS}$  نیز منفی خواهد بود. بدنه به منفی ترین ولتاژ مدار وصل میشود.



ناحیه قطع (Cutoff region)

$$v_{GS} > V_t \rightarrow i_D = 0$$

ناحیه تریود (خطی، اهمی) (Triode region)

$$v_{DS} \ge v_{GS} - V_t \to i_D = k_p' \left(\frac{W}{L}\right) \left( (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right)$$

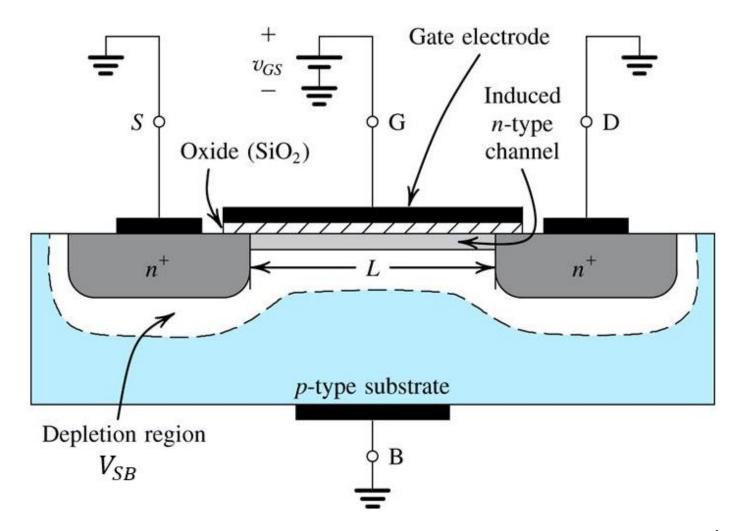
ناحیه اشباع (Saturation region)

$$v_{DS} \le v_{GS} - V_t \Longrightarrow i_D = \frac{1}{2} k'_p \frac{W}{L} (v_{GS} - V_t)^2 (1 + \lambda v_{DS})$$

اثر بدنه

برای عملکرد صحیح ترانزیستور هر دو پیوند BD و BB باید بصورت معکوس بایاس شده باشند. معمولا بدنه یک ترانزیستور NMOS به منفی ترین ولتاژ مدار وصل میشود.با افزایش  $V_{SB}$  ناحیه تخلیه بین پایه و سورس نیز بزرگتر میشود و در نتیجه در ناحیه زیر کانال پیشروی مینماید. از آنجائیکه بار منفی زیادی در ناحیه تخلیه جمع شده در نتیجه ولتاژ لازم برای ایجاد کانال افزایش می یابد. به این اثر body Effect گفته میشود. این اثر میتواند کارائی مدار را تاحد زیادی تحت تاثیر قرار دهد.





#### اثر حرارت

مقدار  $V_t$  به ازای هر درجه افزایش در حرارت به اندازه 2mV افزایش پیدا میکند. مقدار  $k_n$  با حرارت کاهش پیدا میکند در نتیجه مقدار  $i_D$  با افزایش دما کاهش پیدا میکند. برای یک مقدار ثابت از ولتاژ بایاس میتوان گفت که در حالت کلی با افزایش دما مقدار جریان کاهش می یابد.

#### شکست و محافظت از ورودی

با افزایش ولتاژ درین به نقطه ای میرسیم که پیوند درین وپایه بصورت بهمنی شکست پیدا میکند (بین ۱۵۰ تا ۱۵۰ ولت) و باعث میشود تا جریان خیلی زیاد شود.(Weak avalanche) در ترانزیستور هایی که ناحیه کانال کوچک باشد با افزایش ولتاژ درین ناحیه تخلیه گسترش زیادی پیدا کرده و تا سورس امتداد پیدا می نماید. این پدیده punch through نامیده شده و باعث افزایش زیاد جریان میشود.

پیدیده شکست دیگری وجود دارد که با افزایش ولتاژ گیت-سورس رخ میدهد ( در حدود ۳۰ ولت). این پدیده باعث از بین رفتن عایق ناحیه گیت شده و به ترانزیستور صدمه غیر قابل برگشت میزند.

(Gate-oxide breakdown ) باید توجه شود که مقاومت ورودی MOSFET خیلی بالا و خازن ورودی آنها خیلی کم است لذا یک بار الکتریکی ساکن کم هم میتواند ولتاژ گیت را از آستانه شکست بالا برده و ترانزیستور را بسوزاند. ( از اینرو باید از لمس کردن ترانزیستور با دست خودداری کرد).

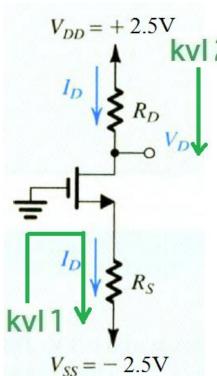


البته امروزه اکثر نیمه هادی های MOSFET دارای مدارات دیودی در ورودی برای محافظت از ترانزیستور میباشند.

### مدارات MOSFET در حالت کار بصورت DC

در این بخش برای سادگی تحلیل DC مدارات ترانزیستوری از خاصیت مدولاسیون کانال صرفنظر کرده و  $\lambda=0$  در نظر گرفته می شود.

مثال: مدار شکل زیر را به نحوی طراحی کنید که جریان  $I_D=0.4m$  و  $V_D=0.5v$  شود. مشخصات ترانزیستور را بصورت زیر در نظر بگیرید.



$$V_t=0.7v$$
 ,  $\mu_n C_{ox}=100\,\mu A/V^2$   $L=1\mu m$  ,  $W=32\mu m$  ,  $\lambda=0$ 

از آنجائیکه ولتاژ درین از گیت بیشتر است لذا ترانزیستور باید در ناحیه اشباع باشد لذا از روابط این ناحیه استفاده میشود:

$$I_D = \frac{1}{2} (\mu_n C_{ox}) \left(\frac{W}{L}\right) (v_{GS} - V_t)^2$$

با جایگزینی مقادیر زیر خواهیم داشت: واحد  $I_D$  را به  $\mu$  تبدیل میکنیم

$$I_{D} = 0.4mA = 400\mu A$$

$$\Rightarrow 400 = \frac{1}{2} \times 100 \times \left(\frac{32}{1}\right) (V_{OV})^{2} \rightarrow V_{OV} = 0.5v$$

$$\Rightarrow V_{GS} = V_{t} + V_{OV} = 0.7 + 0.5 = 1.2v$$

$$kvl1: +V_{GS} + R_{S}(I_{D}) - 2.5 = 0$$

$$\Rightarrow kvl1: +1.2 + R_{S}(0.4mA) - 2.5 = 0$$

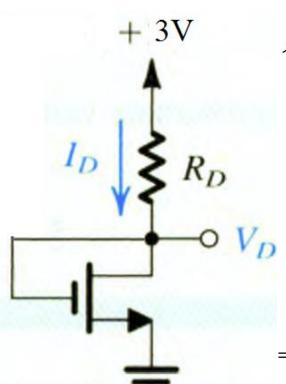
$$R_{S} = \frac{2.5 - 1.2}{0.4m} = 3.25k\Omega$$

$$kvl2: -V_{BB} + R_{D}(I_{D}) + V_{D} = 0$$

$$\Rightarrow kvl2: -2.5 + R_{D}(0.4mA) + 0.5 = 0$$

$$R_{D} = \frac{2.5 - 0.5}{0.4m} = 5k\Omega$$

مثال: در مدار زیر R رابه نحوی پیدا کنیدکه  $I_D = 80m$  باشد و مقدار  $V_D$  چقدر خواهد بود.



$$V_t=0.6v$$
 ,  $\mu_n C_{ox}=200\,\mu A/V^2$   $L=0.8\mu m$  ,  $W=4\mu m$  ,  $\lambda=0$  از آنجائیکه  $V_D=V_C=0$  بوده و  $V_D=V_C=0$  میرباشد لذا ترانزیستو

از آنجائیکه  $V_D = V_D$  بوده و  $V_{DG} = 0$  میباشد لذا ترانزیستور

در ناحیه اشباع بوده و داریم:

$$I_D = \frac{1}{2} (\mu_n C_{ox}) \left(\frac{W}{L}\right) (V_{GS} - V_t)^2$$

$$\Rightarrow I_D = \frac{1}{2} (\mu_n C_{ox}) \left(\frac{W}{L}\right) (V_{OV})^2$$

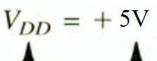
که با حل آن خواهیم داشت:

$$V_{OV} = \sqrt{\frac{2I_D}{(\mu_n C_{ox})(\frac{W}{L})}} = \sqrt{\frac{2 \times 80m}{200\mu(\frac{4\mu}{0.8\mu})}} = 0.4v$$

$$\Rightarrow V_{GS} = V_t + V_{OV} = 0.6 + 0.4 = 1v$$
$$\Rightarrow V_D = V_C = 1v$$

$$R_D = \frac{3-1}{80m} = 25k\Omega$$

مثال: مدار مقابل را بگونه ای طراحی کنید که مقدار  $V_D=0.1 v$  باشد. دراین حالت مقدار مقاومت بین



 $V_t = 1v$  ,  $k'_n \left(rac{W}{t}
ight) = 1\, mA/V^2$  درین و سورس چقدر است.

از آنجایی که ولتاژ درین باندازه 4.9v از ولتاژ گیت کمتر بوده

و  $V_t = 1v$  است، لذا ترانزیستور در ناحیه تربود است.

در این ناحیه رابطه جریان بصورت زیر است:

$$R_D$$

$$I_{D} = k'_{n} \left( \frac{W}{L} \right) \left( (v_{GS} - V_{t}) v_{DS} - \frac{1}{2} v_{DS}^{2} \right)$$

$$\Rightarrow I_D = 1 \, mA/V^2 \left( (5-1) \times 0.1 - \frac{1}{2} \times 0.01 \right) = 0.395 mA$$

از اینرو مقدار  $R_D$  مقاومت برابر است با:

$$R_D = \frac{5 - 0.1}{0.395mA} = 12.4k\Omega$$

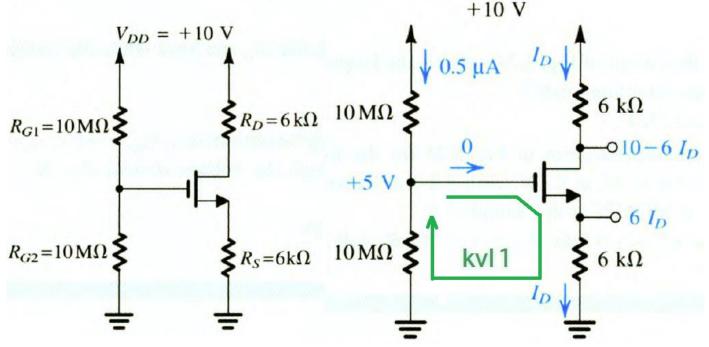
برای مقادیر کم  $V_{DS}$  مقدار مقاومت درین-سورس برابر است با:

$$R_{DS} = \frac{V_{DS}}{I_D} = \frac{0.1}{0.395mA} = 253k\Omega$$



مثال: در مدار شکل زیر ولتاژ نقاط مختلف و جریان شاخه های آنرا بدست آورید. از اثر مدولاسیون کانال

$$V_t=1v$$
 ,  ${k'}_n\left(rac{W}{L}
ight)=1\,mA/V^2$  .چشم پوشی کنید



از آنجائیکه جریان گیت صفر است لذا ولتاژ گیت را میتوان از تقسیم مقاومتی بدست آورد.

$$V_G = \frac{V_{DD} \times R_{G2}}{R_{G1} + R_{G2}} = \frac{10 \times 10M}{10M + 10M} = 5v$$

چون ولتاژ گیت مثبت است لذا ترانزیستور روشن خواهد شد اما نمیتوان گفت که در ناحیه اشباع است یا تریود. از اینرو ابتدا فرض میشود که در ناحیه اشباع باشد. در اینصورت برای ولتاژ  $V_{GS}$  داریم:

$$kvl1: -V_G + V_{GS} + R_S(I_D) = 0$$

$$\Rightarrow V_{GS} = 5 - 6k(I_D mA) \Rightarrow V_{GS} = 5 - 6I_D$$

$$I_D = \frac{1}{2} k'_n \left(\frac{W}{L}\right) (v_{GS} - V_t)^2 \Rightarrow I_D = \frac{1}{2} \times 1 \times (5 - 6I_D - 1)^2$$

$$\Rightarrow 18I_D^2 - 25I_D + 8 = 0$$

با حل معادله فوق دو مقدار برای جریان بدست می آید:

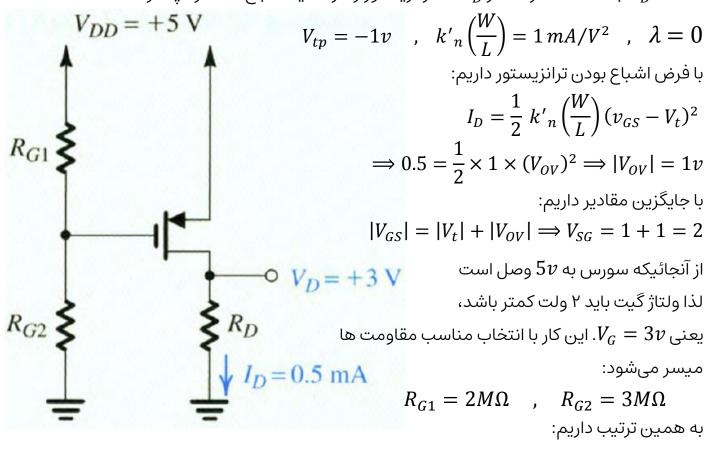
$$\begin{cases} I_{D_1} = 0.89mA \\ I_{D_2} = 0.5mA \end{cases}$$

اما به ازای  $I_{D_1}=0.89mA$  مقدار ولتاژ سورس برابر میشود با  $I_{D_1}=0.89mA$  که بی معنی است لذا:  $I_D=I_{D_2}=0.5mA\Longrightarrow V_S=6I_D=6\times 0.5mA=3v$ 

از آنجایی که  $v_D > v_G - V_t$  لذا فرض اشباع صحیح بوده است.



مثال: مدار شکل زیر را به نحوی طراحی کنید که ترانزیستور در حالت اشباع بوده و  $I_D=0.5mA$  و  $V_D=3v$  باشد. حداکثر مقدار  $R_D$  که ترانزیستور را در ناحیه اشباع نگه دارد چقدر است.



$$R_D = \frac{V_D}{I_D} = \frac{3}{0.5mA} = 6k\Omega$$

ترانزیستور تا وقتی در ناحیه اشباع خواهد بود که ولتاژ درین به اندازه  $|V_t|$  از گیت بیشتر باشد. یعنی

$$V_{D_{max}} = 3 + 1 = 4v$$

از این رو حداکثر مقدار  $R_D$  برای ماندن در ناحیه اشباع برابر است با:

$$R_D = \frac{V_D}{I_D} = \frac{4}{0.5mA} = 8k\Omega$$



