

- **计算机系统：**包括**硬件**、**软件**。
  - **硬件：**计算机系统的实体，由看得见、摸得着的各种电子元器件，各类光、电、机设备的实物组成，如主机、外设等。
  - **软件：**看不见、摸不着，由人们事先编制的具有各种特殊功能的信息组成。它是用来充分发挥硬件性能，提高机器工作效率，指挥硬件工作的程序、文档、数据的集合。
- **硬件、软件同等重要。**因为它们计算机系统中相辅相成，相互依存，互相促进，缺一不可，是不可分割的统一体。
  - 硬件是软件的物质基础；
  - 软件是硬件的“灵魂”。

### 3.7 画图说明异步通信中请求与回答有哪几种互锁关系。

- 同步通信：公共时钟
- 异步通信：**应答 / 握手**方式（请求、回答），3种方式
  - 不互锁方式：请求、回答（通信双方）**没有相互制约关系**。
  - 半互锁方式：请求、回答（通信双方）**有简单制约关系**，一方互锁关系。
  - 全互锁方式：请求、回答（通信双方）**有完全制约关系**。（可靠性最高）
- 模块
  - 主模块 - 请求信号 - Request
  - 从模块 - 回答信号 - Acknowledge
  - 应答线 - 握手交互信号 - Handshaking

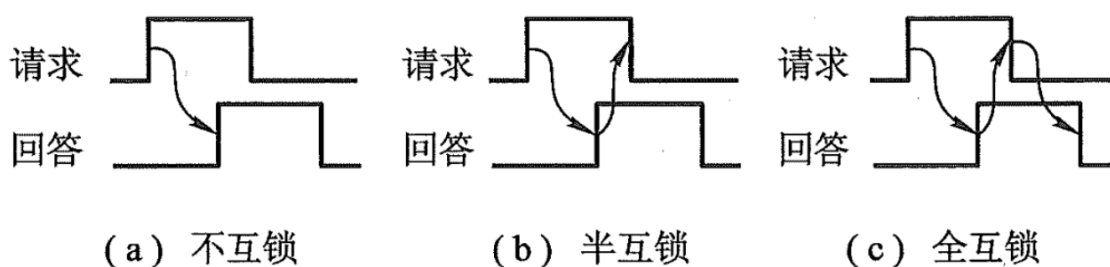


图 3.18 异步通信中请求与回答的互锁

**例 4.13** 已知缓存-主存系统的效率为 85%, 平均访问时间为 60 ns, 缓存比主存快 4 倍, 求主存的存取周期和缓存的命中率。

**【解】** 设缓存-主存系统的效率为  $e$ , 平均访问时间为  $t_a$ , 缓存的存取周期为  $t_c$ , 命中率为  $h$ , 主存的存取周期为  $t_m$ 。

$$\text{根据 } e = \frac{t_c}{t_a} \times 100\%$$

$$\text{得 } t_c = t_a \cdot e = 60 \text{ ns} \times 0.85 = 51 \text{ ns}$$

由于缓存比主存快 4 倍, 则

$$t_m = t_c \times (4 + 1) = 51 \text{ ns} \times 5 = 255 \text{ ns}$$

$$\text{根据 } t_a = ht_c + (1 - h)t_m, \text{ 其中 } t_a = 60 \text{ ns}, t_c = 51 \text{ ns}, t_m = 255 \text{ ns}, \text{ 得 } h = 95.6\%。$$

3. 主机与 I/O 交换信息的控制方式有:

(1) 程序查询方式。其特点是主机与 I/O 串行工作。CPU 启动 I/O 后, 时刻查询 I/O 是否准备好, 若设备准备就绪, CPU 便转入处理 I/O 与主机间传送信息的程序; 若设备未做好准备, 则 CPU 反复查询, “踏步”等待直到 I/O 准备就绪为止。可见这种方式 CPU 效率很低。

(2) 程序中断方式。其特点是主机与 I/O 并行工作。CPU 启动 I/O 后, 不必时刻查询 I/O 是否准备好, 而是继续执行程序。当 I/O 准备就绪时, 向 CPU 发中断请求信号, CPU 在适当的时候响应 I/O 的中断请求, 暂停现程序为 I/O 服务。这种方式消除了“踏步”现象, 提高了 CPU 的效率。

(3) DMA 方式。其特点是主机与 I/O 并行工作, 主存和 I/O 之间有一条直接数据通路。CPU 启动 I/O 后, 不必查询 I/O 是否准备好, 当 I/O 准备就绪后, 发出 DMA 请求, 此时 CPU 不直接参与 I/O 和主存间的信息交换, 只是把外部总线(地址线、数据线及有关控制线)的使用权暂时交赋予 DMA, 仍然可以完成自身内部的操作(如加法、移位等), 故不必中断现程序, 只需暂停一个存取周期访存(即周期挪用), CPU 的效率更高。

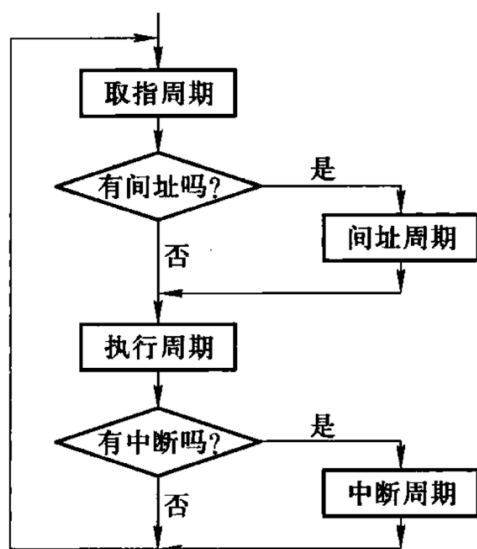


图 8.32 第 3 题答图

3. 图 8.32 所示是指令周期的流程图, 取指周期完成取指令和分析指令的操作; 间址周期用于取操作数的有效地址; 执行周期完成执行指令的操作; 中断周期是当 CPU 响应中断时, 由中断隐指令完成保护程序断点、硬件关中断和向量地址送 PC(硬件向量法)的操作。