

1. Los sistemas MIMD débilmente acoplados:

- a) Se les llama así porque no todos los nodos tienen la misma prioridad a la hora de acceder a la red de interconexión.
- b) También se les llama sistemas multiprocesador cc-NMA.
- c) Utilizan mecanismo explícitos de envío y recepción de datos entre los distintos nodos.
- d) Ninguna de las anteriores

2. Un protocolo de coherencia de caché se dice que es de tipo write-broadcast cuando se da lo siguiente:

- a) Si un procesador actualiza un bloque de datos, envía una señal al resto de procesadores para que marquen ese mismo como inválido
- b) Si un procesador actualiza un bloque de datos, envía una señal al resto de procesadores para que actualicen ese mismo bloque
- c) Si un procesador ha de actualizar un bloque, primero envía una señal al resto de procesadores para asegurarse de que no tienen ese mismo bloque replicado, y por tanto no hay problema de coherencia
- d) Ninguna de las anteriores

3. ¿Qué desventajas presentaba la programación de shader en Cg frente a CUDA dentro del ámbito de la GPGPU?

- a) Mayor tiempo de compilación
- b) Mayor tiempo de desarrollo y conocimientos especializados
- c) Incompatibilidad con la mayoría de arquitecturas de procesadores gráficos
- d) Ninguna de las anteriores

4. Respecto al kernel que se ejecuta en la GPU, la aceleración específica lograda por un código ejecutado en la GPU no depende de:

- a) Si el flujo de datos y el flujo de control se adaptan bien a la forma de computar en la GPU
- b) El número de parámetros que se le pasa a la función kernel.
- c) Optimización en el código
- d) Si el kernel de la GPU admite un número suficiente de hilos concurrentes

5. Si el kernel que enviamos a la GPU se acelera 6x, pero el 40% restante de la aplicación no admite paralelismo, ¿Qué aceleración global se obtiene?

- a) 6x b) 2x c) 1.5x d) 10x

6. ¿Cuál de las siguientes características no es propia de la arquitectura de una GPU?

- a) Las GPU's poseen unidades control simple
- b) Las GPU's están compuestas de muchas ALU simples
- c) Las GPU's poseen caches pequeñas que potencian el ancho de banda de la memoria.
- d) Las GPU's poseen mecanismos de predicción de salto de instrucciones (branch prediction)

Las GPU's tienen una unidad de control simple, no tienen ni Branch prediction ni Data forwarding

(LAS CPU's SI)

NO HAY PREGUNTA 7

8. ¿Cuál de las siguientes afirmaciones sobre el manejo de hilos en CUDA no es cierta?

- a) Los hilos dentro de un bloque se pueden coordinar e intercambiar información.
- b) Los hilos se asignan a los Streaming Multiprocessors (SM) en bloques.
- c) Hilos en diferentes bloques no pueden cooperar de forma directa.
- d) No existe un número máximo de hilos por bloque.

9. La memoria de mayor capacidad dentro de una GPU es la:

- a) Memoria de texturas.
- b) Memoria global.
- c) Registros.
- d) Memoria de texturas.

10. Dentro de un kernel, por defecto, las variables declaradas son asignadas a:

- a) Memoria constante.
- b) Memoria global.
- c) Registros.
- d) Memoria de texturas.

11. ¿Cuál de las siguientes afirmaciones es cierta con respecto a la segmentación del cauce de ejecución de un procesador?

- a) Consiste en compartir la CPU alternativamente, a intervalos de tiempo iguales, entre distintas instrucciones.
- b) Consiste en dividir la ejecución de las instrucciones en etapas de la misma velocidad.
- c) Es incompatible con la superescalaridad.
- d) Los buffers son unos componentes que han de insertarse entre las distintas etapas del cauce.

12. ¿Cuál de las siguientes afirmaciones es cierta con respecto los procesadores superescalares?

- a) Tienen la desventaja de necesitar una frecuencia de reloj muy alta para obtener rendimientos elevados.
- b) Tienen la desventaja de aumentar la complejidad de la circuitería.
- c) Tienen la desventaja de tener que seguir estrictamente el flujo secuencial de las instrucciones para su correcta ejecución.
- d) Marca ésta si todas las anteriores son ciertas.

13. ¿Cuál de estas afirmaciones es cierta sobre los procesadores supersegmentados?

- a) Consiste en unir segmentación y superescalaridad, para tener varios cauces segmentados replicados.
- b) Todas las etapas del cauce se dividen en el mismo número de subetapas.
- c) Disponen de varios tiempos de reloj distintos.

d) Marca ésta si todas las anteriores son ciertas.

14. Una dependencia relativa al procedimiento significa:

- a) Que los datos que lee una instrucción son modificados por otra instrucción anterior.
- b) Que hasta que una instrucción condicional no se evalúe por completo no se puede saber cuál es la siguiente instrucción que ha de ocupar el cauce de ejecución.
- c) Que dos instrucciones modifican consecutivamente un dato, por lo que una de ellas debe bloquearse hasta que la otra acabe.
- d) Que dos instrucciones leen un dato, por lo que no hay inconveniente real a la hora de que ambas instrucciones ocupen los cauces de ejecución.

15. La tecnología MMX de tipo SIMD:

- a) Incorpora al hardware ocho registros nuevos al para procesar datos vectoriales de tipo entero.
- b) Incorporan la aritmética saturante, que significa que todo resultado que sobrepasa un máximo se...
- c) Incorporan la comparación empaquetada, que proporciona una máscara de bits según se cumpla o
- d) Ninguna de las anteriores

16. ¿Qué afirmación es cierta acerca de la tecnología VLIW?

- a) Tienen la desventaja de suponer un incremento en la complejidad de los recursos hardware.
- b) Un compilador se ocupa de descomponer cada instrucción a ejecutar en subinstrucciones denominadas...
- c) Agrupa varias instrucciones en una misma palabra, denominando a cada una de esas instrucciones si...
- d) Es incompatible con la tecnología EPIC.

17. Sobre los sistemas MIMD fuertemente acoplados:

- a) Los distintos computadores se comunican mediante paso de mensajes.
- b) La escalabilidad del sistema está limitada por el ancho de banda del acceso a la memoria.
- c) Los nodos carecen de memoria privada.
- d) Ninguna de las anteriores.

18. Sobre los protocolos snoopy:

- a) Los bloques de datos compartidos se hallan en una estructura específica, de modo que la actualización... automáticamente en cada procesador que lo está manejando.
- b) Las órdenes de invalidación/actualización se propagan a través de una línea común.
- c) Solo pueden ser de tipo write-invalidate.
- d) Solo pueden ser de tipo write-broadcast.

19. ¿Cuál es la solución estática al problema de la coherencia de las caches en un sistema multiprocesador?

- a) Determinar que variables se pueden replicar en las caches y cuáles no.
- b) La utilización de protocolos basados en directorios.
- c) Impedir que las variables utilizadas por varios procesadores puedan ser replicadas en sus respectivas caches
- d) Ninguna de las anteriores.

20. El middleware es:

- a) La denominación que se da al sistema operativo que utilizan los ordenadores de un cluster.
- b) Un hardware específico para la construcción optimizada de clusters.
- c) La red de interconexión que comunica de forma eficiente los ordenadores de un cluster.
- d) Ninguna de las anteriores