

## Aula 2

# Outras Funções Lógicas e Paridade

**SEL 0414 - Sistemas Digitais**

**Prof. Dr. Marcelo Andrade da Costa Vieira**

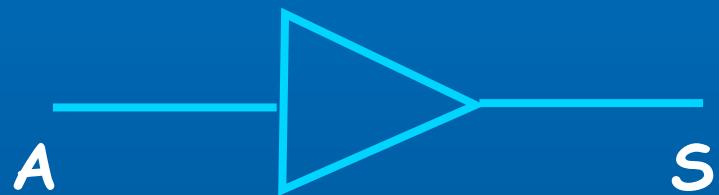
# Outras Funções Lógicas

# PORTA NÃO-INVERSORA (Buffer)

TABELA VERDADE

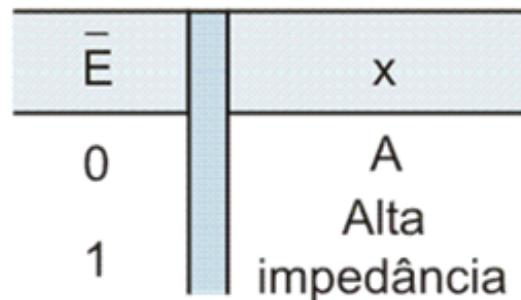
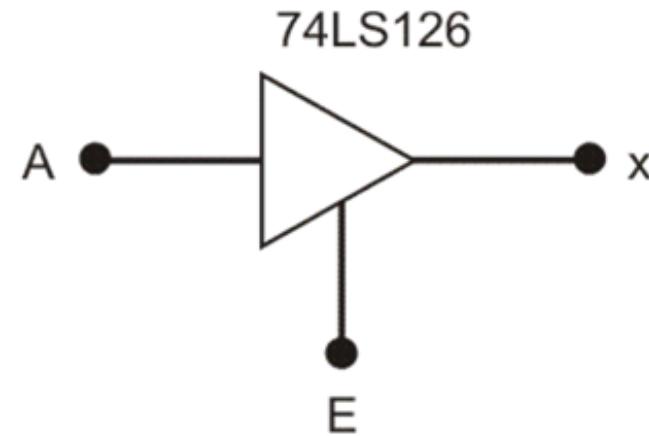
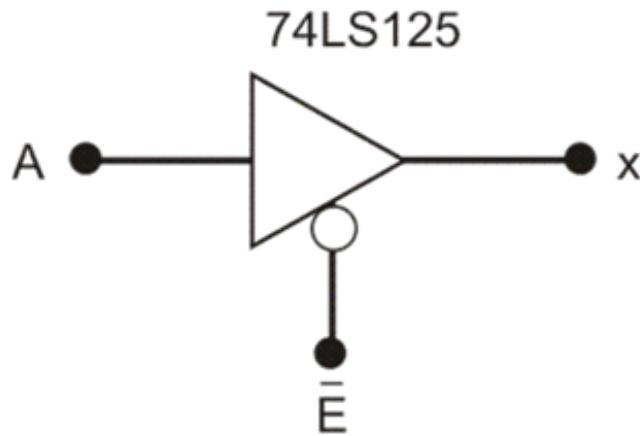
$$S = A$$

A	S
0	0
1	1

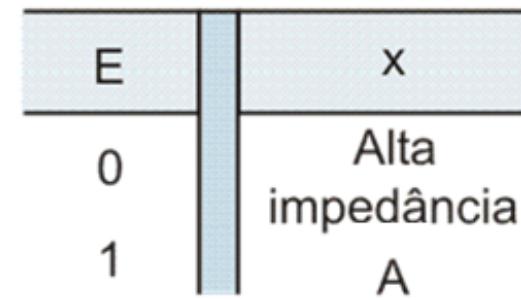


- Aumentar o *fan-out* de uma dada porta lógica;
- Linhas de atraso, com vários *buffers* conectados em cascata
- Portas Tri-state (três estados possíveis: zero, um ou de alta impedância): o buffer controla a saída ou não do sinal presente na entrada da porta. Diferente das portas AND ou OR que colocam um estado alto ou baixo na saída.

# BUFFERS TRISTATE

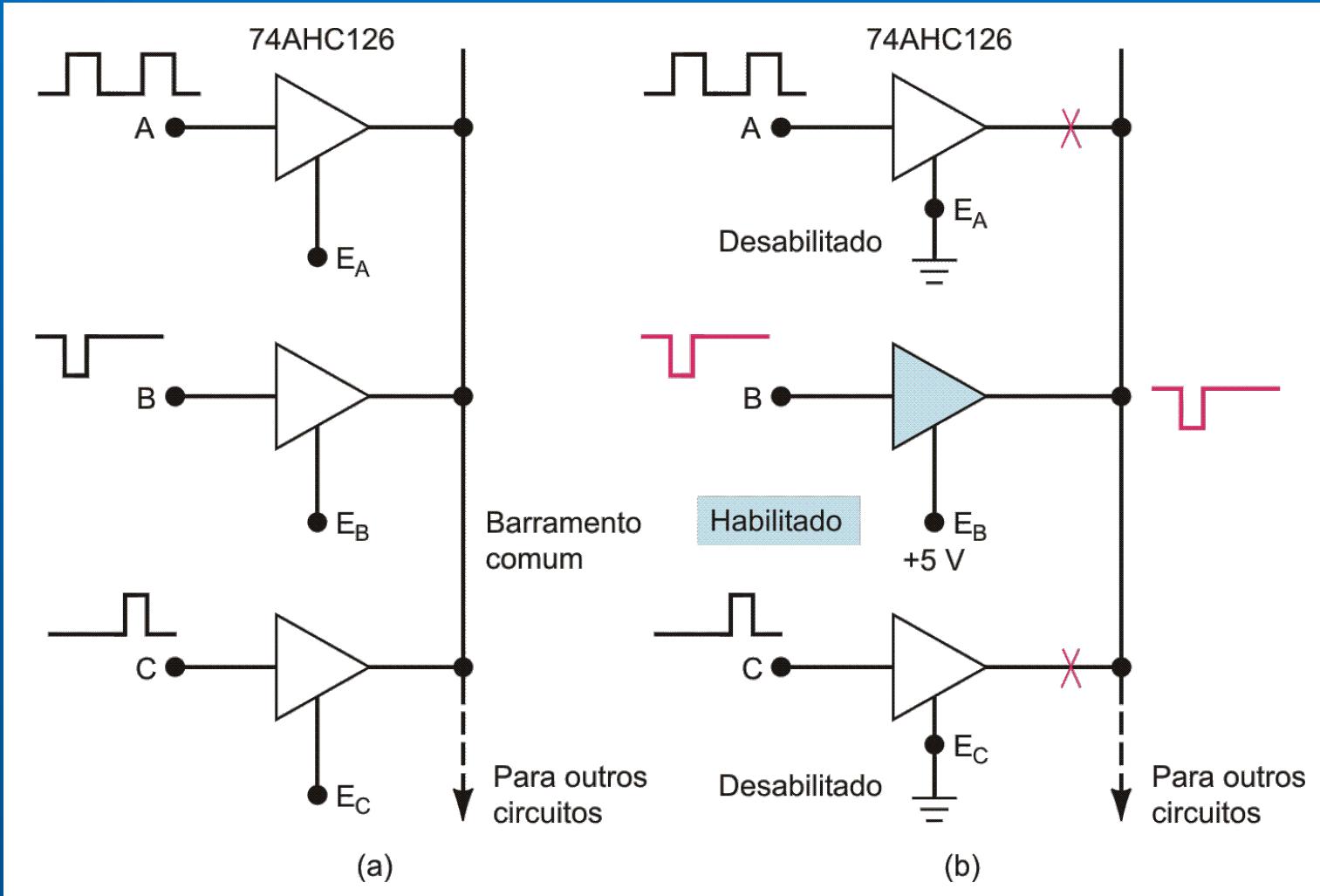


(a)



(b)

# BUFFERS TRISTATE



# FUNÇÃO OU-EXCLUSIVO (“X-OR”)

$$S = \bar{A}B + A\bar{B}$$



$$S = A \oplus B$$

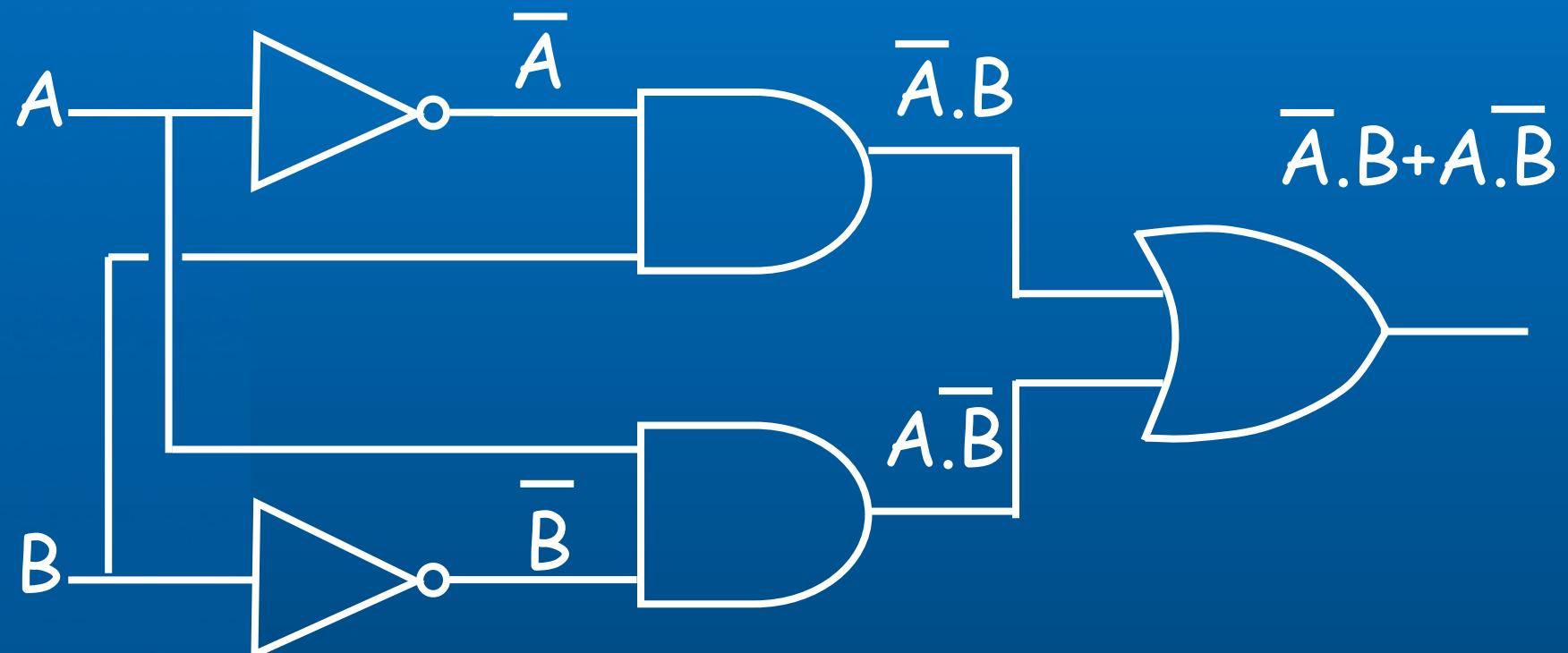
$S = 1$  quando  $A \neq B \rightarrow S = 1$  apenas quando  $A$  OU  $B = 1$

$S = 1$  quando o número de 1's for ímpar  $S = 0$  quando o número de 1's for par

TABELA VERDADE

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

# FUNÇÃO OU-EXCLUSIVO (“X-OR”)



# FUNÇÃO OU-EXCLUSIVO (“X-OR”)

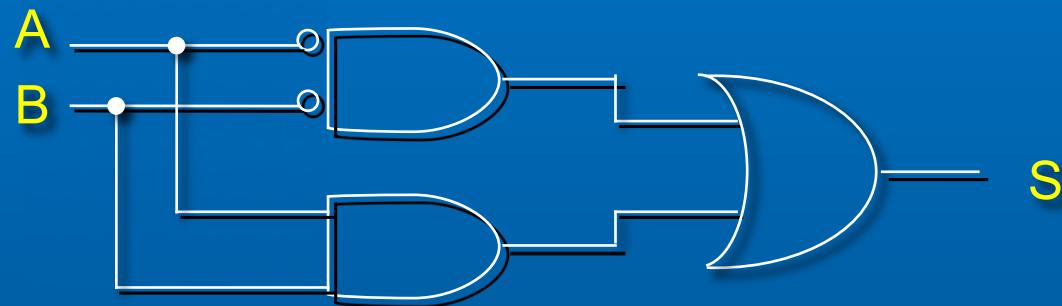
- Símbolo Equivalente:



A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

Todas as portas XOR tem apenas duas entradas! Não existem portas XOR de três, quatro ou mais entradas.

# FUNÇÃO COINCIDÊNCIA (“X-NOR”)



$$S = \overline{A}\overline{B} + AB$$



$S = 1$  somente quando  $A = B$  ou  
 $S = 1$  quando o número de 1's for par

$$S = A \odot B$$



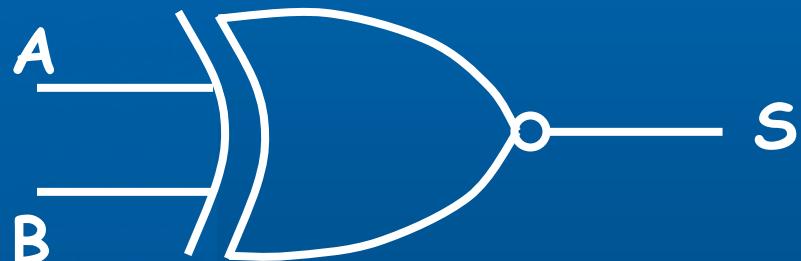
$$S = \overline{A} \oplus \overline{B}$$

TABELA DA VERDADE

A	B	S
0	0	1
0	1	0
1	0	0
1	1	1

# FUNÇÃO COINCIDÊNCIA (“X-NOR”)

- Símbolo Equivalente:



A	B	S
0	0	1
0	1	0
1	0	0
1	1	1

Todas as portas XNOR tem apenas duas entradas! Não existem portas XNOR de três, quatro ou mais entradas.

$$\overline{A \oplus B} = A \odot B$$

A	B	$A \oplus B$	$A \odot B$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

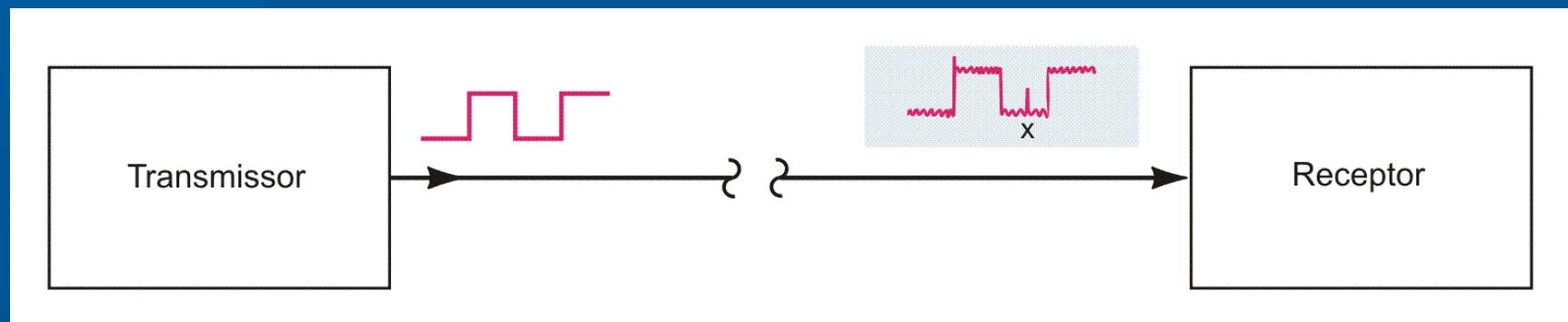
# Portas Lógicas - Resumo

Função Lógica Básica	Símbolo Gráfico da Porta	Equação Booleana
AND		$Y = A \cdot B$
OR		$Y = A + B$
XOR		$Y = A \oplus B$
NOT		$Y = \overline{A}$
NAND		$Y = \overline{A \cdot B}$
NOR		$Y = \overline{A + B}$
XNOR		$Y = \overline{A \oplus B}$

# Paridade

# Transmissão de Dados Digitais

- Menos sujeitos à ruídos do que sistemas analógicos;
- Detecção de erros por paridade.



## **BIT DE PARIDADE**

- Utilizada em transmissão para minimizar erros;
- Bit extra anexado ao conjunto de bits para informar a sua paridade;
- O bit de paridade pode ser 0 ou 1, dependendo do número de 1's contido no conjunto de bits do código (par ou ímpar);

## Paridade Par e Paridade Ímpar

- **Paridade Par:** o bit anexado serve para tornar o número total de 1's **par**;

Ex.    01001  $\Rightarrow$  001001  
      10110  $\Rightarrow$  110110

- **Paridade Ímpar:** o bit anexado serve para tornar o número total de 1's **ímpar**;

Ex.    01001  $\Rightarrow$  101001  
      10110  $\Rightarrow$  010110

# GERAÇÃO DE PARIDADE PAR

- *Informação possui número PAR de bits 1 → bit de paridade = 0*
- *Informação possui número IMPAR de bits 1 → bit de paridade = 1*

Dados	P
0000	0
0001	1
0010	1
0011	0
0100	1
0101	0
0110	0
0111	1

Dados	P
1000	1
1001	0
1010	0
1011	1
1100	0
1101	1
1110	1
1111	0

# GERADOR / VERIFICADOR DE PARIDADE PAR

- Porta OU-EXCLUSIVO (X-OR):

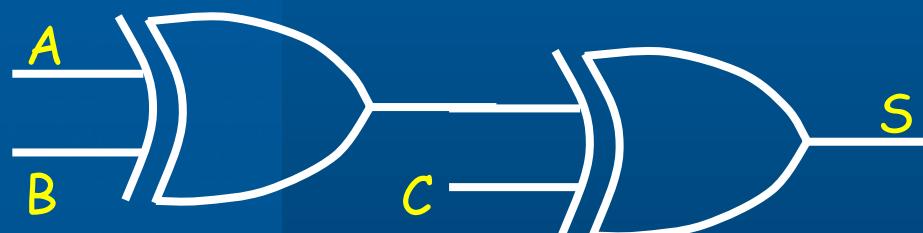


A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

# GERADOR / VERIFICADOR DE PARIDADE PAR

## ASSOCIAÇÃO DE PORTAS X-OR

- Paridade em palavras com maior número de bits;
- Associam-se  $n$  portas X-OR de duas entradas
- Não existem portas X-OR de mais de duas entradas!



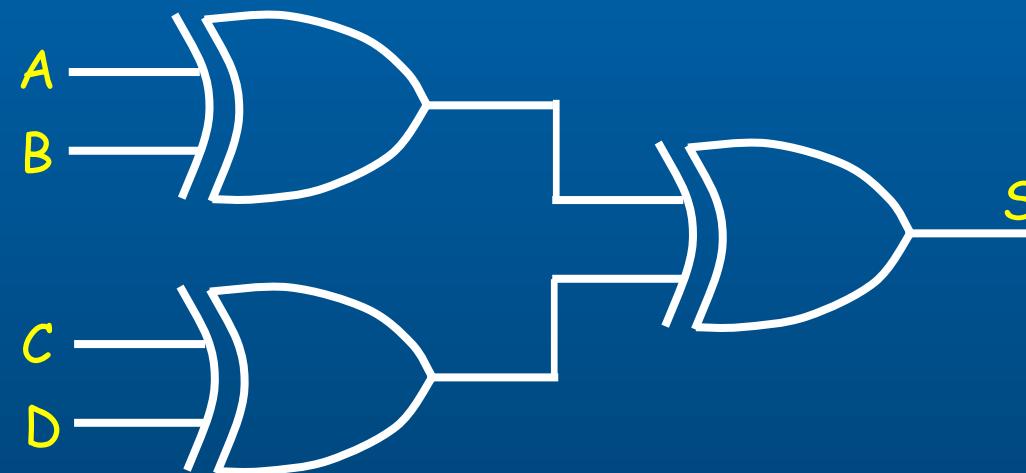
A	B	C	S
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$$S = A \oplus B \oplus C$$

# GERADOR / VERIFICADOR DE PARIDADE PAR

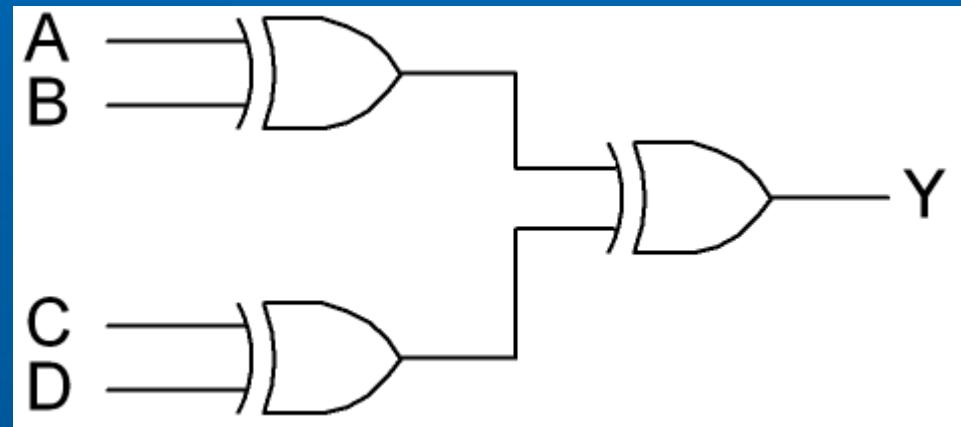
## ASSOCIAÇÃO DE PORTAS X-OR

- Paridade em palavra de **4** bits;
- Associam-se 3 portas X-OR;



## POR TA XOR DE 4 ENTRADAS

- Gerador ou Verificador de Paridade PAR:



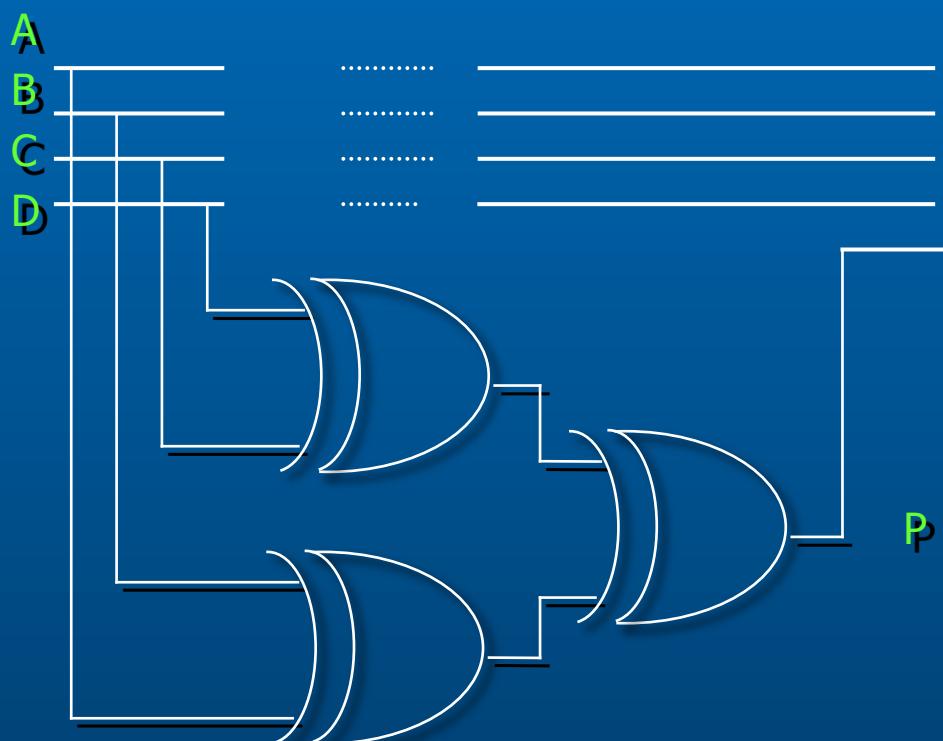
$$Y = A \oplus B \oplus C \oplus D$$

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

# GERAÇÃO / VERIFICAÇÃO DE PARIDADE PAR

Dados	P
0000	0
0001	1
0010	1
0011	0
0100	1
0101	0
0110	0
0111	1

Dados	P
1000	1
1001	0
1010	0
1011	1
1100	0
1101	1
1110	1
1111	0



# GERAÇÃO DE PARIDADE ÍMPAR

- *Informação possui número PAR de bits 1 → bit de paridade = 1*
- *Informação possui número ÍMPAR de bits 1 → bit de paridade = 0*

Dados	P
0000	1
0001	0
0010	0
0011	1
0100	0
0101	1
0110	1
0111	0

Dados	P
1000	0
1001	1
1010	1
1011	0
1100	1
1101	0
1110	0
1111	1

## GERADOR / VERIFICADOR DE PARIDADE ÍMPAR

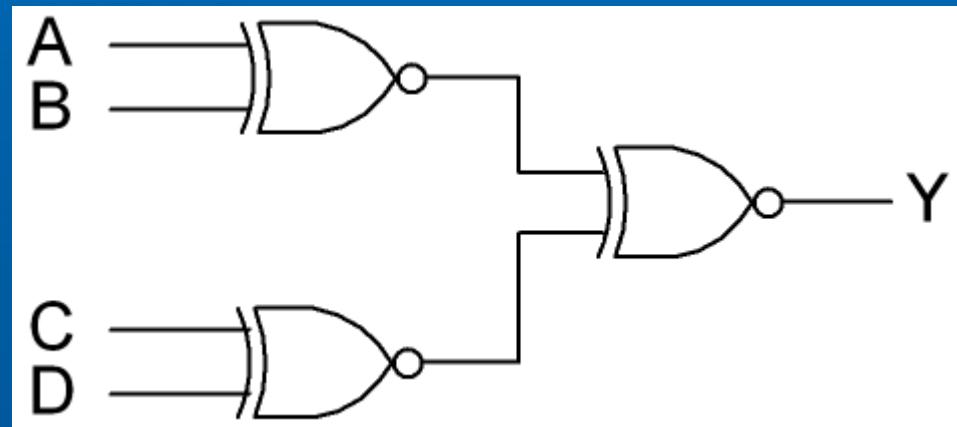
- Porta NÃO OU-EXCLUSIVO (X-NOR):



A	B	S
0	0	1
0	1	0
1	0	0
1	1	1

## POR TA X-NOR DE 4 ENTRADAS

- Detector de Paridade ÍMPAR:



$$Y = A \odot B \odot C \odot D$$

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

FIM