

DESENVOLVIMENTO DA AULA

Curso: Ciência da Computação / Engenharia da Computação (UEC)

Disciplina: Circuitos Digitais

Professor: MSc. Victor Marques Miranda

Ano/Semestre: 2018/02

Carga Horária: 80 H

Turma: 2EC/2TC/2HC

Objetivos Específicos	Detalhamento dos Conteúdos (Unidades e Subunidades)	C.h. Prevista Unid.	Data Início	Data Término	Procedimentos de Ensino	Leituras / Atividades Indicadas	Formas de Avaliação da Aprendizagem
<p>I1. Conhecer e se familiarizar com as normas de uso do Laboratório, assim como os princípios de segurança relacionados às práticas de laboratório no âmbito da disciplina, evitando riscos e acidentes relacionados.</p> <p>I2. Familiarizar-se e reconhecer os instrumentos, equipamentos e kit's de trabalho do Laboratório no âmbito da disciplina.</p>	<p>Normas Institucionais de Uso e Acesso ao Laboratório</p> <p>Introdução às Práticas Laboratoriais aplicadas aos Circuitos Digitais.</p> <p>Estrutura e Instrumentação de Laboratório: Instrumentos de Trabalho e Equipamentos de Bancada.</p> <p>Princípios de Segurança</p>	03	30/07	10/08	<p>a) Aulas expositivas e interativas, com foco no aprendizado do aluno. Vide observação ⁽¹⁾.</p> <p>b) Realização de aulas experimentais de laboratório com atividades contextualizadas aos conceitos abordados em cada unidade e aos respectivos objetivos de aprendizagem.</p> <p>As orientações para a execução dessas atividades práticas se encontram nos respectivos roteiros disponibilizados no AVA.</p> <p>c) Formação de grupos de trabalho para desenvolvimento das atividades práticas.</p> <p>d) Uso de instrumentos de laboratório, aplicativos voltados à educação, como o <i>Socrative</i>, o <i>GoConqr</i>, entre outros recursos tecnológicos, para a resolução de situações-problemas, propiciando ao aluno uma ótica de trabalho integrado com o professor e o monitor.</p> <p>e) Simulação computacional de experimentos praticados no laboratório, utilizando <i>softwares</i> da Eletrônica Digital recomendados</p>	<p>a) Material didático de apoio à aula elaborado e distribuído através do AVA pelo professor.</p> <p>b) Materiais complementares (apostilas preparadas pelo professor, textos, artigos didáticos e científicos, reportagens, vídeos, videoaulas...) com temas associados à Eletrônica Digital.</p>	<p><u>INSTRUMENTOS AVALIATIVOS C1:</u></p> <p>a) Instrumento Diagnóstico: Questionário sobre Raciocínio Lógico.</p> <p>Objetivo Geral: Reconhecer os perfis, as dificuldades e progressos, assim como os conhecimentos prévios e as habilidades necessários para aprendizagem de novos conceitos.</p> <p>Objetivos específicos: Verificar e testar a capacidade de raciocínio lógico para um melhor aproveitamento das atividades práticas e teóricas.</p> <p>b) <u>Estudo Dirigido:</u></p> <p>ED1: Data de disponibilização: 07/08 Tema: Sistemas de Numeração Objetivos Verificados: de 2.1 a 2.8.</p> <p>c) <u>Lista de Exercício:</u></p> <p>Lista 1: "Unid III - Portas Lógicas e Formas de Representação": Objetivos verificados: 3.1 a 3.10.</p> <p>Lista 2: "Exercícios de Revisão P1" Objetivos verificados: 1.1 a 1.10 (Unidade I), 2.1 a 2.5 (Unidade II) e 3.1 a 3.9 (Unidade III)</p>

⁽¹⁾ Apresentação do Plano de Ensino, do Desenvolvimento da aula, discussão do processo avaliativo e instituição do contrato didático, através da apresentação de cronograma do desenvolvimento das atividades.

					pele professor e/ou monitor.		d) Atividades Práticas em Aulas de Laboratório: Roteiro 1: “Chips e Portas Lógicas” Objetivos verificados: de 3.1 a 3.3 e de L1.1 a L1.5. Roteiro 2: “Formas de Representação Lógica” Objetivos verificados: de 3.4 a 3.10 e de L2.1 a L2.3. Valor: 1,2 pontos e) Questionários: Questionário Introdutório sobre Conceitos Básicos de Sistemas Digitais (Quest_Intro): Objetivos verificados: de 1.1 a 1.10 e 3.1. Valor: 0,5 ponto Individual Relativo ao roteiro 1 (Quest1): Objetivos verificados: 3.1 a 3.3 e L1.1 a L1.5 Valor: 1,0 ponto Individual Relativo ao roteiro 2 (Lab2): Objetivos verificados: 3.4 a 3.10 e L2.1 a L2.3 Valor: 1,3 ponto Individual f) Prova P1: Avaliação de caráter formativo, individual, escrita e sem consulta, composta de questões objetivas e discursivas. Data: <u>14/09</u> Objetivos verificados: 1.1 a 1.10 (Unidade I), 2.1 a 2.5 (Unidade II) e 3.1 a 3.9 (Unidade III) Valor: 6,0 pontos INSTRUMENTOS AVALIATIVOS C2: a) Listas de Exercícios: Lista 3: “Unid V - Minimização via Karnaugh”
1.1. Conceituar e diferenciar Sinal/Sistema Digital (Discreto) do Analógico e identificar aplicações. 1.2. Absorver os conceitos relacionados a um Sistema Digital, seus componentes e suas aplicações; sobre Lógica Booleana; e sobre Representação de Níveis Lógicos / Variáveis Binárias. 1.3. Compreender os conceitos básicos sobre as principais Famílias Lógicas de Implementação de Circuitos Integrados (CMOS e TTL), sobretudo os aspectos relacionados à representação dos níveis lógicos de entrada e de saída. 1.4. Identificar as vantagens dos Sistemas Digitais e as principais razões que viabilizaram a mudança para a tecnologia digital, possibilitando novas aplicações na eletrônica moderna e o surgimento de uma variedade de tecnologias. 1.5. Identificar as limitações das Técnicas Digitais e as soluções empregadas. 1.6. Compreender os principais aspectos relacionados à Conversão de Sinais, as etapas associadas a este processo e suas aplicações. 1.7. Identificar as etapas de projeto de um Sistema Digital. 1.8. Reconhecer a importância do uso de níveis de abstração (de integração) de crescente complexidade no projeto e implementação de Sistemas Digitais. 1.9. Reconhecer os principais avanços que possibilitaram a Evolução dos Sistemas Digitais e da Microeletrônica. 1.10. Identificar e discutir sobre as aplicações modernas de Sistemas Digitais.	UNIDADE I: Conceitos Básicos de Sistemas Digitais 1.1. Sinais / Sistemas Analógicos 1.2. Sinais / Sistemas Digitais: Conceito, Componentes e Aplicações 1.3. Lógica Booleana / Representação de Variáveis Binárias 1.4. Famílias Lógicas de Circuitos Integrados (Representação Família TTL / CMOS) 1.5. Vantagens dos Sistemas Digitais 1.6. Limitações e Emprego das Técnicas Digitais 1.7. Conversão de Sinais: Etapas e Exemplos Práticos 1.8. Projeto de Sistemas Digitais 1.9. Níveis de Abstração (Implementação) 1.10. A Evolução dos Sistemas Digitais 1.11. Níveis de Integração de CIs 1.12. Aplicação Modernas dos Sistemas Digitais	03	06/08	10/08	A correção dos exercícios será realizada pelo professor em sala de aula com antecedência à realização da prova e/ou acompanhada pelo monitor em laboratório e/ou será disponibilizada pelo professor, através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades. O professor orientará e acompanhará o trabalho do monitor nas assistências aos alunos semanalmente; acompanhará a frequência dos alunos na monitoria e avaliará os resultados quanto à recuperação de aprendizagens e melhoria no aproveitamento acadêmico do aluno. A monitoria acontecerá todas as segundas-feiras e quartas-feiras, de 16:30 às 18:30 no Laboratório de Circuitos. Entrega de atividades recomendadas, porém não avaliativas, acompanhada do cumprimento aos objetivos comportamentais e atitudinais enumerados de CA.1 a CA.5 serão monitorados pelo professor e pelo monitor. g) Apresentação e análise de estudos de casos aplicados a contextos práticos. h) Disponibilização, via AVA, de material e roteiro como forma de Estudo Dirigido. i) Debates e discussões mediadas pelo professor, após exposição de informações básicas. j) Atendimento personalizado junto ao aluno para elucidação das	a) Capítulo 1 da referência básica [3]: “TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. 10. ed. 3. Reimp. São Paulo: Pearson Prentice Hall, 2010”. b) Capítulo 9 da referência básica [1]: “IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010”.	
2.1. Absorver os conceitos básicos sobre Numeração Posicional. 2.2. Compreender o conceito de Bases Numéricas e reconhecer as principais Bases Numéricas para Computação (Decimal, Hexadecimal, Octal e especialmente a Binária). 2.3. Compreender os conceitos de Números Binários: bit, byte, número binário, variáveis binárias, identificação dos dígitos mais significativo (MSB) e menos significativo (LSB), prefixos.	UNIDADE II: Sistemas de Numeração 2.1. Números e Sistemas de Numeração 2.2. Numeração Posicional 2.3. Bases Numéricas	02	06/08	10/08		a) Capítulo 1 da referência básica [1]: “IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica	

<p>2.4. Realizar Conversões entre as diferentes Bases Numéricas (direta e indiretamente).</p> <p>2.5. Efetuar Operações Aritmética com Números Binários.</p> <p>2.6. Efetuar Operações Aritméticas com outras bases numéricas ou indiretamente através do uso da base binária.</p> <p>2.7. Identificar e operar as Representações de Números Negativos.</p> <p>2.8. Reconhecer a ocorrência de overflow através de técnicas de detecção.</p> <p>Objetivos Comportamentais e Atitudinais:</p> <p>CA.1. Cumprir prazos propostos.</p> <p>CA.2. Ser pontual.</p> <p>CA.3. Demonstrar participação ativa e proatividade.</p> <p>CA.4. Demonstrar capacidade participativa de trabalho em equipe e interação com o professor e demais colegas.</p> <p>CA.5. Demonstrar respeito, profissionalismo, interesse e comprometimento.</p>	<p>2.3.1. <i>Base Decimal</i></p> <p>2.3.2. <i>Base Binária</i></p> <p>2.3.3. <i>Base Octal</i></p> <p>2.3.4. <i>Base Hexadecimal</i></p> <p>2.4. Conversão entre Bases</p> <p>2.5. Conversão Indireta</p> <p>2.6. Representação Binária-Decimal</p> <p>2.7. Operações Aritméticas no Sistema Binário</p> <p>2.7.1. <i>Adição</i></p> <p>2.7.2. <i>Subtração</i></p> <p>2.7.3. <i>Multiplicação</i></p> <p>2.7.4. <i>Divisão</i></p> <p>2.8. Representações de Números Negativos</p> <p>2.8.1. <i>Sinal de Magnitude ou Sinal de Módulo</i></p> <p>2.8.2. <i>Complemento a (Base-1)</i></p> <p>2.8.3. <i>Complemento a Base</i></p> <p>2.8.4. <i>Complemento de 1</i></p> <p>2.8.5. <i>Complemento de 2</i></p> <p>2.8.6. <i>Complemento de 2 em Operações Aritméticas</i></p> <p>2.9. Detecção de Overflow</p> <p>2.10. Outras Operações</p> <p>2.10.1. <i>Adição em BCD</i></p> <p>2.10.2. <i>Adição em Octal / Hexadecimal</i></p> <p>i. <i>Subtração em Octal / Hexadecimal</i></p> <p>ii. <i>Operações Aritméticas de outras bases usando a base binária.</i></p>				<p>dúvidas apresentadas.</p>	<p>digital., São Paulo: Érica, 2010".</p>	<p>Objetivos verificados: de 5.1 a 5.5</p> <p>Lista 4: "Unid VI - Projeto de Decodificadores";</p> <p>Lista 5: "Unid VI - Projeto Lógico Combinacional"</p> <p>Lista 6: "Unid VI - Projeto Lógico - Exemplos Práticos"</p> <p>Objetivos verificados: 6.1 a 6.5</p> <p>Lista 7: "Exercícios de Revisão P2"</p> <p>Objetivos verificados: 5.1 a 5.3 (Unidade V) e 6.1 a 6.5 (Unidade VI)</p> <p>b) Estudo Dirigido:</p> <p>ED2: Data de disponibilização: 21/09</p> <p>Tema: Álgebra de Boole e Simplificação de Circuitos Lógicos</p> <p>Objetivos Verificados: de 4.1 a 4.5.</p> <p>c) Atividades Práticas em Aulas de Laboratório:</p> <p>Roteiro 3: "Álgebra de Boole e Minimização de Circuitos Combinacionais via Mapas de Karnaugh"</p> <p>Objetivos verificados: 5.1 a 5.3 e L3.1 a L3.3</p> <p>Valor: 1,0 ponto</p> <p>d) Atividades de Simulação Computacional.</p> <p>Roteiro 4: "Projetos Lógicos Combinacionais: Exemplos Práticos"</p> <p>Objetivos verificados: 6.1, 6.2, e L4.1 a L4.3.</p> <p>Roteiro 5: "Projetos de Decodificadores"</p> <p>Objetivos verificados: 6.3 a 6.5, e L5.1 a L5.3.</p> <p>e) Questionários:</p> <p>Relativo ao roteiro 3 (Lab3):</p> <p>Objetivos verificados: 5.1 a 5.3 e L3.1 a L3.3</p> <p>Valor: 1,0 ponto Individual</p> <p>Relativo ao roteiro 4 (Quest4):</p> <p>Objetivos verificados: 6.1, 6.2, e L4.1 a L4.3.</p> <p>Valor: 1,0 ponto Individual</p>
<p>3.1 Compreender os conceitos de Portas Lógicas, reconhecer seus tipos, seus símbolos gráficos, as representações das expressões lógicas das funções que implementam e conhecer aplicações relacionadas ao uso destas portas.</p> <p>3.2 Compreender o conceito de Tabela Verdade e saber construí-</p>	<p>UNIDADE III: Portas Lógicas e Formas de Representação de uma Função Lógica</p>	<p>20</p>	<p>10/08</p>	<p>14/09</p>		<p>a) Capítulo 2 da referência básica [1]: "IDOETA, Ivan Valeije;</p>	

<p>la.</p> <p>3.3 Identificar e montar a Tabela Verdade de cada porta lógica.</p> <p>3.4 Compreender os conceitos e diferenças entre circuitos combinacionais e sequenciais.</p> <p>3.5 Interpretar Diagramas de Temporização de Sinais Digitais e esboçar formas de onda de saídas para um determinado conjunto de entradas, segundo a lógica combinacional implementada.</p> <p>3.6 Compreender as diferentes formas de Representação de Funções Booleanas.</p> <p>3.7 Realizar a correspondência mútua entre estas formas de representação: Expressões, Circuitos e Tabelas Verdade:</p> <p>3.7.1 Obter Expressões Booleanas a partir de um Circuito Lógico;</p> <p>3.7.2 Obter Circuitos Lógicos a partir de Expressões Booleanas;</p> <p>3.7.3 Obter Tabela Verdade a partir de uma Expressão Booleana;</p> <p>3.7.4 Obter Tabela Verdade a partir de Circuitos Lógicos;</p> <p>3.7.5 Derivar Expressões Booleanas a partir de uma Tabela Verdade;</p> <p>3.7.6 Derivar Circuitos Lógicos a partir de uma Tabela Verdade.</p> <p>3.8 Conhecer e derivar as Representações Canônicas de uma Expressão Booleana: Soma de Produtos (Expansão de Mintermos – SoP) e Produto de Somas (Expansão de Maxtermos – PoS).</p> <p>3.9 Converter de uma forma canônica para a outra e descrever expressões em termos dos seus mintermos e/ou maxtermos.</p> <p>3.10 Derivar expressões nas formas canônicas considerando Especificações Incompletas (Don't Care).</p> <p>Objetivos de atividade de Laboratório (Roteiro 1):</p> <p>L1.1. Familiarizar-se com os equipamentos, com o kit lógico didático e procedimentos de laboratório.</p> <p>L1.2. Interpretar <i>datasheets</i> de componentes elétrico-eletrônicos, quando necessário.</p> <p>L1.3. Reconhecer os chips lógicos e as respectivas portas / funções lógicas que implementam. Identificar corretamente a pinagem dos mesmos, tendo um cuidado em particular com os</p>	<p>3.1 Lógica Booleana</p> <p>3.2 Portas Lógicas</p> <p>3.2.1 <i>Função E (AND)</i></p> <p>3.2.2 <i>Função OU (OR)</i></p> <p>3.2.3 <i>Função NÃO (NOT)</i></p> <p>3.2.4 <i>Porta "NÃO E" (NAND)</i></p> <p>3.2.5 <i>Função "NÃO OU" (NOR)</i></p> <p>3.2.6 <i>Função OU Exclusivo (XOR)</i></p> <p>3.2.7 <i>Função Coincidência (XNOR)</i></p> <p>3.3 Implementação de Portas Lógicas</p> <p>3.4 Kits de CI's Lógicos</p> <p>3.4.1 <i>7404 - NOT</i></p> <p>3.4.2 <i>7408 - AND</i></p> <p>3.4.3 <i>7432 - OR</i></p> <p>3.4.4 <i>7486 - XOR</i></p> <p>3.5 Outros Chips Digitais</p> <p>3.5.1 <i>7400 - NAND</i></p> <p>3.5.2 <i>7402 - NOR</i></p> <p>3.6 Circuitos Lógicos</p> <p>3.6.1 <i>Combinacionais</i></p> <p>3.6.2 <i>Sequenciais</i></p> <p>3.7 Diagrama de Temporização</p> <p>3.8 Formas de Onda</p> <p>3.9 Formas de Representação de uma Função Lógica</p> <p>3.10 Correspondência entre expressões, circuitos e tabelas verdade</p> <p>3.10.1 <i>Expressões Booleanas Geradas por Circuitos Lógicos</i></p> <p>3.10.2 <i>Circuitos Gerados por</i></p>					<p>CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010".</p>	<p>Relativo ao roteiro 5 (Quest5):</p> <p>Objetivos verificados: 6.3 a 6.5, e L5.1 a L5.3.</p> <p>Valor: 1,0 ponto Individual</p> <p>f) Prova P2:</p> <p>Avaliação de caráter formativo, individual, escrita e sem consulta, composta de questões objetivas e discursivas.</p> <p>Data: 26/10</p> <p>Objetivos verificados: 5.1 a 5.3 (Unidade V) e 6.1 a 6.5 (Unidade VI)</p> <p>Valor: 6,0 pontos</p> <p><u>INSTRUMENTOS AVALIATIVOS C3:</u></p> <p>a) <u>Listas de Exercícios:</u></p> <p>Lista 8: "Unid VII - Módulos-Padrão Combinacionais e Aritméticos":</p> <p>Objetivos verificados: de 7.1 a 7.9</p> <p>Lista 9:" Exercícios de Revisão Prova Substitutiva e Prova Final"</p> <p>Objetivos verificados: 1.1 a 1.10 (Unidade I), 2.1 a 2.5 (Unidade II), 3.1 a 3.9 (Unidade III), 5.1 a 5.3 (Unidade V), 6.1 a 6.5 (Unidade VI) e 7.1 a 7.9 (Unidade VII).</p> <p>b) <u>Atividades Práticas em Aulas de Laboratório:</u></p> <p>Roteiro 6: "Meio Somador e Somador Completo"</p> <p>Objetivos verificados: 7.8, 7.9 e L6.1</p> <p>Roteiro 7: "Decodificadores e Displays de 7 Segmentos"</p> <p>Objetivos verificados: 6.4, 7.1 a 7.3, 7.8, 7.9, L7.1 a L7.5.</p> <p>Valor: 0,9 ponto</p> <p>Roteiro 8: "Circuitos Multiplexadores e Demultiplexadores"</p> <p>Objetivos verificados: 7.1, 7.4 a 7.7, L8.1 a L8.4.</p> <p>Valor: 0,9 ponto</p>
---	--	--	--	--	--	---	--

<p>pinos de alimentação (Vcc) e de aterramento (GND).</p> <p>L1.4. Familiarizar-se com a montagem dos circuitos integrados no <i>proto-board</i> do kit lógico e com a interligação dos mesmos, formando circuitos e/ou blocos lógicos.</p> <p>L1.5. Verificar o comportamento das portas/funções lógicas de cada chip fornecido (7404, 7408 e 7486) e dos blocos lógicos montados, fornecendo entradas lógicas e observando as saídas por meio do kit.</p> <p>Objetivos de atividade de Laboratório (Roteiro 2):</p> <p>L2.1. Conhecer as formas de representação de uma função lógica e a correspondência entre elas.</p> <p>L2.2. Derivar as formas canônicas expressas na forma de SoP e PoS.</p> <p>L2.3. Montar e testar circuitos lógicos simples.</p>	<p><i>Expressões Booleanas</i></p> <p>3.10.3 <i>Obtendo a Tabela Verdade a partir de uma Expressão</i></p> <p>3.10.4 <i>Obtendo a Tabela Verdade a partir de um Circuito</i></p> <p>3.11 Convertendo entre Representações</p> <p>3.11.1 <i>Equações → Circuitos → Tabela Verdade</i></p> <p>3.12 Representação Padrão</p> <p>3.13 Formas Canônicas</p> <p>3.13.1 <i>Soma de Produtos (SoP) ou Expansão de Minterms</i></p> <p>3.13.2 <i>Produto de Somas (PoS) ou Expansão de Maxterms</i></p> <p>3.13.3 <i>Equivalência e Conversão entre as Formas PoS e SoP</i></p> <p>3.13.4 <i>Especificações Incompletas (Don't Care)</i></p>						<p>c) Questionários:</p> <p>Relativo ao roteiro 6 (Quest6): Objetivos verificados: 7.8 e 7.9. Valor: 1,5 pontos</p> <p>Relativo ao roteiro 7 (Lab7): Objetivos verificados: 6.4, 7.1 a 7.3 e 7.9. Valor: 0,6 ponto Individual</p> <p>Relativo ao roteiro 8 (Quest8): Objetivos verificados: 7.1, 7.4 a 7.7. Valor: 0,6 ponto Individual</p> <p>d) Prova P3: Avaliação de caráter formativo, individual, escrita e sem consulta, composta de questões objetivas e discursivas. Data: <u>30/11</u> Objetivos verificados: 7.1 a 7.9 (Unidade VII) Valor: 5,5 pontos</p> <p>DEMAIS INSTRUMENTOS AVALIATIVOS:</p> <p>a) Prova Substitutiva: Avaliação de caráter formativo, individual, escrita e sem consulta, composta de questões objetivas e discursivas. Data: <u>07/12</u> Objetivos verificados: 1.1 a 1.10 (Unidade I), 2.1 a 2.5 (Unidade II), 3.1 a 3.9 (Unidade III), 5.1 a 5.3 (Unidade V), 6.1 a 6.5 (Unidade VI) e 7.1 a 7.9 (Unidade VII).</p>
<p>4.1. Reconhecer a Equivalência entre Expressões Booleanas por meio de Tabela Verdade.</p> <p>4.2. Identificar Blocos Lógicos Equivalentes por meio de Tabela Verdade.</p> <p>4.3. Reconhecer as Portas Lógicas NAND e NOR como Blocos Lógicos Universais.</p> <p>4.4. Absorver os conceitos da Álgebra Booleana e do seu uso como base para a representação de operações lógicas usando variáveis binárias e operadores lógicos.</p> <p>4.5. Compreender as principais Propriedades e Teoremas da Álgebra de Boole e suas aplicações para a Simplificação de Expressões e Circuitos Lógicos.</p>	<p><u>UNIDADE IV: Álgebra Booleana e Simplificação de Circuitos Lógicos</u></p> <p>4.1. Equivalência de Expressões Booleanas</p> <p>4.2. Equivalência de Blocos Lógicos</p> <p>4.3. Universalização das Portas NAND e NOR</p> <p>4.4. Álgebra Booleana</p> <p>4.5. Propriedades da Álgebra de Boole</p>	02	17/09	21/09		<p>a) Capítulo 3 da referência básica [1]: “IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010”.</p>	<p>b) Prova Final: Avaliação de caráter somativo, individual, escrita e sem consulta, composta de questões objetivas e discursivas. Data: <u>14/12</u> Objetivos verificados: 1.1 a 1.10 (Unidade I), 2.1 a 2.5 (Unidade II), 3.1 a 3.9 (Unidade III), 5.1 a 5.3 (Unidade V), 6.1 a 6.5 (Unidade VI) e 7.1 a 7.9 (Unidade VII). Valor: 4,0 pontos da Média Final</p>

	<p>4.5.1. Conjunção e Disjunção</p> <p>4.5.1.1. <i>Idempotência</i></p> <p>4.5.1.2. <i>Identidade</i></p> <p>4.5.1.3. <i>Aniquilação</i></p> <p>4.5.1.4. <i>Complemento</i></p> <p>4.5.2. Comutação</p> <p>4.5.3. Associação</p> <p>4.5.4. Distribuição da Soma</p> <p>4.5.5. Distribuição da Multiplicação</p> <p>4.5.6. Involução (ou Complementação)</p> <p>4.5.7. Absorção</p> <p>4.5.8. Teorema de De Morgan</p> <p>4.5.9. Ou-exclusivo</p> <p>4.5.10. Não-ou-exclusivo</p> <p>4.6. Álgebra de Boole (Circuitos de Chaveamento)</p> <p>4.7. Simplificação Algébrica de Expressões Booleanas</p>					
<p>5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Níveis: Redes AND-OR (SoP) e OR-AND (PoS).</p> <p>5.2. Diante da Universalização das Portas NAND e NOR nas implementações de funções/circuitos lógicos:</p> <p>5.2.1. Converter uma rede AND-OR em NAND-NAND.</p> <p>5.2.2. Converter uma rede OR-AND em NOR-NOR.</p> <p>5.1. Fazer uso dos Mapas de Karnaugh como uma importante Técnica de Minimização de Expressões/Circuitos Lógicos e executar os passos de sua implementação (para 3 e 4 variáveis binárias), desde a geração dos mapas até se derivar a expressão mínima na forma canônica e o circuito mínimo correspondente, inclusive considerando convenientemente as situações de especificações incompletas (<i>don't care</i>).</p> <p>Objetivos de atividade de Laboratório (Roteiro 3):</p>	<p>UNIDADE V: Redes Combinacionais e Minimização Lógica</p> <p>5.2. Redes de Portas Lógicas</p> <p>5.3. Redes de 2 Níveis</p> <p>5.3.1. Rede AND-OR</p> <p>5.3.2. Rede OR-AND</p> <p>5.4. Conversão de Redes 2 Níveis AND-OR e OR-AND para NAND-NAND e NOR-NOR</p> <p>5.5. Técnicas de Minimização</p> <p>5.5.1. Métodos Algébricos</p> <p>5.5.2. Mapas de Karnaugh</p> <p>5.4.2.1. <i>Geração do Mapa</i></p> <p>5.4.2.2. <i>Identificação dos</i></p>	10	21/09	26/10		<p>a) Capítulo 3 da referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010".</p> <p>b) Capítulo 5 da referência básica [2]: "ERCEGOVAC, Milos, LANG Tomás. – Introdução aos</p>

<p>L3.1. Compreender as principais Propriedades e Teoremas da Álgebra de Boole e aplica-las na Simplificação de Expressões e Circuitos Lógicos.</p> <p>L3.2. Aplicar a técnica de minimização de expressões booleanas /circuitos lógicos combinacionais utilizando Mapas de Karnaugh.</p> <p>L3.3. Montar e testar circuitos lógicos combinacionais simples e minimizados.</p>	<p><i>Implicantes Primos Essenciais</i></p> <p>5.4.2.3. <i>Derivação da Expressão Mínima</i></p> <p>5.4.2.4. <i>Karnaugh com Especificações Incompletas (Don't Care)</i></p> <p>5.5.3. Métodos Tabulares</p>					<p>Sistemas Digitais – Ed. Bookman”.</p>	
<p>6.1. Conhecer os princípios relacionados ao desenvolvimento de Projetos Lógicos Combinacionais.</p> <p>6.2. Desenvolver Projetos Lógicos Combinacionais (em todas as suas etapas, desde a análise da situação descritiva até a construção do circuito minimizado) para Redes de Uma Saída, assim como para Redes de Múltiplas Saídas.</p> <p>6.3. Conhecer alguns tipos de Codificações Digitais: BCD, Gray, entre outros, e identificar aplicações relacionadas.</p> <p>6.4. Desenvolver Projetos envolvendo Displays de 7 Segmentos.</p> <p>6.5. Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de decodificadores / codificadores.</p> <p>Objetivos de atividade de Laboratório (Roteiro 4):</p> <p>L4.1. Projetar circuitos lógicos combinacionais, para uma dada situação especificada, considerando todas as etapas de projeto necessárias; montá-los usando o kit digital e os chips lógicos pertinentes; e testá-los a fim de confirmar o comportamento esperado.</p> <p>L4.2. Aplicar a metodologia de projeto para resolver problemas práticos.</p> <p>L4.3. Montar e testar circuitos lógicos combinacionais para projetos práticos.</p> <p>Objetivos de atividade de Laboratório (Roteiro 5):</p> <p>L5.1. Projetar circuitos lógicos combinacionais, para uma dada</p>	<p>UNIDADE VI: Projeto Lógico Combinacional</p> <p>6.1. Projeto de Redes de Portas de 2 Níveis de Uma Saída</p> <p>6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas</p> <p>6.2.1. Estudo de Caso: Projetos envolvendo Displays de 7 Segmentos</p> <p>6.3. Análise de Outros Exemplos de Projetos - Casos Práticos</p> <p>6.4. Codificações</p> <p>6.4.1. Código BCD</p> <p>6.4.2. Código Gray</p> <p>6.4.3. Código ACII</p> <p>6.4.4. Código Excesso-de-3</p> <p>6.5. Aplicações e Projetos Lógicos envolvendo Decodificadores / Codificadores (Decodificador BCD para 7 segmentos, Decodificador Binário-Decimal, Codificador Decimal-Binário, Decodificador Gray → Binário, Codificador Binário-Gray, Decodificadores BCD-Excesso-de-3, etc...).</p>	12	05/10	29/10		<p>a) Capítulos 4 e 5 da referência básica [1]: “IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010”.</p>	

<p>situação especificada, considerando todas as etapas de projeto necessárias; montá-los usando o kit digital e os chips lógicos pertinentes; e testá-los a fim de confirmar o comportamento esperado.</p> <p>L5.2. Desenvolver projetos de codificadores/decodificadores.</p> <p>L5.3. Montar e testar circuitos lógicos combinacionais para projetos de codificadores/decodificadores.</p>	<p>6.6. Outros Projetos de Decodificadores/Codificadores (Decodificadores BCD-Braille, (Decodificadores BCD-Morse, (Decodificadores BCD-Gray, etc...).</p>						
<p>7.1. Absorver os aspectos relacionados ao comportamento, à estruturação, à implementação e às aplicabilidades dos seguintes módulos-padrão combinacionais: Decodificadores e Codificadores; e Multiplexadores e Demultiplexadores.</p> <p>7.2. Utilizar codificadores / decodificadores na implementação de funções lógicas em conjunto com circuitos digitais combinacionais.</p> <p>7.3. Extrair e simplificar expressões lógicas a partir da utilização de codificadores / decodificadores, também quando em conjunto com circuitos combinacionais.</p> <p>7.4. Utilizar multiplexadores / demultiplexadores como blocos universais na implementação de funções lógicas.</p> <p>7.5. Extrair e simplificar expressões lógicas a partir da utilização de multiplexadores / demultiplexadores, inclusive também quando em conjunto com circuitos combinacionais.</p> <p>7.6. Implementar o cascadeamento de multiplexadores / demultiplexadores.</p> <p>7.7. Identificar equivalências entre expressões/circuitos lógicos e circuitos usando multiplexadores / demultiplexadores.</p> <p>7.8. Absorver os aspectos relacionados ao comportamento, à estruturação, à implementação e às aplicabilidades dos seguintes módulos-padrão aritméticos: Somadores e Subtratores.</p> <p>7.9. Projetar somadores e subtratores parciais, completos, propagados e combinados.</p> <p>Objetivos de atividade de Laboratório (Roteiro 6):</p> <p>L6.1. Introduzir e aplicar os conceitos de operações aritméticas com números binários, montando e testando circuitos somadores simples.</p>	<p><u>UNIDADE VII: Módulos Padrão-Combinacionais e Aritméticos</u></p> <p>7.1. Módulos Aritméticos</p> <p>7.1.1. Somadores: Meio Somador, Somador Completo, Somador Propagado</p> <p>7.1.2. Subtratores: Meio Subtrator, Subtrator Completo, Subtrator Propagado, Subtrator via Complemento de 2</p> <p>7.1.3. Somador e Subtrator Combinados</p> <p>7.2. Módulos Padrão-Combinacionais</p> <p>7.2.1. Decodificadores / Codificadores</p> <p>7.2.1.1. <i>Princípios de Funcionamento</i></p> <p>7.2.1.2. <i>Tabela-Verdade, Expressão Lógica e Circuito Lógico</i></p> <p>7.2.1.3. <i>Decodificadores em Árvores</i></p> <p>7.2.1.4. <i>Codificadores de Prioridades</i></p> <p>7.2.1.5. <i>Equivalência de blocos lógicos usando Decodificadores.</i></p> <p>7.2.1.6. <i>Decodificadores com Circuitos Lógicos Combinacionais: Obtenção de expressões lógicas simplificadas.</i></p> <p>7.2.2. Multiplexadores / Demultiplexadores</p> <p>7.2.2.1. <i>Princípios de Funcionamento</i></p> <p>7.2.2.2. <i>Tabela-Verdade, Expressão</i></p>	20	02/11	30/11		<p>a) Capítulos 5 e 8 da referência básica [1]: “IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010”.</p>	

<p>Objetivos de atividade de Laboratório (Roteiro 7):</p> <p>L7.1. Identificar a pinagem de um <i>display</i> de 7 segmentos, testando e verificando se o mesmo é catodo ou anodo comum.</p> <p>L7.2. Fazer uso de blocos decodificadores (chips 7442 e 4511) e <i>displays</i> de 7 segmentos, testando o funcionamento e observando o comportamento destes.</p> <p>L7.3. Testar e levantar o funcionamento do decodificador BCD para 7 segmentos, 4511, e montar um circuito de aplicação utilizando <i>displays</i> de 7 segmentos.</p> <p>L7.4. Projetar, montar e testar um circuito somador binário paralelo de dois números binários com palavras de 4 bits empregando módulos somadores (chip 7483), decodificadores (chip 4511) e <i>displays</i> de 7 segmentos.</p> <p>L7.5. Projetar, montar e testar um circuito subtrator binário paralelo (via complemento de 2) de dois números binários com palavras de 4 bits empregando portas lógicas NOT (chip 7404), módulos somadores (chip 7483), decodificadores (chip 4511) e <i>displays</i> de 7 segmentos.</p> <p>Objetivos de atividade de Laboratório (Roteiro 8):</p> <p>L8.1. Fazer uso de blocos multiplexadores (chips 74150, 74151 e 74153), testando os seus funcionamentos e observando o comportamento destes.</p> <p>L8.2. Fazer uso de blocos demultiplexadores (chip 74138), testando os seus funcionamentos e observando o comportamento destes.</p> <p>L8.3. Projetar, montar e testar circuitos combinacionais empregando multiplexadores e demultiplexadores, assim como cascadeando blocos multiplexadores.</p> <p>L8.4. Construir um Sistema de Transmissão Serial de Dados, usando multiplexador(es) em conjunto com demultiplexador(es).</p>	<p><i>Lógica e Circuito Lógico</i></p> <p>7.2.2.3. <i>Cascadeamento de Multiplexadores</i></p> <p>7.2.2.4. <i>Implementação de Funções com Multiplexadores</i></p> <p>7.2.2.5. <i>Equivalência de blocos lógicos usando Multiplexadores.</i></p> <p>7.2.2.6. <i>Aplicações de Multiplexadores / Demultiplexadores</i></p> <p>7.2.3. Outros Módulos Combinacionais</p> <p>7.2.3.1. <i>Comparadores de Igualdade e de Magnitude</i></p> <p>7.2.3.2. <i>Deslocadores</i></p> <p>7.2.3.3. <i>Verificadores de Paridade</i></p>						
<p>Revisar os objetivos enumerados de 1.1 a 1.10 (Unidade I), 2.1 a 2.5 (Unidade II), 3.1 a 3.9 (Unidade III), 5.1 a 5.3 (Unidade V), 6.1 a 6.5 (Unidade VI) e 7.1 a 7.9 (Unidade VII) e conteúdos relacionados.</p>	<p>Unidades I, II, III, IV, V, VI e VII.</p>	<p>08</p>	<p>07/12</p>	<p>14/12</p>		<p>a) Referências básicas: capítulos relacionados nas unidades anteriores.</p>	
	<p>TOTAL HORAS:</p>	<p>80</p>					