

NOME DO GRUPO / INTEGRANTES:

1 - OBJETIVO:

Conhecer as formas de representação de uma função lógica e a correspondência entre elas; derivar as formas canônicas expressas na forma de SoP e PoS; montar e testar circuitos lógicos simples.

2 - MATERIAIS E EQUIPAMENTOS:

Kit de circuitos lógicos com fonte, chaves, LEDs e *protoboard*;
Circuitos integrados 74LS04, 74LS08, 74LS86 e 74LS32;
Fios para interconexão (*jumper*s).

3 – PROCEDIMENTOS PRÉ-LABORATÓRIO (PREPARATÓRIOS):**3.1 – Para a expressão:**

$$Y = A \oplus C + \bar{B}$$

preencher a tabela verdade com valores de níveis de tensão, considerando todas as combinações das entradas, A, B, C (onde o C é o LSB, o A é o MSB e Y, a saída).

índice	A	B	C	Y
0				
1				
2				
3				
4				
5				
6				
7				

3.2 – Desenhar o esquemático/diagrama de interligação entre os chips para a expressão lógica acima de modo a facilitar a posterior montagem destes usando o kit lógico disponível.

SIMULAÇÃO: EXPANSÃO DE MAXTERMS (PoS)

3.3 – Determinar a função booleana implementada pela saída Y do circuito expressa em termos de produto de somas (PoS).

Y (PoS) = _____

3.4 – Usando softwares/aplicativos apropriados, simular o circuito lógico representado pela função lógica obtida expressa na forma de PoS. Testar o circuito lógico, verificando quais as saídas correspondentes a cada combinação possível de valores lógicos nas entradas das portas, comparando seus resultados com a função original acima.

O que se conclui a respeito destas expressões? (Compare os resultados com aqueles contidos na tabela verdade anterior e nos testes práticos a serem realizados).

Resp: _____

3.4.1 – Imagem do circuito simulado (PoS). Anexe a foto no quadro abaixo.

3.4.2 – Incorporar imagens dos testes simulados: 4 linhas quaisquer da tabela verdade para a expressão na forma PoS.

Linha ____ (A = __, B = __, C = __, Y = __)

Linha ____ (A = __, B = __, C = __, Y = __)

Linha ____ (A = __, B = __, C = __, Y = __)

Linha ____ (A = __, B = __, C = __, Y = __)

4 – PROCEDIMENTOS EXPERIMENTAIS:**4.1** – Montar o circuito lógico representado pela expressão lógica da saída Y ($Y = A \oplus C + \bar{B}$).

4.2 – Fotografar, de forma panorâmica, o circuito montado. Anexe a foto no quadro abaixo.

4.3 – Testar o circuito lógico montado, verificando qual a saída correspondente a todas as combinações possíveis de valores lógicos nas entradas das portas, e conferir com a tabela criada.

4.4 – Fotografar os resultados (*Level Generator* + *Level Detector*) dos testes relacionados a 4 linhas diferentes (em relação às anteriores) da tabela verdade. Não esqueça de identificar nas fotos as variáveis A, B e C no *Level Generator* do Kit.

Linha ____ (A = __, B = __, C = __, Y = __)

Linha ____ (A = __, B = __, C = __, Y = __)

Linha ____ (A = __, B = __, C = __, Y = __)

Linha ____ (A = __, B = __, C = __, Y = __)

4 – CONCLUSÕES: