

DESENVOLVIMENTO DA AULA

Curso:	Ciência da Computação / Engenharia da Computação (UEC)	Ano/Semestre:	2018/02
Disciplina:	Circuitos Digitais	Carga Horária:	80 H
Professor:	MSc. Victor Marques Miranda	Turma:	2EC/2TC/2HC

Objetivos Específicos	Detalhamento dos Conteúdos (Unidades e Subunidades)	C.h. Prevista Unid.	Data de Início	Data de Término	Procedimentos de Ensino	Leituras / Atividades Indicadas	Formas de Avaliação da Aprendizagem
Objetivos de Aprendizagem: Conhecer e se familiarizar com as normas de uso do Laboratório, assim como os princípios de segurança relacionados às práticas de laboratório no âmbito da disciplina, evitando riscos e acidentes relacionados. Conhecer e se familiarizar com os instrumentos, equipamentos e kit's de trabalho do Laboratório no âmbito da disciplina.	Normas Institucionais de Uso e Acesso ao Laboratório Introdução às Práticas Laboratoriais aplicadas aos Circuitos Digitais. Estrutura e Instrumentação de Laboratório: Instrumentos de Trabalho e Equipamentos de Bancada. Princípios de Segurança	03	30/07	10/08	 a) Aulas práticas e interativas, com formação de grupos de trabalho, com foco no aprendizado do aluno e primando a aplicação e contextualização dos conhecimentos teóricos estudados em cada unidade. Vide observação (1). b) Realização de aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos abordados em cada unidade, com o intuito de aplicá-los na prática, e aos respectivos objetivos de aprendizagem. c) Manutenção da página da disciplina no AVA atualizada e comunicação constante através dos meios disponíveis: Novidades, E-mails, Integração do calendário e das novidades da disciplina no AVA com aplicativo via aplicativo Brightspace Pulse (D2L®). d) Disponibilização pelo professor, através do AVA, de material complementar (apostilas preparadas pelo professor, textos, artigos didáticos e científicos, reportagens, videos, videoaulas,) com temas associados às Práticas Laboratoriais aplicadas à Eletrônica Digital e) Observação da retroalimentação apresentada pelos alunos. f) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. 	a) Material didático de apoio à aula elaborado e distribuído através do AVA pelo professor. b) Materiais complementares (textos, artigos didáticos e científicos, reportagens, videos, video-aulas) com temas associados às Práticas Laboratoriais aplicadas à Eletrônica Digital.	a) Reconhecimento do Laboratório, das normas associadas, das Práticas aplicadas à Eletrônica Digital, dos Instrumentos e Equipamentos de Trabalho do Laboratório e dos Princípios de Segurança.

^[1] Apresentação do Plano de Ensino, do Desenvolvimento da aula, discussão do processo avaliativo e instituição do contrato didático, através da apresentação de cronograma do desenvolvimento das atividades.



- 1.1. Conceituar e diferenciar Sinal/Sistema Digital (Discreto) do Analógico e identificar aplicações.
- 1.2. Absorver os conceitos relacionados a um Sistema Digital, seus componentes e suas aplicações; sobre Lógica Booleana; e sobre Representação de Níveis Lógicos / Variáveis Binárias.
- 1.3. Compreender os conceitos básicos sobre as principais Famílias Lógicas de Implementação de Circuitos Integrados (CMOS e TTL), sobretudo os aspectos relacionados à representação dos níveis lógicos de entrada e de saída.
- 1.4. Identificar as vantagens dos Sistemas Digitais e as principais razões que viabilizaram a mudança para a tecnologia digital, possibilitando novas aplicações na eletrônica moderna e o surgimento de uma variedade de tecnologias.
- 1.5. Identificar as limitações das Técnicas Digitais e as soluções empregadas.
- 1.6. Compreender os principais aspectos relacionados à Conversão de Sinais, as etapas associadas a este processo e suas aplicações.
- 1.7. Identificar as etapas de projeto de um Sistema Digital.
- 1.8. Reconhecer a importância do uso de níveis de abstração (de integração) de crescente complexidade no projeto e implementação de Sistemas Digitais.
- 1.9. Reconhecer os principais avanços que possibilitaram a Evolução dos Sistemas Digitais e da Microeletrônica.
- 1.10. Identificar e discutir sobre as aplicações modernas de Sistemas Digitais.

UNIDADE I: Conceitos Básicos de Sistemas Digitais

- 1.1. Sinais / Sistemas Analógicos
- 1.2. Sinais / Sistemas Digitais: Conceito, Componentes e Aplicações
- 1.3. Lógica Booleana / Representação de Variáveis Binárias
- Famílias Lógicas de Circuitos Integrados (Representação Família TTL / CMOS)
- 1.5. Vantagens dos Sistemas Digitais
- 1.6. Limitações e Emprego das Técnicas Digitais

06/08

10/08

03

- 1.7. Conversão de Sinais: Etapas e Exemplos Práticos
- 1.8. Projeto de Sistemas Digitais
- 1.9. Níveis de Abstração (Implementação)
- 1.10. A Evolução dos Sistemas Digitais
- 1.11. Níveis de Integração de CIs
- 1.12. Aplicação Modernas dos Sistemas Digitais

- a) Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. Vide observação (1).
- b) Debates e discussões mediadas pelo professor, após exposição de informações básicas, relacionadas às teorias e objetivos enumerados de 1.1 a 1.10.
- c) Apresentação e análise de estudos de casos aplicados a contextos práticos relacionados às teorias e objetivos enumerados de 1.1 a 1.10 (Problematização de situações cotidianas, segundo uma perspectiva prática, a serem analisadas e solucionadas ao longo ou ao final do capítulo pelo professor em conjunto com os alunos).
- d) Disponibilização, via AVA, de questionário associado aos conteúdos abordados nos capítulos introdutórios, como forma de instrumento diagnóstico que balize informações sobre todos os alunos da turma, sobretudo no que diz respeito aos seus perfis e às competências necessárias para aprendizagem de novos conceitos.
- Como objetivo específico, este questionário verificará e testará a capacidade lógica e de raciocínio do aluno e dará a ele subsídios para reforçar o conhecimento e para melhor compreensão dos objetivos abordados nos capítulos posteriores e, consequentemente, para um melhor aproveitamento das atividades práticas e teóricas.
- e) Desenvolvimento e resolução de exercícios selecionados e disponibilizados pelo professor, de forma detalhada e em conjunto com os alunos, verificando a compreensão dos objetivos enumerados de 1.1 a 1.10.
- f) Uso de aplicativos voltados à educação, como o Socrative, o GoConqr, entre outros recursos tecnológicos, para a solução de problemas relacionados aos capítulos estudados em sala de aula e/ou do questionário, propiciando ao aluno uma ótica de trabalho integrado com o professor e o estimulando constantemente a uma participação ativa como protagonista no seu processo de aprendizagem.
 - g) Desenvolvimento de mapa conceitual como forma de organizar o conhecimento e reforçar a compreensão dos objetivos enumerados de 1.1 a 1.10.
- h) Manutenção da página da disciplina no AVA atualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails,... Integração do calendário e das novidades da disciplina no AVA com aplicativo via aplicativo *Brightspace Pulse (D2L®)*.

- a) Capítulo 1 da referência básica [3]: "TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. 10. ed.; 3. Reimp. São Paulo: Pearson Prentice Hall, 2010".
- b) Capítulo 9 da referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010".
- c) Material didático de apoio à aula elaborado e distribuído através do AVA pelo professor.
 - d) Materiais complementares (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,...) com temas associados às aplicações da Eletrônica Digital no mundo moderno, em conformidade ao referenciado nas subunidades enumeradas de 1.1 à 1.12.

- a) Os objetivos enumerados de 1.1 a 1.10 (Unidade I) darão ao aluno subsídios para a melhor compreensão dos objetivos abordados nas demais unidades que serão avaliados nas Provas P1, P2, P3 e na AF.
- Questionário Introdutório (via AVA) sobre Conceitos Básicos de Sistemas Digitais (Quest_Intro):

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 1.1 a 1.10 e 3.1, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário Introdutório (resolução online) será avaliado junto ao Conceito C1 (5%) da Média Parcial (MP).

c) <u>Instrumento Diagnóstico</u>: Questionário sobre Raciocínio Lógico.

Objetivo Geral: balizar informações sobre todos os alunos da turma, sobretudo no que diz respeito aos seus perfis e às competências necessárias para aprendizagem de novos conceitos.

Como **objetivos específicos**, este questionário verificará e testará a capacidade lógica e de raciocínio do aluno e dará a ele subsídios para reforçar o conhecimento e para melhor compreensão dos objetivos abordados nos capítulos



					 i) Disponibilização pelo professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,) com temas associados às aplicações da Eletrônica Digital no mundo moderno, em conformidade ao referenciado nas subunidades enumeradas de 1.1 à 1.12. j) Observação da retroalimentação apresentada pelos alunos. k) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. 		posteriores e, consequentemente, para um melhor aproveitamento das atividades práticas e teóricas. A correção de tal questionário será realizada pelo professor em sala de aula com antecedência à realização da prova e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades. O questionário será disponibilizado a partir do dia 07/08. Maiores informações, vide observação
							Observações: (2) Entrega de atividades recomendadas, acompanhada do cumprimento aos objetivos comportamentais e atitudinais enumerados de CA.1 a CA.5 poderão ser usados como critérios de arredondamento de notas de atividades práticas e/ou teóricas, caso o professor julgue conveniente.
 2.1. Conhecer os conceitos básicos sobre Numeração Posicional. 2.2. Compreender o conceito de Bases Numéricas e conhecer as principais Bases Numéricas para Computação (Decimal, Hexadecimal, Octal e especialmente a Binária). 2.3. Conhecer os conceitos de Números Binários: bit, byte, número binário, variáveis binárias, identificação dos dígitos mais significativo (MSB) e menos significativo (LSB), prefixos. 2.4. Realizar Conversões entre as diferentes Bases Numéricas (direta e indiretamente). 2.5. Efetuar Operações Aritmética com 	UNIDADE II: Sistemas de Numeração 2.1. Números e Sistemas de Numeração 2.2. Numeração Posicional 2.3. Bases Numéricas 2.3.1. Base Decimal 2.3.2. Base Binária 2.3.3. Base Octal 2.3.4. Base Hexadecimal 2.4. Conversão entre Bases 2.5. Conversão Indireta	02	06/08	10/08	 a) Distribuição, via AVA, de roteiro e material associado como forma de Estudo Dirigido com o intuito de complementar e desenvolver os conhecimentos adquiridos e os objetivos enumerados de 2.1 a 2.8. b) Debates e discussões mediadas pelo professor, após exposição de informações básicas, relacionadas às teorias e objetivos enumerados de 2.1 a 2.8. c) Disponibilização de exercícios selecionados pelo professor, verificando a compreensão dos objetivos enumerados de 2.1 a 2.8. d) Manutenção da página da disciplina no AVA atualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails, Integração do calendário e das novidades da disciplina no AVA com aplicativo brightspace Pulse (D2L®). 	a) Capítulo 1 da referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010". b) Material didático de apoio à aula elaborado e distribuído pelo professor através do AVA. c) Materiais complementares (textos, artigos didáticos e científicos,	a) Estudo Dirigido: O Estudo Dirigido (ED) será disponibilizado a partir do dia 07/08, abordará o seguinte tema: "Sistemas de Numeração", e avaliará os objetivos enumerados de 2.1 a 2.8. Maiores informações, vide observação (2). b) Os objetivos enumerados de 2.1 a 2.8 (Unidade II) darão ao aluno subsídios para a melhor compreensão dos objetivos abordados nas demais unidades que serão avaliados nas Provas P1, P2, P3 e na AF.



							AFSA
Números Binários. 2.6. Efetuar Operações Aritméticas com outras bases numéricas ou indiretamente através do uso da base binária. 2.7. Conhecer e operar as Representações de Números Negativos. 2.8. Reconhecer a ocorrência de overflow através de técnicas de detecção. Objetivos Comportamentais e Atitudinais: CA.1. Cumprir prazos propostos. CA.2. Ser pontual. CA.3. Demonstrar participação ativa e proatividade. CA.4. Demonstrar capacidade participativa de trabalho em equipe e interação com o professor e demais colegas. CA.5. Demonstrar respeito, profissionalismo, interesse e comprometimento.	 2.6. Representação Binária-Decimal 2.7. Operações Aritméticas no Sistema Binário 2.7.1. Adição 2.7.2. Subtração 2.7.3. Multiplicação 2.7.4. Divisão 2.8. Representações de Números Negativos 2.8.1. Sinal de Magnitude ou Sinal de Módulo 2.8.2. Complemento a (Base-1) 2.8.3. Complemento de 1 2.8.5. Complemento de 2 2.8.6. Complemento de 2 2.8.6. Complemento de 2 em Operações Aritméticas 2.9. Detecção de Overflow 2.10. Outras Operações 2.10.1. Adição em BCD 2.10.2. Adição em Octal / Hexadecimal 2.10.3. Subtração em Octal / Hexadecimal 2.10.4. Operações Aritméticas de outras bases usando a base binária. 				e) Disponibilização pelo professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,) com temas associados às aplicações da Eletrônica Digital no mundo moderno, aos Sistemas de Numeração e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 2.1 à 2.10. f) Observação da retroalimentação apresentada pelos alunos. g) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas.	reportagens, videos, video-aulas,) com temas associados às aplicações da Eletrônica Digital no mundo moderno, aos Sistemas de Numeração e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 2.1 à 2.10.	
 3.1 Compreender os conceitos de Portas Lógicas, reconhecer seus tipos, seus símbolos gráficos, as representações das expressões lógicas das funções que implementam e conhecer aplicações relacionadas ao uso destas portas. 3.2 Compreender o conceito de Tabela Verdade e saber construí-la. 3.3 Identificar e montar a Tabela Verdade de cada porta lógica. 	UNIDADE III: Portas Lógicas e Formas de Representação de uma Função Lógica 3.1 Lógica Booleana 3.2 Portas Lógicas 3.2.1 Função E (AND) 3.2.2 Função OU (OR) 3.2.3 Função NÃO (NOT)	18 + 02 (P1)	10/08	14/09 (LAB 1 em 13/08 e 17/08; e LAB 2 em	 a) Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. b) Realização de aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala e abordados na unidade, com o intuito de aplicar na prática estes conceitos e os objetivos enumerados de 3.1 a 3.10, de L1.1 a L1.5 e de L2.1 a L2.3. (3-início) Para as aulas práticas de laboratório os alunos devem formar grupos de até 4 alunos. 	a) Capítulo 2 da referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010". b) Material didático de apoio à aula elaborado e distribuído pelo	a) Lista de Exercícios: "Unid III - Portas Lógicas e Formas de Representação": A elaboração e a correção de exercícios selecionados pelo professor serão realizadas em sala de aula em conjunto com os alunos com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 3.1 a 3.10, e/ou será disponibilizada pelo



- 3.4 Compreender os conceitos e diferenças entre circuitos combinacionais e sequenciais.
- 3.5 Interpretar Diagramas de Temporização de Sinais Digitais e esboçar formas de onda de saídas para um determinado conjunto de entradas, segundo a lógica combinacional implementada.
- 3.6 Compreender as diferentes formas de Representação de Funções Booleanas.
- 3.7 Realizar a correspondência mútua entre estas formas de representação: Expressões, Circuitos e Tabelas Verdade:
- 3.7.1 Obter Expressões Booleanas a partir de um Circuito Lógico;
- 3.7.2 Obter Circuitos Lógicos a partir de Expressões Booleanas;
- 3.7.3 Obter Tabela Verdade a partir de uma Expressão Booleana;
- 3.7.4 Obter Tabela Verdade a partir de Circuitos Lógicos;
- 3.7.5 Derivar Expressões Booleanas a partir de uma Tabela Verdade;
- 3.7.6 Derivar Circuitos Lógicos a partir de uma Tabela Verdade.
- 3.8 Conhecer e derivar as Representações Canônicas de uma Expressão Booleana: Soma de Produtos (Expansão de Mintermos – SoP) e Produto de Somas (Expansão de Maxtermos – PoS).
- 3.9 Converter de uma forma canônica para a outra e descrever expressões em termos dos seus mintermos e/ou maxtermos.
- 3.10 Derivar expressões nas formas canônicas considerando Especificações Incompletas (Don't Care).

Objetivos de atividade de Laboratório (Roteiro 1):

- 3.2.4 Porta "NÃO E" (NAND)
- 3.2.5 Função "NÃO OU" (NOR)
- 3.2.6 Função OU Exclusivo (XOR)
- 3.2.7 Função Coincidência (XNOR)
- 3.3 Implementação de Portas Lógicas
- 3.4 Kits de Cl's Lógicos
 - 3.4.1 7404 NOT
 - 3.4.2 7408 AND
 - 3.4.3 7432 OR
 - 3.4.4 7486 XOR
- 3.5 Outros Chips Digitais
 - 3.5.1 7400 NAND
 - 3.5.2 7402 NOR
- 3.6 Circuitos Lógicos
 - 3.6.1 Combinacionais
 - 3.6.2 Sequenciais
- 3.7 Diagrama de Temporização
- 3.8 Formas de Onda
- 3.9 Formas de Representação de uma Função Lógica
- 3.10 Correspondência entre expressões, circuitos e tabelas verdade
 - 3.10.1 Expressões Booleanas Geradas por Circuitos Lógicos
 - 3.10.2 Circuitos Gerados por Expressões Booleanas
 - 3.10.3 Obtendo a Tabela Verdade a partir de uma Expressão
 - 3.10.4 Obtendo a Tabela Verdade a partir de um Circuito
- 3.11 Convertendo entre Representações
 - 3.11.1 Equações → Circuitos → Tabela Verdade

20/08 e 24/08)

As orientações para a execução das atividades práticas de laboratório se encontram nos respectivos roteiros disponibilizados no AVA pelo professor. Estes incluem atividades que possibilitem aos alunos inclusive o exercício da análise e da comparação dos resultados teóricos e práticos obtidos, o desenvolvimento de esquemáticos de interligação dos circuitos e a organização do registro fotográfico dos circuitos montados e dos testes realizados durante as atividades de laboratório.

Cabe também ao aluno desenvolver, quando necessária, a simulação computacional de experimentos praticados no laboratório, podendo, para isso, utilizar softwares recomendados pelo professor (como MultiSIM, LogSIM, Digital Works, Proteus, AutoDesk 123D Circuits, entre outros).

A avaliação específica das atividades práticas pelos grupos levará em consideração os critérios de coerência e adequação, atendimento e qualidade em relação aos seguintes itens estruturados abaixo:

1. Preparatório (Pré-Laboratório) - Formulação Lógica e Projeto

Digital: Toda a formulação lógica e desenvolvimento de projeto digital devem ser apresentados, de forma detalhada, feitos manualmente ou de forma eletrônica usando software apropriado, incluindo as etapas intermediárias.

- 2. Aspectos/Procedimentos Práticos: Destinado à explicação detalhada de cada procedimento experimental realizado, a ilustração dos esquemáticos de interligação dos circuitos integrados e a organização, quando necessário, do registro fotográfico (imagens coloridas) dos circuitos montados e dos testes realizados durante as atividades de laboratório.
- 3. Resultados Experimentais: Destinado à apresentação ordenada dos resultados obtidos.
- 4. Análise dos Resultados: O aluno verifica quantitativamente se o objetivo inicialmente proposto foi atingido. O objetivo da análise consiste em comprovar ou não as hipóteses feitas na teoria e comparar resultados experimentais obtidos com os esperados/projetados. Sempre que possível, a comparação deve ser feita lado a lado. Em alguns casos, questionários solicitados devem ser respondidos nesta seção.
- 5. Conclusão: A conclusão apresenta um resumo dos resultados mais significativos da experiência e sintetiza os resultados que conduziram à comprovação ou rejeição da hipótese de estudo, justificando adequadamente, inclusive, as discrepâncias, quando conveniente. Aqui deve ser explicitado se os objetivos da experiência foram atingidos, utilizando preferencialmente critérios quantitativos. O aluno deve relatar também o que aprendido.
 - **6. Bibliografia:** Assegurar fidelidade e coerência às referências bibliográficas que serviram de embasamento indicadas pelo professor.
- 7. Anexos: Apresentação, quando necessária, das simulações realizadas relacionadas às atividades praticadas em laboratório. Estas devem incluir todos os testes simulados de modo a se confrontar os resultados obtidos na prática. Deve-se evitar a inclusão de datasheets (folha de dados) de componentes eletrônicos, apesar de se recomendar a utilização e análise destes quando da execução

professor através do AVA.

c) Materiais complementares (textos, artigos didáticos e científicos. reportagens, videos. video-aulas,...) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 3.1 à 3.13.

professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades. Maiores informações, vide

observação ⁽²⁾.

b) Atividades Práticas em Aulas de Laboratório.

Roteiro 1: "Chips e Portas Lógicas", verificando os objetivos enumerados de 3.1 a 3.3 e de L1.1 a L1.5.

Roteiro 2: "Formas de Representação Lógica", verificando os objetivos enumerados de 3.4 a 3.10 e de L2.1 a L2.3.

atividade prática do Roteiro 2 será avaliada no Conceito C1 (50% dos 25% correspondentes da Média Parcial - MP) junto à execução

do respectivo Questionário.

A participação do aluno na

Outras considerações relativas à execução e avaliação das atividades práticas: vide observações (2) e (4).

 c) <u>Questionário Online</u> (via AVA) relativo ao respectivo experimento (Quest1).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 3.1 a 3.3, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 1 (resolução



- L1.1. Familiarizar-se com os equipamentos, com o kit lógico didático e procedimentos de laboratório.
- L1.2. Interpretar datasheets de componentes elétrico-eletrônicos, quando necessário.
- L1.3. Reconhecer os chips lógicos e as respectivas portas / funções lógicas que implementam. Identificar corretamente a pinagem dos mesmos, tendo um cuidado em particular com os pinos de alimentação (Vcc) e de aterramento (GND).
- L1.4. Familiarizar-se com a montagem dos circuitos integrados no protoboard do kit lógico e com a interligação dos mesmos, formando circuitos e/ou blocos lógicos.
- L1.5. Verificar o comportamento das portas/funções lógicas de cada chip fornecido (7404, 7408 e 7486) e dos blocos lógicos montados, fornecendo entradas lógicas e observando as saídas por meio do kit.

Objetivos de atividade de Laboratório (Roteiro 2):

- L2.1. Conhecer as formas de representação de uma função lógica e a correspondência entre elas.
- L2.2. Derivar as formas canônicas expressas na forma de SoP e PoS.
- L2.3. Montar e testar circuitos lógicos simples.

- 3.12 Representação Padrão
- 3.13 Formas Canônicas
 - 3.13.1 Soma de Produtos (SoP) ou Expansão de Mintermos
 - 3.13.2 Produto de Somas (PoS) ou Expansão de Maxtermos
 - 3.13.3 Equivalência e Conversão entre as Formas PoS e SoP
 - 3.13.4 Especificações Incompletas (Don't Care)

da atividade prática.

Realizar uma experiência de laboratório é normalmente agradável enquanto não se encontra resultados inesperados e sabe como resolver os problemas. A melhor forma de prevenir erros que consomem tempo é seguir uma boa prática de laboratório e prepará-la antes de fazer os experimentos. As seguintes regras podem ajudar a reduzir a ocorrência de eventos desagradáveis:

- 1 Aprender sobre o instrumento utilizado em cada experimento. Assegure-se de que cada aspecto da experiência está claro fazendo uma leitura cuidadosa das instruções e preparando o roteiro das experiências antecipadamente quando for o caso.
 - 2 Garantir a alimentação e o aterramento correto dos circuitos.
 - 3 Manter os circuitos na placa de interligação bem organizados.
- 4 Controlar o tempo do laboratório dividindo-o corretamente entre as

experiências. (3-fim)

- c) Debates e discussões mediadas pelo professor, após exposição de informações básicas, relacionadas às teorias e objetivos enumerados de 3.1 a 3.10.
- d) Apresentação e análise de estudos de casos aplicados a contextos práticos relacionados às teorias e objetivos enumerados de 3.1 a 3.10 (Problematização de situações cotidianas, segundo uma perspectiva prática, a serem analisadas e solucionadas ao longo ou ao final do capítulo pelo professor em conjunto com os alunos).
- e) Desenvolvimento e resolução de exercícios selecionados e disponibilizados pelo professor, de forma detalhada e em conjunto com os alunos, verificando a compreensão dos objetivos enumerados de 3.1 a 3.10.
 - Desenvolvimento de mapa conceitual como forma de organizar o conhecimento e reforçar a compreensão dos objetivos enumerados de 3.1 a 3.10.
- g) Uso de aplicativos voltados à educação, como o Socrative, o GoCongr, entre outros recursos tecnológicos, para a solução de problemas relacionados aos capítulos estudados em sala de aula e/ou do questionário, propiciando ao aluno uma ótica de trabalho integrado com o professor e o estimulando constantemente a uma participação ativa como protagonista no seu processo de aprendizagem.
- h) Manutenção da página da disciplina no AVA atualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails,... Integração do calendário e das novidades da disciplina no AVA com aplicativo via aplicativo Brightspace Pulse (D2L®).
 - Disponibilização pelo professor, através do AVA, de material complementar (textos, artigos didáticos e

online) será avaliado junto ao Conceito C1 (10%) da Média Parcial (MP).

Questionário Online (via AVA) relativo ao respectivo experimento (Lab2).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 3.4 a 3.10, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 2 (resolução online) será avaliado no Conceito C1 (50% dos 25% correspondentes da Média Parcial - MP) junto à participação na respectiva atividade prática.

Outras considerações relativas à execução e avaliação dos questionários: vide observação

Aplicação da prova P1, individual, escrita e sem consulta, composta de questões objetivas e discursivas, no dia 14/09.

Os objetivos enumerados da Unidade I, da Unidade II (de 2.1 a 2.5) e da Unidade III serão avaliados na Prova P1. como parte do Conceito C1 (60%) da Média Parcial (MP), e avaliados na Avaliação Final (AF) ao final do semestre.

Maiores informações relacionadas: vide observação (6)





					científicos, reportagens, videos, video-aulas,) com temas		Observações:
					associados às aplicações da Eletrônica Digital no mundo		
					moderno e, especialmente, em conformidade ao		(4) Será considerada na avaliação
					referenciado nas subunidades enumeradas de 3.1 à 3.13.		necessariamente a participação
							individual de cada aluno assim
					j) Observação da retroalimentação apresentada pelos alunos.		como o trabalho coletivo do
							grupo na atividade
					k) Atendimento personalizado junto ao aluno para elucidação		prática/simulada.
					das dúvidas apesentadas.		A avaliação das atividades
							práticas/simuladas verificará o
							total cumprimento aos itens
							propostos nos respectivos
							roteiros das aulas práticas
							(disponíveis no AVA), a
							organização e execução por parte
							dos grupos, sua coerência e
							adequação aos critérios
							estabelecidos em cada roteiro e
							em ⁽³⁾ e o alcance e consolidação
							pelo aluno dos respectivos
							objetivos relacionados, assim
							como levará em consideração os
							aspectos comportamentais e
							atitudinais demonstrados
							individualmente por cada aluno
							nas aulas, conforme objetivos
							enumerados de CA.1 a CA.5.
							(5) Para fins avaliativos, cada
							aluno deve individualmente
							responder aos questionários no
							AVA. Cada questionário será
							disponibilizado a partir do
							término da atividade prática
							correspondente. A participação dos alunos nas
							atividades práticas/simuladas
							designadas como "LabX" é
							imprescindível para fins
							avaliativos, ou seja, na sua
							ausência será considerada a parte
							da nota relativa apenas ao
							respectivo Questionário Online.
4.1. Reconhecer a Equivalência entre	UNIDADE IV: Álgebra Booleana e		t		a) Aulas práticas e teóricas expositivas e interativas com foco	a) Capítulo 3 da	- 1-postio Quostionario Orimici
Expressões Booleanas por meio de	Simplificação de Circuitos Lógicos				no aprendizado do aluno.	referência básica [1]:	a) Lista de Exercícios: "Unid IV
Tabela Verdade.	Simplificação de Circultos Lógicos				no aprenaizado do diano.	"IDOETA, Ivan Valeije;	- Álgebra de Boole":
		02	17/09	21/09	b) Debates e discussões mediadas pelo professor, após	CAPUANO, Francisco G.	A elaboração e a correção de
4.2. Identificar Blocos Lógicos	AA Farindênia F	02	1,,03	21,03	exposição de informações básicas, relacionadas às teorias e	Elementos de	exercícios selecionados pelo
Equivalentes por meio de Tabela	4.1. Equivalência de Expressões				objetivos enumerados de 4.1 a 4.5.	eletrônica digital., São	professor serão realizadas em
Verdade.	Booleanas				objetivos chamerados de 4.1 a 4.5.	Paulo: Érica, 2010".	sala de aula em conjunto com
		I .	L	l		. ddio. Erica, 2010 .	sala de dala em conjunto com



4.3. Reconhecer as Portas Linguisa NMDO 4.2. Equivalentic de Blocot Linguisos 1.3. Universalização de Portas NAD e N. No. 1.3. Universalização de Portas N									
4.3. Misorner os conceltos da Ajgeta Albacterior os conceltos da Ajgeta Booleane de sou una como base para a representação de personal ligidors variantes inturiars e operatorist (Egletos). 4.5. L'Onjunção e Disjunção Propriedades e Teoremas da Ajgeta de Boole e suas pilicações para a simplificaçõe de processor e Circultos figuros. 4.5. L'Onjunção e Disjunção 4.5.1. A develocido 1.5.1. A develocido 1.5	4.3.						· · · · · · · · · · · · · · · · · · ·		os alunos com antecedência à
4.4. Algebra do Boleana 4.5. Algebra do Boleana 4.5. Algebra do Boleana 4.5. Algebra do Boleana 4.5. L'Outquirqu'a e Disjunction operatores (Egicos. 4.5. L'Outquirqu'a e Disjunction operatores (Egicos. 4.5. L'Outquirqu'a e Disjunction Algebra do Boleana 4.5. L'Outquirqu'a e Disjunction Algebra do Boleana 4.5. L'Outquirqu'a e Disjunction Algebra de Boole para a Simplificação de Experience 4.5. S. Distributição de A.5. S. S. Distributição de 4.5. S. S. Distributição de A.5. S. Romovar de A.5. S. Distributição de A.5. S. Romovar de A.5. S. Romo		9	•					•	
4.4. A gebror és comercia de diseau sun carron base un sun carron base de l'acceptance de soule de l'acceptance de l'acceptanc			NOR				· · · · · · · · · · · · · · · · · · ·	·	-
Bolishar e di de sur control como tosa para a representação de operações (logicos suando vertiveró binários e operadores (logicos suando vertiveró binários e peradores (logicos suando vertiveró de la cole sua significações de suando logicos e terremos dos electros (logicos e terremos dos electros) e de problema redicionados as educação, como o socretivo, o dispetivos enumerados de 4.1 a 4.5. de problema redicionados as educação, como o socretivos e de organizar o conhecimento e as solução de problema redicionados as educação, como o socretivos e de problema redicionados as educação, como o socretivos e de problema redicionados as educação, como o socretivos e de problema redicionados dos apronadores e a peradores de adequação, como o socretivos e de problema redicionados dos apronadores e a solução de adequação de adequação constante e a verte de pora solução de adequação de adequação constante e a verte de pora solução de adequação	4.4.		4.4 Álgobra Booloana					•	
para a representativo de queryedos. 4.5.1. Comprende a principale e propriedades da Algebra de Boole (propriedades da Algebra de Boole (propriedades de Algebra de Boole vous spilicos) para a Simplificação de tarpessões e conceito de Rede de Portas Lógicos. 4.5.1. Algebra de Boole (Circutto de Christo de Christo de Boole (Circutto de Christo de Chri			4.4. Algebra Booleana				= : : : : : : : : : : : : : : : : : : :	•	
4.5.1. Comprender o sprincipiles For invalidation of the properties of the properti			4.5. Propriedades da Álgebra de Boole				, ,	7	•
4.5. Compreender às principals Propriedantes e Teoremas da Agévita de Engiescois e e Circuitts légitos. 4.5.1.2 desentence 4.5.3.4 Associação 4.5.2.2 desentence 4.5.3.4 Compreende 4.5.3.4 Societance 4.5.5.5 Compreende 4.5.5.6 Compreende 4.5.5.6 Compreende 4.5.5.6 Distribuição da Soma 4.5.6 Distribuição da Soma 4.5.5.6 Distribuição da Soma 4.5.6 Distribuição da Soma 4.5.6 Distribuição da Soma 4.5.7 Absorciação 4.5.7 Absorciação 4.5.8 Toverma de De Morgan 4.5.9 Ou exclusivo 4.5.1 Compreender o conceito de Rec Chaxcamento) 4.5.1 Compreender o conceito de Rec de Portas Lógicas, especialmente on que diz respecto a Redes de Portas Lógicas ANO (96.59) 9 GR ANNIE Redes Combinacionais e Minimização Lógicas 5.2 Dante de universalização de a subsenzilação, via AVA, de metaritas conceitos de Rece de Portas Lógicas, especialmente on que diz respecto a Redes de Portas Lógicas AND (96.5) S. Tedes de Portas Lógicas 5.2 Dante de universalização de subsenzilação 5.2 Dante de universalização des influences de Portas Lógicas, especialmente influentes de universalização de subsenzilação 5.2 Dante de universalização des influences de Portas Lógicas, especialmente influentes de universalização de subsenzilação 5.2 Dante de universalização des influences de Portas Lógicas, especialmente influentes de universalização de audas experimentais de laboratório con disponibilização, via AVA, de metaritas concretos de Rec de Portas Lógicas, especialmente on que diz respecto a Redes de 2 Niveis Sedes ANO -08 (SoP) 9 GR ANO POR Na sa influences de portas Lógicas, especialmente on que diz respecto a Redes de 2 Niveis Sede ANO -08 (SoP) 9 GR ANO POR Na sa influences de portas Lógicas, especialmente on que diz respecto a Redes de 2 Niveis Sede ANO -08 (SoP) 9 GR ANO POR Na		9	4.5.1. Conjunção e Disjunção					•	
## Algebra de Boole es usas aplicações para a simplificação de Expressões e Circuitos Lógicos. ## 4.5.1.2. Identidade ## 4.5.1.3. Associação ## 4.5.3.4. Complemento ## 4.5.3.4. Sangulação ## 4.5.3.4. Sangu	4.5							·	
Algebra de Soole e suas aplicações para a Simplificação de Expressões e Circuitos Lógicos. 4.5.1.3. Asignificação de Expressões e Circuitos Lógicos. 4.5.1.4. Compremento de A.5.2.4. Complemento (A.5.2.4. Distribuição da Sorma (A.5.4. Distribuição da Sorma (A.5.4. Distribuição (A.5. Distribuição (A.5.4. Distribuição (A.5.4. Distribuição (A.5. Distribuição (A.5.4. Distribui	4.5.		·						
## Circuitos Lógicos. ## A5.1.4. Complemento ## A5.2. Comutação ## A5.2. Comutação ## A5.2. Comutação ## A5.3. Associação ## A5.4. Distribuição da Soma ## A5.4. Distribuição da Soma ## A5.5. Distribuição da Multiplicação ## A5.6. Rivelução (ou Complementação) ## A5.7. Associação ## A5.8. Teorema de De Morgan ## A5.9. Ou-exclusivo #									observação ⁽²⁾ .
4.5.2. Comprendro de A.5.4. Associação 4.5.4. Distribuição da Soma 4.5.5. Distribuição da Soma 4.5.6. Involução (ou Complementação) 4.5.6. Involução (ou Complementação) 4.5.7. Absocrção 4.5.7. Absocrção 4.5.8. Teorema de De Morgan 4.5.9. Ou exclusivo 4.5. Algebra de Boole (Circuitos de Chavemento) 4.5. Algebra de Boole (Circuitos de Chavemento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Potras Lógicas, especialmente no que dir respetio a Redes de 2 Niveis Redes AND-OR (SOP) 5.2. Diante da Jinversalização das Poras NAND e NOR nas implementação das Poras solução das Soma 4.5.1. Rede AND-OR 8			4.5.1.3. Aniquilação						
4.5.3. Associação 4.5.4. Distribução da Soma 4.5.5. Distribução da Soma 4.5.5. Distribução da Soma 4.5.5. Distribução da Multiplicação 4.5.6. Involução (ou Complementação) 4.5.7. Absorção 4.5.7. Absorção 4.5.9. Du-exclusivo 4.5.9. Du-exclusivo 4.5.0. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas Portas NADO & (OSP) or Ras Viveis Fortas ANDO & (OSP) as simplementação das placed and suit a glud or que dior respetio a Redes de Portas Lógicas Fortas ANDO & (OSP) as simplementação das placed and suit a de la miles a durine suit a da unitação das pagina da disciplina no AVA can aplicativo via aplicativo Brightspore Pulse (O21*). 1) Disponibilização pelo professor, atravás do AVA, de maistria complementar (recto, a ritigos dididicos e referenciado nas subunidades a merciado pagina na da disciplina no AVA can aplicativo be referenciado nas subunidades enumerados de A1 à d.7. 1) Disponibilização pelo professor, atravás do AVA, de maistria complementar (recto, a ritigos dididicos e referenciado nas associados às aplicações do selectivação do calendário e das novidades da disciplina no AVA can maistria complementar (recto, a ritigos dididicos e referenciado nas associados às aplicações do se alterborica diplicat no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades en umerados de A1 à d.7. 1) Observação da retroalimentação apresentada pelos alunos. 2) Atendimento personalizado junto ao alumo para elucidação das dividos apescentadas. 2) Aulas práticas e teóricas expositavas enterativas com foco no aprendizado do aluno. 2) Realização de a usua experimenta de laboratório com com capacido do aluno. 2) Realização da e usua experimenta de laboratório com com capacido de avercição de exercícios selecionados pelo contro ministrados e		e Circuitos Lógicos.	4.5.1.4. Complemento						
4.5.3 Associação 4.5.4 Distribuição da Soma 4.5.5 Distribuição da Soma 4.5.5 Distribuição da Soma 4.5.5 Distribuição da Multiplicação 4.5.6 Involução (ou Complementação) 4.5.7 Absorção 4.5.7 Absorção 4.5.8 Teorema de De Morgan 4.5.9 Ou exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.7. Simplificação Ad gébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que dic respeito ia Redes de 2 Niveis Redes ARD OR (SOP) e CR. Niveis Redes de 2 Niveis Redes de 2 Niveis Redes de 2 Niveis Redes de 3 Portas NAND e NOR nas immlementações de 5 S.2. Rede AND-OR 5.2. Rede AND-OR 5.2. Rede AND-OR 5.3. Logica de Andro-OR as immlementações de protas NAND e NOR nas immlementare (see contentio de special mente, em conformidade a o referenciado nas subunidades en uma participação atvia como protagonista no seu processo de aprendizagem. gon portagonista no seu processo de aprendizagem. gon AVA atualizada e comunicação constante atravels das ferramentas edisciplina no AVA atualizada e comunicação constante atravels das ferramentas edisciplina no AVA de material complementar (textos, artigos didáticos e clentificos, reportagens, videos, video aulas,) com tremas associados à aplicaçõe da Electrônica Objicação na AVA, de material complementar (textos, artigos didáticos e clentificos, reportagens, videos, video aulas,) com tremas associados à aplicaçõe da Electrônica Objicação na avalidada da or referenciado nas subunidades en umeradas de 4.1 à 4.7. 1) Observação da retroailimentação apresentada pelos alunos. 1) Atendimento personalizado junto ao aluno para elucidação das olividas apsesentadas. 2) Atendimento personalizado do aluno. 2) Atendimento persona			4.5.2. Comutação					_	
solução de problemas relacionados aos capítulos estudados en conformidade ao referenciado nas subunidades en abla de uale çou do questionário, propicidando ao alum and dica de trabalho integrado com o professor e o estimulando constante tartavés das ferramentas disciplina no AVA atualizada e comunicação constante através das ferramentas disciplina no AVA atualizada e comunicação constante através das ferramentas disciplina no AVA atualizada e comunicação constante através das ferramentas disciplina no AVA com aplicativo via aplicativo printepres por les professor, através do AVA, de material complementar (textos, artiques didiciones e científicos, reportagecilmente, em conformidade ao referenciado nas subunidades en disciplina no AVA com aplicativo via aplicativo printepres por les comunicação constante através das ferramentas disciplina no AVA com aplicativo via aplicativo printepres printepres por les comunicação constante através da disciplina no AVA com aplicativo via aplicativo printepres por les comunicação constante através da disciplina no AVA com aplicativo via aplicativo printepres por les comunicação constante através da disciplina no AVA com aplicativo via aplicativo printepres por les comunicação constante através da disciplina no AVA com aplicativo via aplicativo printepres por disciplina no AVA com aplicativo via aplicativo printepres printepres por disciplina no AVA com aplicativo via aplicativo printepres printepres por disciplina no AVA com aplicativo via aplicativo printepres printepres por disciplina no AVA com aplicativo via aplicativo printepres printepres por disciplina no AVA com aplicativo via aplicativo printepres printepres printepres printepres por printepres			4.5.3. Associação					•	
4.5.5. Distribuição da Multiplicação do Multiplicação do Multiplicação do Multiplicação do Multiplicação do A.5.6. Involução (ou Complementação) 4.5.6. Involução (ou Complementação) 4.5.7. Absorção 4.5.7. Absorção 4.5.9. Ou-exclusivo 4.5.0. Mão-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas especialmente no que dir respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NAND e NDR nas implementações de 6 5.2. Redes de 2 Niveis 5.2. 1. Rede AND-OR 5.2. Redes AND-OR 5.2. Redes AND-OR 5.3. Rede AND-OR 5.4. Rede AND-OR 5.5. Redes AND-OR Sopicios ALS, A.5. S.3 e L3.1 a L3.3. a simplementações de 1.3. a com institurados e estimulando constantemente a uma participação ativa como protegiorista no seu processo de aprendiação das e comprisonable a disciplina no AVA atualizada e comunicação constante através das fisciplina no AVA atualizada e comunicação constante através das fisciplina no AVA atualizada e comunicação constante através das fisciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação constante através das disciplina no AVA atualizada e comunicação das disciplina no AVA atualizada e comunicação constante através das desciplina no AVA atualizada e comunicação das disciplina no AVA atualizada e comunicação das disciplina no AVA atualizada da disciplina no AVA atualizada da disciplina no AVA atualizada da calumenta disciplina no AVA atualizada da calumenta disciplina no AVA atualiza			4 5 4 Distribuição da Soma					1 - 1	
estimulando constantemente a uma participação ativa como protagonista no seu processo de aprendizagem. 4.5.6. Involução (ou Complementação) 4.5.7. Absorção 4.5.8. Teorema de De Morgan 4.5.9. Ou-exclusivo 4.5.1. Não-ou-exclusivo 4.5.1. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Red de Portas Lógicas sepecialementa no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de a las experimentas de la Porta S NAND e NOR nas implementações de su particia de Secondo das disciplina no AVA catualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails, Integração do calendário e das novidades da disciplina no AVA catualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails, Integração do calendário e das novidades da disciplina no AVA catualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails, Integração do calendário e das novidades da disciplina no AVA catualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails, Integração do a saplicações da Electrônica Digital no mundo e das novidades da disciplina no AVA catualizada e comunicação constante através das VAA, de material complementar (textes, artigos didáticos e científicos, reportagens, videos, video-aulas) com temas associados à aplicações da Electrônica Digital no mundo referenciado nas subunidades enumeradas de 4.1 à 4.7. 1) Observação da retroalimentação paresentada pelos alunos. 3) Atendimento personalizado junto ao aluno para elucidação das dividas apesentadas. 4) Alsta de Exercicios: "Unit V - Minimização vió Kornaugh": A elaboração da correção de referência básica [1]: "ODETA, lyan Valeiça". CAPUANO, Francisco G. Elementos de elaboracido do aluno. 4) Alaboração da correção de correção de correção de vale da ualas experimentais de laboracido com disponibilização, via AVA, de reteiro			,				em sala de aula e/ou do questionário, propiciando ao aluno	referenciado nas	
4.5.6. Involução (ou Complementação) 4.5.7. Absorção 4.5.8. Teorema de De Morgan 4.5.9. Ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.11. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Red de Portas Lógicas Portas Nubres (ar espetia a Retesée de 2 Niveis: Redes AND-OR (Sor) e OR AND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas imiliprementações de 9.5.1. Rede AND-OR 5.2. I Rede AND-OR 5.2. 1. Rede AND-OR 5.3. 1. Rede AND-OR 5.4. 2. Rede Sourbinação (ou complementa de disciplina no AVA atualizada e comunicação constante através das ferramentas discisporiveis: Novidades, Examilia, Integração da disciplina no AVA com aplicativo brightagina da disciplina no AVA com aplicativo brightagina da disciplina no AVA com aplicativo via aplicativo Brightagae constante através da AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,) com temas associados à a plicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado personalizado junto ao aluno para elucidação das dividas apesentadas. j) Atendimento personalizado junto ao aluno para elucidação de defencia básica [1]: 0. Observação da retroalimentação apresentadas pelos alunos. j) Atendimento personalizado junto ao aluno para elucidação do a calemativo da glicar a internetivas com foco no aprendizado to aluno. j) Realização da aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com o aprendizado do aluno. j) Realização da sualas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo a			,				uma ótica de trabalho integrado com o professor e o	subunidades	
4.5.5. Involução (Qui Complementação) 4.5.7. Absorção 4.5.8. Teorema de De Morgan 4.5.9. Ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5.10. Não-ou-exclusivo 4.5. Simplificação Algébrica de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas Portas MAD e NDS. 5.2. Diante da Universalização das Portas MAD e NDR nas implementações de e S.2.1. Rede AND-OR 5.2. Line de AND-OR 5.2. Redes AND-OR 5.2. Line de AND-OR 5.3. Redes de Portas Lógicas 5.4. Rede AND-OR 5.2. Rede AND-OR 5.3. Redes AND-OR 5.4. Rede AND-OR 5.5. Redes de Portas Lógicas 5.5. Line da Universalização das Portas NAND e NDR nas implementações de e Case de Rede And Portas MAD e NDR nas implementações de Sea Portas NAND e NDR nas implementações de Portas Lógicas 5.2. Redes AND-OR 5.3. Redes AND-OR 5.4. Rede AND-OR 5.5. Redes AND-OR 5. Redes AND-OR 5.5. Redes AND-OR 5			Multiplicação				estimulando constantemente a uma participação ativa	enumeradas de 4.1 à	
S.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que de Zerseño a Redes de 2 Niveis: Redes AND-OR (SOP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 9 5.2. 1. Rede AND-OR 4.5. 2. 1. Rede AND-OR 6. 2. 1. 2. 1. Rede AND-OR 6. 2. 1. 2. 1. Rede AND-OR 7. 2. 1. 2. 2. 1. Rede AND-OR 8. 2. 1. 2. 2. 1. Rede AND-OR 8. 2. 2. 2. 2. 2. 2. 2. 2. 2. 2. 2. 2. 2.			4.5.6. Involução (ou				como protagonista no seu processo de aprendizagem.	4.7.	
4.5.7. Absorção 4.5.8. Teorema de De Morgan 4.5.9. Ou-exclusivo 4.6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de Portas Lógicas, especialmente no que diz respeito a Redes de Portas Lógicas Portas MAND e NOR nas Portas MAND e NOR nas Portas MAND e NOR nas implementações de 4.5.1. Rede AND-OR 4.5.2. Diante da Universalização das Portas MAND e NOR nas implementações de 4.5.3. Rede AND-OR 4.5.5.1. Rede AND-OR 4.5.6. Algebra de Boole (Circuitos de Chaveamento) 4.6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 4.5.1. Compreender o conceito de Rede de Portas Lógicas 5.1. Compreender o conceito de Rede de Portas Lógicas 5.2. Diante da Universalização das Portas MAND e NOR nas implementações de expressionas 5.2. Li Rede AND-OR 5.3. Rede AND-OR 5.4. Rede AND-OR 6.5. Algebra de Boole (Circuitos de Chaveamento) 4.5. Milimização Lógicas 6.6. Algebra de Boole (Circuitos de Chaveamento) 6.6. Algebra de Boole (Circuitos de Chaveamento) 6.6. Algebra de Boole (Circuitos de Chaveamento) 6.7. Simplificação Algébrica de Expressões Booleanas 6.8. Disponibilização pelo professor, stravés do AVA, de material complementare, fectos, artigos didáticos e cilcuitíficos, reportagens, videos, video-aulas) com temas associados às aplicações da Eletrônica Digital no mundo mouderno e, especialmente, em conformidade ao referênciado nas subunidades enumeradas de 4.1 à 4.7. 6.1) Observação da retroalimentação ajunto ao aluno para elucidação das dividas apesentadas. 7. Aluminização Lógicas 8. Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 8. Portas NAND e NOP Ros Pie Portas Lógicas 9. Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 9. Berta Minimização Lógica 9. Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do al			, ,						
disponíveis: Novidades, E-mails, Integração do calendario e das novidades, E-mails, Integração do calendario e das novidades da disciplina no AVA com aplicativo a singulario professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 4.1 à 4.7. 1) Observação da retroalimentação apresentada pelos alunos. 1) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. 2) Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 2) Pose referência do nas dividas apesentadas. 2) Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 3) Capítulo 3 da referência básica [1]: "ODETA, Ivan Valuelie; exceptivos a Redes de 2 Niveis: Redes AND-OR (SoP) e OR AND (PoS). 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Niveis 5.2. Redes de 2 Niveis 5.2. Redes AND-OR 5.2. Redes AND-OR 5.3. Redes AND-OR 5.4. Redes Combinacionais e Minimização Lógica 10 21/09 26/10 (LAB 3 em portas NAN) e NOR nas implementações de eletrônica de alua en conjunto com os alunos com antecedência à realização da prova, de modo a objetivos 4.4, 4.5, 5.3 e 1.3.1 a 1.3.3.			- Complementação,						
4.5.8. Teorema de De Morgan 4.5.9. Ou-exclusivo 4.5.10. Não-ou-exclusivo 4.6. Álgebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Reded de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis Redes AND-OR (SoP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NANDE NOR nas implementações de 5.2. Redes AND-OR 4.5.1. Rede AND-OR 4.5.2. Lede AND-OR 4.5.2. Lede AND-OR 4.5.5.3. Eacles de Portas Lógicas a implementações de 5.2. Lede AND-OR 5.2. Lede AND-OR 4.5.5.3. Compreender o conceito de Reded de Portas Lógicas 5.2. Lede AND-OR 5.3. Redes de Portas Lógicas 5.4. Rede AND-OR 5.5. Redes de Portas Lógicas 5.5. Redes de ND-OR 5.6. Algebra de Boole (Circuitos de Chaveamento) 4.6. Álgebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 7. In Observação da retroalimentaçõe a da Feterocitadas. 7. Ji) Observação da retroalimentação apresentadas pelos alunos. 7. Ji) Observação da retroalimentação apresentadas pelos alunos. 7. Ji) Observação da retroalimentação apresentadas pelos alunos. 7. Ji) Observação da retroalimentação apresentadas de vividades a pesentadas. 8. Aluas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 8. Aluas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 8. Aluas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 9. Portas NANDE NOR (SoP) e OR-AND (PSOP) e OR-AND (P			4.5.7. Absorção						
4.5.9, Ou-exclusivo 4.5.10. Não-ou-exclusivo 4.6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SOP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NANDE NOR nas implementações de Calculation or complementações de Societa (Societa de Societa (Societa de Societa (Societa (Societa de Societa (Societa (So			4 5 8 Teorema de De Morgan				,		
4.5.10. Não-ou-exclusivo 4.6. Álgebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 4.6. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis Redes AND-OR (SOP) e OR. AND (PoS). 5.1. Compreender du Universalização das Portas NAND e NOR nas implementace sed e 5.2. Diante da Universalização das Portas NAND e NOR nas implementaces de e 4.5. Rigebra de Boole (Circuitos de Chaveamento) 4.5. Diante da Universalização das Portas NAND e NOR nas implementaces de e 4.6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis Redes AND-OR (SoP) e OR. AND (PoS). 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Niveis 5.2. Redes de 2 Niveis 5.3. Redes AND-OR 5.4. Redes de Portas Lógicas 5.5. Redes AND-OR 5.6. Redes Combinacionais e Minimização Lógica 10 21/09 26/10 (LAB 3 em de Viving Algebrica de professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,) com temmas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em contentidade an referenciado a punto a punto a pluno para elucidação das dad vividas apesentadas. a) Aulas práticas e teóricas e vestireas e no punto do aluno. a) Aulas práticas ex expositivas e la portação de avercicios selectionados pelo professor, através do AVA, de material complementar (textos, videos de letrônica digital). A elaboração e a correção de exercícios selectionados pelo professor serão realizadas em conjunto com os alunos com antecedência à contextualizadas aos conceitos e os objetivos 4.4							T		
4.6. Álgebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementaciones de Portas NAND e NOR nas implementaciones de Sanda de Albanda de Chaveamento) 4.6. Álgebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis 5.2. Diante da Universalização das Portas NAND e NOR nas implementaciones de e			4.5.9. Ou-exclusivo				aplicativo brightspuce Puise (DZL).		
4.6. Algebra de Boole (Circuitos de Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de Portas SAND e NOR nas implementações de Po			4.5.10. Não-ou-exclusivo						
Chaveamento) 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas portas NAND e NOR nas portas NAND e NOR nas implementações de Portas Lógicas e Sociales de AND-OR 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de Portas Lógicas e Sociales de Portas Lógicas e Sociales de Portas Lógicas e Portas Lógicas e Portas NAND e NOR nas implementações de Portas Lógicas e Portas L			4.6. Álgebra de Boole (Circuitos de				, , , ,		
4.7. Simplificação Algébrica de Expressões Booleanas 4.7. Simplificação Algébrica de Expressões Booleanas 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de Portas Lógicas 5.2.1. Rede AND-OR 4.7. Simplificação Algébrica de Expressões Booleanas 4.7. Simplificação Algébrica de Expressões Booleanas 4.7. Simplificação Algébrica de Expressões de Letronica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 4.1 à 4.7. i) Observação da retroalimentação apresentada pelos alunos. j) Atendimento personalizado junto ao aluno para elucidação das dávidas apesentadas. a) Capítulo 3 da referência básica [1]: "DoETA, I vanto Ialij: "DoETA, I vanto Ialij: "DoETA, I vanto Ialij: "DoETA, I vanto Ialij: "CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010". 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Níveis 5.2. Rede AND-OR			,				· =		
Expressões Booleanas I) Observação da retroalimentação apresentada pelos alunos. j) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. J) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. Alas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. Solution das dúvidades enumeradas de 4.1 à 4.7. Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. Alas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. Solution da lunior are discreta expositivas e interativas com foco no aprendizado do aluno. Solution da lunior are discreta expositivas e interativas com foco no aprendizado do aluno. Solution da lunior are discreta expositivas e interativas com foco no aprendizado do aluno. Solution da lunior are discreta expositivas e interativas com foco no aprendizado do aluno. Solution da lunior are discreta expositivas e interativas com foco no aprendizado do aluno. Solution da vinteralização da a lunior are discreta expositivas e interativas com foco no aprendizado do aluno. Solution da vinteralização da presentadas. Solution das dividas apesentadas. Solution da vinteralização da presentadas. Solution da vinteralização da presentadas. Solution da vinteralização da presentadas. Solution da vinteralização da ferefericia básica [1]: "IDOETA, Iyan Valeije; corntextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com sala, com o intuito de aplicar na prática estes conceitos e os objetivos da, 4, 4, 5, 5, 3 e L3.1 a L3.3. Solution da vinteralização da presentadas. Solution da vinteralização da persentadas. Solution da vinteralização da presentadas. Solution da vinteralização da persentadas. Solution da vinteralização da pre			,				, ,		
i) Observação da retroalimentação apresentada pelos alunos. j) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas. 5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 5.2.1. Rede AND-OR 5.2. Rede AND-OR 5.3. Rede AND-OR 5.4. Rede AND-OR 5.5. Redes de Portas Lógicas 5.6. Redes de Niveis 5.7. Rede AND-OR 5.8 Redes AND-OR 5.9 Diante da Universalização das Portas NAND e NOR nas implementações de 5.1. Rede AND-OR 5.2. Rede AND-OR 5.3. Rede AND-OR 5.4. Rede AND-OR 5.5. Redes de Niveis 5.5. Redes AND-OR 5.6 Redes Combinacionais e Minimização Lógica 5.7 Redes Combinacionais e Minimização Lógica 6 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 6 Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de contextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com os alunos com anteredência à referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010". 6 Portas NAND e NOR nas implementação das Portas Lógicas o das Paulo: Érica, 2010".			_ · · · · · · · · · · · · · · · · · · ·						
5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR-AND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 5.2.1. Rede AND-OR 5.2. Redes de 2 Niveis 5.3. Redes de 2 Niveis 5.4. Redes de ND-OR 5.5. Redes de 2 Niveis 5.6. Redes de 2 Niveis 5.7. Redes de ND-OR 5.7. Redes de Portas Lógicas 5.8 Redes de 2 Niveis 5.9 Redes de 2 Niveis 6 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 6 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 7 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 8 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 8 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 9 Realização de aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala, com o intuito de aplicar na prática estes conceitos e os objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 8 Portas NAND e NOR nas implementações de servicas expositivas e interativas com foco no aprendizado do aluno. 9 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 9 Realização de aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala, com o intuito de aplicar na prática estes conceitos e os objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 9 Portas NAND e NOR nas implementações de servicas expositivas e interativas com foco no aprendizado do aluno. 9 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 9 CAPUANO, Francisco G. Elementos de eletrônica digital., São para de prova, de roteiros contendo atividades contextualizadas aos conceitos e os objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 9 Aulas práticas expositivas e interativas com foco no aprendizado do aluno. 10			Expressões Booleanas				referenciado has subunidades enumeradas de 4.1 a 4.7.		
5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 5.2. Redes de 2 Níveis 5.2. Redes de ND-OR 5.2. Redes de Portas Lógicas 5.2. Redes de ND-OR 5.2. Redes de Portas Lógicas 5.3. Redes de Portas Lógicas 5.4. Redes de Portas Lógicas 5.5. Redes de Portas Lógicas 5.6. Redes de ND-OR 5.7. Redes de Portas Lógicas 5.8 Redes de ND-OR 5.9 Diante da Universalização das Portas NAND e NOR nas implementações de 5.1. Rede AND-OR 5.2. Redes de ND-OR 5.3. Redes de Portas Lógicas 5.4 Redes Combinacionais e Minimização Lógica 5.5 Redes Combinacionais e Minimização Lógica 5.6 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 6 Portas NAND e NOR nas objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 8 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 8 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 8 Portas NAND e NOR nas objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 9 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 9 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 10 Elementos de eletrônica digital., São Paulo: Érica, 2010". 10 Elementos de eletrônica digital., São Paulo: Érica, 2010". 10 Elementos de eletrônica digital., São Paulo: Érica, 2010".							i) Observação da retroalimentação apresentada pelos alunos.		
5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 1 S.2. Redes AND-OR 5.3. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis 5.4. Rede AND-OR 5.5. Redes de 2 Níveis 5.6. Redes de 2 Níveis 5.7. Redes de Portas Lógicas 5.8 Redes AND-OR 5.9 Diante da Universalização das Portas NAND e NOR nas implementações de 1 S.2. Redes de 2 Níveis 5.1. Rede AND-OR 5.2. Redes de 2 Níveis 5.3. Redes AND-OR 5.4 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 5.5. Redes de Portas Lógicas 5.6 Redes de 2 Níveis 5.7. Redes de 2 Níveis 5.8 Redes de 2 Níveis 5.9 Redes de 2 Níveis 5.9 Redes de 2 Níveis 5.1. Rede AND-OR 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.3. Redes AND-OR 5.4 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 6 Portas Lógicas, especialmente no aprendizado do aluno. 7 Portas NAND e NOR nas objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 8 Portas NAND e NOR nas implementações de 1 Níveis 8 Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. 8 Portas NAND e NOR nas objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 8 Portas NAND e NOR nas objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 8 Portas NAND e NOR nas objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3.									
5.1. Compreender o conceito de Rede de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e ORAND (PoS). 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 1.2.1. Rede AND-OR 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.3. Redes de 2 Níveis 5.4. Redes de Portas Lógicas 5.5. Redes de 2 Níveis 5.6. Redes de 2 Níveis 5.7. Redes de 2 Níveis 5.8. Redes de 2 Níveis 5.9 Adias praticas e teóricas expositivas e interativas com toco no aprendizado do aluno. 6 Albas praticas e teóricas expositivas e interativas com toco no aprendizado do aluno. 8 A claboração e a correção de exercícios selecionados pelo disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com os alunos com antecedência à realização da prova, de modo a verificar o alcance dos objetivos							das dúvidas apesentadas.		
Minimização Lógica de Portas Lógicas, especialmente no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR- AND (PoS). Diante da Universalização das Portas NAND e NOR nas implementações de Minimização Lógica Minimização Lógica 10 21/09 26/10 (LAB 3 em 24/09 e Minimização Lógicas Nedes de Portas Lógicas, especialmente no aprendizado do aluno. Nedes de Portas Lógicas, especialmente no aprendizado do aluno. Nedes de Portas Lógicas S.1. Redes de Portas Lógicas 10 21/09 26/10 (LAB 3 em 0bjetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. S.2. Redes de 2 Níveis Solutio 3 da referência básica [1]: Nimimização via Karnaugh*: A elaboração e a correção de exercícios selecionados pelo disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com os alunos com antecedência à referência básica [1]: LAB 3 em 0 objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. Solutio 3 da referência básica [1]: LAB 3 em 0 objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3.	5 1	Comproander a conseita de Poda	UNIDADE V: Redes Combinacionais e				a) Aulas práticas e teóricas expositivas e interativas com foco		,
no que diz respeito a Redes de 2 Niveis: Redes AND-OR (SoP) e OR- AND (PoS). Diante da Universalização das Portas NAND e NOR nas implementações de 10 21/09 26/10 (LAB 3 em 24/09 e Diante da Universalização das Portas NAND e NOR nas implementações de 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.3. Redes de 2 Níveis 5.4. Redes de Portas Lógicas 5.5. Redes de 2 Níveis 5.6. Redes de 2 Níveis 5.7. Redes de Portas Lógicas 5.8. Redes de 2 Níveis 5.9. Redes de 2 Níveis 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.3. Redes de 2 Níveis 5.4. Redes de Portas Lógicas 5.5. Redes de 2 Níveis 5.6. Redes de 2 Níveis 5.7. Redes de 2 Níveis 5.8. Redes de 2 Níveis 5.9. Redes de 2 Níveis 5.9. Redes de 2 Níveis 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.3. Redes de 2 Níveis 5.4. Redes de 2 Níveis 5.5. Redes de 2 Níveis 5.6. Redes de 2 Níveis 5.7. Redes de 2 Níveis 5.8. Redes de 2 Níveis 5.9. Redes de 2 Níveis 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Níveis 5.2. Redes de 2 Níveis 5.3. Redes de 2 Níveis 5.4. Viva Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010". 6. Freferência básica [1]: 6. A elaboração e a correção de exercícios selecionados pelo disponibilização, via AVA, de roteiros contento atividades contextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 6. Redes de Portas Lógicas 6. Relaboração e a correção de exercícios selecionados pelo disponibilização, via AVA, de roteiros contento atividades contextualizadas aos conceitos teóricos ministrados em sala de aula em conjunto com objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 6. Redes de Portas Lógicas 7. Redes de Portas Lógicas 7. Redes de Portas Lógicas 8. Realização de aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas em sala de aula em conjunto com objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3. 8. Redes de Portas Lógicas 9. Realização de aulas	3.1.	•					no aprendizado do aluno.		-
Niveis: Redes AND-OR (SoP) e OR-AND (PoS). 5.1. Redes de Portas Lógicas 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de impleme									
AND (PoS). 5.1. Redes de Portas Lógicas 5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 5.2. Redes de 2 Níveis 5.3. Redes de Portas Lógicas 5.4. Redes de Portas Lógicas 5.5. Redes de Portas Lógicas 5.6. Redes de Portas Lógicas 5.7. Redes de Portas Lógicas 5.8. Redes de 2 Níveis 5.9. Redes de 2 Níveis 5.1. Redes de Portas Lógicas 5.2. Redes de 2 Níveis 6.4. AND (PoS). 6.5. Redes de Portas Lógicas 6.5. Redes de Portas Lógicas 6.6. AND (PoS). 6.6. AN		·					b) Realização de aulas experimentais de laboratório com		•
5.2. Diante da Universalização das Portas NAND e NOR nas implementações de 5.2. Redes de 2 Níveis 6.2. Redes de 2 Níveis 6.		, ,	5.1. Redes de Portas Lógicas	10	21 /00	26/10	disponibilização, via AVA, de roteiros contendo atividades	·	•
Portas NAND e NOR nas implementações de 5.2.1. Rede AND-OR 5.2.1. Rede AND-OR 5.2.1. Rede AND-OR 6.2.1. Rede AND-OR 6.2.1. Rede AND-OR 6.2.1. Rede AND-OR 6.2.1. Rede AND-OR 7.2.1. Rede		•		10	21/09	-	contextualizadas aos conceitos teóricos ministrados em		•
implementações de 5.2.1. Rede AND-OR 24/09 e verificar o alcance dos objetivos	5.2.	•	5.2. Redes de 2 Níveis			-	· · · · · ·		
implementações de			5.2.1. Rede AND-OR				objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3.	raulu. Elica, 2010 .	
		implementações de	S.E.I. Rede / Rib On			-	Considerações relativas às aulas práticas e à elaboração dos	b) Capítulo 5 da	
			I.	1	ı		·	2, cap.taio 5 aa	23



funções/circuitos lógicos:

- 5.2.1. Converter uma rede AND-OR em NAND-NAND.
- 5.2.2. Converter uma rede OR-AND em NOR-NOR.
- 5.3. Fazer uso dos Mapas de Karnaugh como uma importante Técnica de Minimização de
 Expressões/Circuitos Lógicos e executar os passos de sua implementação (para 3 e 4 variáveis binárias), desde a geração dos mapas até se derivar a expressão mínima na forma canônica e o circuito mínimo correspondente, inclusive considerando convenientemente as situações de especificações incompletas (don't care).

Objetivos de atividade de Laboratório (Roteiro 3):

- L3.1. Compreender as principais Propriedades e Teoremas da Álgebra de Boole e aplica-las na Simplificação de Expressões e Circuitos Lógicos.
- L3.2. Aplicar a técnica de minimização de expressões boolenas /circuitos lógicos combinacionais utilizando Mapas de Karnaugh.
- L3.3. Montar e testar circuitos lógicos combinacionais simples e minimizados.

5.2.2. Rede OR-AND

- 5.3. Conversão de Redes 2 Níveis AND-OR e OR-AND para NAND-NAND e NOR-NOR
- 5.4. Técnicas de Minimização
 - 5.4.1. Métodos Algébricos
 - 5.4.2. Mapas de Karnaugh
 - 5.4.2.1. Geração do Mapa
 - 5.4.2.2. Identificação dos Implicantes Primos Essenciais
 - 5.4.2.3. Derivação da Expressão Mínima
 - 5.4.2.4. Karnaugh com Especificações Incompletas (Don't Care)
 - 5.4.3. Métodos Tabulares

relatórios: vide observação (3).

- c) Debates e discussões mediadas pelo professor, após exposição de informações básicas, relacionadas às teorias e objetivos enumerados de 5.1 a 5.3.
- d) Apresentação e análise de estudos de casos aplicados a contextos práticos relacionados às teorias e objetivos enumerados de 5.1 a 5.3 (Problematização de situações cotidianas, segundo uma perspectiva prática, a serem analisadas e solucionadas ao longo ou ao final do capítulo pelo professor em conjunto com os alunos).
- e) Desenvolvimento e resolução de exercícios selecionados e disponibilizados pelo professor, de forma detalhada e em conjunto com os alunos, verificando a compreensão dos objetivos enumerados de 5.1 a 5.3.
- f) Desenvolvimento de mapa conceitual como forma de organizar o conhecimento e reforçar a compreensão dos objetivos enumerados de 5.1 a 5.3.
- g) Uso de aplicativos voltados à educação, como o Socrative, o GoConqr, entre outros recursos tecnológicos, para a solução de problemas relacionados aos capítulos estudados em sala de aula e/ou do questionário, propiciando ao aluno uma ótica de trabalho integrado com o professor e o estimulando constantemente a uma participação ativa como protagonista no seu processo de aprendizagem.
- Manutenção da página da disciplina no AVA atualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails,... Integração do calendário e das novidades da disciplina no AVA com aplicativo via aplicativo Brightspace Pulse (D2L®).
- i) Disponibilização pelo professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,...) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 5.1 a 5.4.
- j) Observação da retroalimentação apresentada pelos alunos.
- k) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas.

referência básica [2]:
"ERCEGOVAC, Milos,
LANG Tomás. –
Introdução aos
Sistemas Digitais – Ed.
Bookman".

- c) Material didático de apoio à aula elaborado e distribuído pelo professor através do AVA.
- d) Materiais complementares (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,...) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 5.1 a 5.4.

será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

atividades. Maiores informações, vide observação ⁽²⁾.

b) Atividades Práticas em Aulas de Laboratório. Roteiro 3: "Álgebra de Boole e Minimização de Circuitos Combinacionais via Mapas de

Karnaugh", verificando os objetivos 4.4, 4.5, 5.3 e L3.1 a L3.3.

A participação do aluno na atividade prática do Roteiro 3 será avaliada no Conceito C2 (50% dos 20% correspondentes da Média Parcial - MP) junto à execução do respectivo Questionário.

Outras considerações relativas à execução e avaliação das atividades práticas: vide observações (2) e (4).

c) Questionário Online (via AVA) relativo ao respectivo experimento (Lab3).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 3.4 a 3.10, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 3 (resolução online) será avaliado no Conceito C2 (50% dos 20%



6.1. Conhecer os princípios relacionados ao deservolvimento de Projetos Lógicos Combinacionalis (minimizado) para Redes de Uma Saída, asim como para Redes de Uma Saída, sim como para Redes de Multiplas Saídas. 6.2. Deservolver Projetos especiacionadas. 6.3. Conhecer alguns tipos de Codificações Placinoladas. 6.4. Deservolver Projetos combinacionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.5. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.6. Deservolver Projetos compliancionalis (minimizado) para Redes de Portas de 2 Niveis de Multiplas Saídas. 6.1. Estudo de Caso: Projetos envolvendo Displays de 7 Segmentos (conficiações Digitals: ECD, Gray, entre outros, e identificar aplicações relacionadas (conficiações Digitals: ECD, Gray, entre outros, e identificar aplicações de 7 Segmentos (conficiações Digitals: ECD, Gray, entre outros, e identificar aplicações de 7 Segmentos (conficiações Digitals: ECD, Gray, entre outros, e identificar aplicações de 7 Segmentos (conficiações Digitals: ECD, Gray, entre outros, e identificar aplicações de Projetos exposições de Projetos envolvendo Displays de 7 Segmentos (conficiações Digitals: ECD, Gray, entre outros, e identificar aplicações de Projetos de						AESA
6.1. Conhecer os princípios relacionados ao desenvolvimento de Projetos Lógicos Combinacionais. 6.2. Desenvolver Projetos Lógicos Combinacionais (em todas as suas etapas, desde a análise da situação descritiva at é a construção do circuito minimizado) para Redes de Uma Saída, assim como para Redes de Múltiplas Saídas. 6.2. Projeto de Redes de Portas de 2 Niveis de Uma Saída, assim como para Redes de Múltiplas Saídas. 6.3. Conhecer alguns tipos de Codificações Digitais. BEO, Gray, entre outros, e identificar aplicações replatis. BEO, Gray, entre outros, e identificar aplicações replatis. BEO, Gray, entre outros, e identificar aplicações replatis as para diferentes tipos de projetos lógicos combinacionais para diferentes tipos de projetos lógicos combinacionais para diferentes tipos de forescon real contratos para diferentes tipos de projetos son contratos de analise da estudos de casos aplicados a contextos práticos relacionados as teorias e objetivos enumerados de 6.1 a 6.5. Un de forescon real contratos para diferentes tipos de projetos lógicos combinacionais para diferentes tipos de projetos fogicos combinacionais para diferentes tipos de contextos práticos relacionados and experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades por descons realização de aulas experimentais de laboratório com disponibilitação, via AVA, de roteiros contendo atividades per projeto se contextualizadas aos so conceltos teóricos ministrados em contentos práticas eteóricos ministrados em contentos práticas eteóricos ministrados em contendo atividades per projetos envolvendo Displays de 7 Segmentos. 6.2. Conficações pigitais. BEO, Gray, entre outros, e identificar aplicações relacionadas. 6.4. Codificações pigitais. BEO, Gray, entre outros, e identificar aplicações relacionados de contentos práticos relacionados de contentos práticos relacionados a teorias e objetivos enumerados de 6.1 a 6.5. (Codigio as projetos de projetos fogicos combinacionais para diferentes tipos de						correspondentes da Média Parcial - MP) junto à participação na respectiva atividade prática.
ao desenvolvimento de Projetos Lógicos Combinacionais. 6.2. Desenvolver Projetos Lógicos Combinacionais (em todas as suas etapas, desde a análise da situação descritiva até a construção do circuito minimizado) para Redes de Uma Saída, assim como para Redes de Múltiplas Saídas. 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Desenv						Outras considerações relativas à execução e avaliação dos questionários: vide observação (5)
6.2. Desenvolver Projetos Lógicos Combinacionais (em todas as suas etapas, desde a análise da situação descritiva até a construção do circuito minimizado) para Redes de Uma Saída. 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.3. Conhecer alguns tipos de Codificações Digitais: BCD, Gray, entre outros, e identificar aplicações relacionadas. 6.4. Desenvolver Projetos envolvendo Displays de Projetos - Casos Práticos 6.5. Desenvolver Projetos envolvendo Displays de Projetos Lógico - Exemplos de Projetos Lógico - Sum saída, assim como para Redes de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.2. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.3. Conhecer alguns tipos de Codificações Digitais: BCD, Gray, entre outros, e identificar aplicações relacionadas. 6.4. Desenvolver Projetos envolvendo Displays de 7 Segmentos 6.5. Desenvolver Projetos envolvendo Displays de 7 Segmentos 6.6.4. Código BCD 6.6.4. Código Gray para diferentes tipos de 6.6.4. Código Gray para diferentes tipos de 6.6.8. Código Gray para diferentes tipos de 6.9 Desenvolver Projetos envolvendo Displays de 7 Segmentos 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos de Grav de Securitos de Constatos práticos relacionados às teorias e objetivos enumerados de 6.1 a 6.5 (Problematização de situações contextos práticos relacionados às teorias e objetivos enumerados de 6.1 a 6.5 (Problematização de situações contextos práticos relacionados as logicas de situações contextos práticos relacionados a logicas de situações contextos práticos relaciona	ao desenvolvimento de Projetos	Ivimento de Projetos UNIDADE VI: Projeto Lógico Combinacional		· · · · · · · · · · · · · · · · · · ·		a) <u>Listas de Exercícios:</u> "Unid VI - Projeto de Decodificadores"; "Unid VI -
6.4. Desenvolver Projetos envolvendo Displays de 7 Segmentos. 6.5. Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.6. Codificações 6.7. Codigo BCD 6.8. Codigo BCD 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de projetos lógicos combinacionais para diferentes tipos de 6.9 Desenvolver e aplicar as técnicas de professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através do neste caso somente ap período definido pelo professor através d	Combinacionais (em todas as suas etapas, desde a análise da situação descritiva até a construção do circuito minimizado) para Redes de Uma Saída, assim como para Redes de Múltiplas Saídas. 6.3. Conhecer alguns tipos de Codificações Digitais: BCD, Gray, entre outros, e identificar	6.1. Projeto de Redes de Portas de 2 Níveis de Uma Saída 6.2. Projeto de Redes de Portas de 2 Níveis de Uma Saída 6.3. Projeto de Redes de Portas de 2 Níveis de Múltiplas Saídas 6.4. Estudo de Caso: Projetos envolvendo Displays de 7 Segmentos 6.5. Análise de Outros Exemplos de		disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala, com o intuito de aplicar na prática estes conceitos e os objetivos 6.1 a 6.5, L4.1 a L4.3 e L5.1 a L5.3. Considerações relativas às aulas práticas e à elaboração dos relatórios: vide observação (3). c) Debates e discussões mediadas pelo professor, após exposição de informações básicas, relacionadas às teorias e	referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010".	Combinacional"; e "Unid VI - Projeto Lógico - Exemplos
	 6.4. Desenvolver Projetos envolvendo Displays de 7 Segmentos. 6.5. Desenvolver e aplicar as técnicas de projetos lógicos combinacionais 	6.4. Codificações 6.4.1. Código BCD 6.4.2. Código Gray 6.4.3. Código ACII	 0 29/10	contextos práticos relacionados às teorias e objetivos enumerados de 6.1 a 6.5 (Problematização de situações cotidianas, segundo uma perspectiva prática, a serem	e distribuído pelo professor através do AVA. c) Materiais complementares	Maiores informações, vide
Objetivos de atividade de Laboratório (Roteiro 4): L4.1. Projetar circuitos lógicos combinacionais, para uma dada situação especificada, considerando todas as etapas de projeto necessárias; montá-los usando o kit digital e os chips lógicos pertinentes; e testá-los a fim de confirmar o comportamento esperado. L4.2. Aplicar a metodologia de projeto para resolver problemas práticos. 6.5. Aplicações e Projetos Lógicos envolvendo Decodificadores (Decodificadores SCD-Braille, (Decodificadores BCD-Braille, (Decodi	Objetivos de atividade de Laboratório (Roteiro 4): L4.1. Projetar circuitos lógicos combinacionais, para uma dada situação especificada, considerando todas as etapas de projeto necessárias; montá-los usando o kit digital e os chips lógicos pertinentes; e testá-los a fim de confirmar o comportamento esperado. L4.2. Aplicar a metodologia de projeto para resolver problemas práticos. L4.3. Montar e testar circuitos lógicos	svidade de Laboratório oteiro 4): rcuitos lógicos , para uma dada ficada, considerando de projeto necessárias; do o kit digital e os chips oteis; e testá-los a fim de nportamento esperado. metodologia de projeto roblemas práticos. restar circuitos lógicos (6.5. Aplicações e Projetos Lógicos envolvendo Decodificadores / Codificadores (Decodificador BCD para 7 segmentos, Decodificador Binário-Decimal, Codificador Decimal-Binário, Decodificadore Binário-Gray, Decodificadores BCD-Excesso-de-3, etc). 6.6. Outros Projetos de Decodificadores (Decodificadores BCD-Braille, (Decodificadores BCD-Braille, (Decodificadores BCD-Gray, etc.))		disponibilizados pelo professor, de forma detalhada e em conjunto com os alunos, verificando a compreensão dos objetivos enumerados de 6.1 a 6.5. f) Desenvolvimento de mapa conceitual como forma de organizar o conhecimento e reforçar a compreensão dos objetivos enumerados de 6.1 a 6.5. g) Uso de aplicativos voltados à educação, como o Socrative, o GoConqr, entre outros recursos tecnológicos, para a solução de problemas relacionados aos capítulos estudados em sala de aula e/ou do questionário, propiciando ao aluno uma ótica de trabalho integrado com o professor e o estimulando constantemente a uma participação ativa como protagonista no seu processo de aprendizagem.	didáticos e científicos, reportagens, videos, video-aulas,) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 6.1 a	observação (2). b) Atividades de Simulação Computacional. Roteiro 4: "Projetos Lógicos Combinacionais: Exemplos Práticos", verificando os objetivos 6.1, 6.2, e L4.1 a L4.3. Roteiro 5: "Projetos de Decodificadores", verificando os objetivos 6.3 a 6.5, e L5.1 a L5.3. Outras considerações relativas à execução e avaliação das atividades simuladas: vide observações (2) e (4).



Objetivos de atividade de (Roteiro 5): L5.1. Projetar circuitos ló; combinacionais, para um situação especificada, cor todas as etapas de projet montá-los usando o kit di lógicos pertinentes; e tes confirmar o comportame	gicos a dada nsiderando o necessárias; igital e os chips tá-los a fim de
L5.2. Desenvolver projeto codificadores/decodificad	
L5.3. Montar e testar circ combinacionais para proj codificadores/decodificad	etos de

comunicação constante através das ferramentas disponíveis: Novidades, E-mails,... Integração do calendário e das novidades da disciplina no AVA com aplicativo via aplicativo *Brightspace Pulse (D2L®)*.

- i) Disponibilização pelo professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,...) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades enumeradas de 6.1 a 6.6.
- j) Observação da retroalimentação apresentada pelos alunos.
- k) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas.

C) Questionário Online (via AVA) relativo ao respectivo experimento (Quest4).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 6.1 e 6.2, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 4 (resolução online) será avaliado junto ao Conceito C2 (10%) da Média Parcial (MP).

Questionário Online (via AVA) relativo ao respectivo experimento (Quest5).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 6.3 a 6.5, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 5 (resolução online) será avaliado junto ao Conceito C2 (10%) da Média Parcial (MP).

Outras considerações relativas à execução e avaliação dos questionários: vide observação

(5)

d) Aplicação da prova P2,



								ALJA
								individual, escrita e sem consulta, composta de questões objetivas e discursivas, no dia 26/10. Os objetivos enumerados de enumerados da Unidade V e da Unidade VI serão avaliados na Prova P2, como parte do Conceito C2 (60%) da Média Parcial (MP), e avaliados na Avaliação Final (AF) ao final do semestre. Maiores informações relacionadas: vide observação
	Absorver os aspectos relacionados ao comportamento, à estruturação, à implementação e às aplicabilidades dos seguintes módulos-padrão combinacionais: Decodificadores e Codificadores; e Multiplexadores e Demultiplexadores. Utilizar codificadores / decodificadores na implementação de funções lógicas em conjunto com circuitos digitais combinacionais.	UNIDADE VII: Módulos Padrão-Combinacionais e Artiméticos 7.1. Módulos Aritméticos 7.1.1. Somadores: Meio Somador, Somador Completo, Somador Propagado 7.1.2. Subtratores: Meio Subtrator, Subtrator Completo, Subtrator Propagado, Subtrator via Complemento de 2				 a) Aulas práticas e teóricas expositivas e interativas com foco no aprendizado do aluno. b) Realização de aulas experimentais de laboratório com disponibilização, via AVA, de roteiros contendo atividades contextualizadas aos conceitos teóricos ministrados em sala, com o intuito de aplicar na prática estes conceitos e os objetivos 6.4, 7.1 a 7.9, L6.1, L7.1 a L7.5 e L8.1 a L8.4. Considerações relativas às aulas práticas e à elaboração dos relatórios: vide observação (3). c) Disponibilização, via AVA, de roteiros experimentais contendo atividades de simulação computacional, 	a) Capítulos 5 e 8 da referência básica [1]: "IDOETA, Ivan Valeije; CAPUANO, Francisco G. Elementos de eletrônica digital., São Paulo: Érica, 2010".	a) Lista de Exercícios: "Unid VII - Módulos-Padrão Combinacionais e Aritméticos": A elaboração e a correção de exercícios selecionados pelo professor serão realizadas em sala de aula em conjunto com os alunos com antecedência à realização da prova, de modo a verificar o alcance dos objetivos enumerados de 7.1 a 7.9, e/ou será disponibilizada pelo professor através do AVA,
	Extrair e simplificar expressões lógicas a partir da utilização de codificadores / decodificadores, também quando em conjunto com circuitos combinacionais. Utilizar multiplexadores /	7.1.3. Somador e Subtrator Combinados7.2. Módulos Padrão-Combinacionais7.2.1. Decodificadores / Codificadores	18 + 02 (P3)	02/11	30/11 (LAB 7 em 12/11,	contextualizadas aos conceitos teóricos ministrados em sala e abordados na presente unidade, com o intuito de possibilitar ao aluno a consolidação destes conceitos, representados pelos objetivos 7.8 e 7.9, além de estimular a análise crítica, fazendo-se do uso de um computador e de um software de simulação apropriado, conforme recomendado pelo professor.	apoio à aula elaborado e distribuído pelo professor através do AVA. c) Materiais complementares	neste caso somente após um período definido pelo professor após a especificação destas atividades. Maiores informações, vide observação
7.5.	demultiplexadores como blocos universais na implementação de funções lógicas. Extrair e simplificar expressões	7.2.1.1. Princípios de Funcionamento 7.2.1.2. Tabela-Verdade, Expressão Lógica e Circuito Lógico 7.2.1.3. Decodificadores em Árvores			16/11, 19/11 e 23/11; e LAB 8 em	As mesmas orientações relativas às atividades práticas, descritas em ⁽³⁾ , também disponibilizadas no AVA pelo professor, são aplicáveis neste contexto, dentre as quais se recomenda, opcionalmente, como quesito diferencial a gravação das simulações realizadas na forma de vídeo	(textos, artigos didáticos e científicos, reportagens, videos, video-aulas,) com temas associados às	b) <u>Atividades de Simulação</u> <u>Computacional</u> . Roteiro 6: "Meio Somador e Somador Completo", verificando os objetivos 7.8,
	lógicas a partir da utilização de multiplexadores / demultiplexadores, inclusive também quando em conjunto com circuitos combinacionais.	 7.2.1.4. Codificadores de Prioridades 7.2.1.5. Equivalência de blocos lógicos usando Decodificadores. 7.2.1.6. Decodificadores com Circuitos 			26/11 e 30/11)	explicativo. d) Debates e discussões mediadas pelo professor, após exposição de informações básicas, relacionadas às teorias e objetivos enumerados de 7.1 a 7.9.	aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao	7.9 e L6.1. Maiores informações, vide observação (2).
7.6.	Implementar o cascateamento de multiplexadores / demultiplexadores.	Lógicos Combinacionais: Obtenção de expressões lógicas simplificadas. 7.2.2. Multiplexadores /				e) Apresentação e análise de estudos de casos aplicados a contextos práticos relacionados às teorias e objetivos enumerados de 7.1 a 7.9 (Problematização de situações	referenciado nas subunidades 7.1 e 7.2.	c) <u>Atividades Práticas em Aulas</u> <u>de Laboratório</u> . Roteiro 7: "Decodificadores e



- 7.7. Identificar equivalências entre expressões/circuitos lógicos e circuitos usando multiplexadores / demultiplexadores.
- 7.8. Absorver os aspectos relacionados ao comportamento, à estruturação, à implementação e às aplicabilidades dos seguintes módulos-padrão aritméticos: Somadores e Subtratores.
- Projetar somadores e subtratores parciais, completos, propagados e combinados.

Objetivos de atividade de Laboratório (Roteiro 6):

L6.1. Introduzir e aplicar os conceitos de operações aritméticas com números binários, montando e testando circuitos somadores simples.

Objetivos de atividade de Laboratório (Roteiro 7):

- L7.1. Identificar a pinagem de um display de 7 segmentos, testando e verificando se o mesmo é catodo ou anodo comum
- L7.2. Fazer uso de blocos decodificadores (chips 7442 e 4511) e displays de 7 segmentos, testando o funcionamento e observando o comportamento destes.
- L7.3. Testar e levantar o funcionamento do decodificador BCD para 7 segmentos, 4511, e montar um circuito de aplicação utilizando *displays* de 7 segmentos.
- L7.4. Projetar, montar e testar um circuito somador binário paralelo de dois números binários com palavras de 4 bits empregando módulos somadores (chip 7483), decodificadores (chip 4511) e displays de 7 segmentos.

Demultiplexadores

- 7.2.2.1. Princípios de Funcionamento
- 7.2.2.2. Tabela-Verdade, Expressão Lógica e Circuito Lógico
- 7.2.2.3. Cascateamento de Multiplexadores
- 7.2.2.4. Implementação de Funções com Multiplexadores
- 7.2.2.5. Equivalência de blocos lógicos usando Multiplexadores.
- 7.2.2.6. Aplicações de Multiplexadores / Demultiplexadores
- 7.2.3. Outros Módulos Combinacionais
- 7.2.3.1. Comparadores de Igualdade e de Magnitude
- 7.2.3.2. Deslocadores
- 7.2.3.3. Verificadores de Paridade

- cotidianas, segundo uma perspectiva prática, a serem analisadas e solucionadas ao longo ou ao final do capítulo pelo professor em conjunto com os alunos).
- f) Desenvolvimento e resolução de exercícios selecionados e disponibilizados pelo professor, de forma detalhada e em conjunto com os alunos, verificando a compreensão dos objetivos enumerados de 7.1 a 7.9.
- g) Desenvolvimento de mapa conceitual como forma de organizar o conhecimento e reforçar a compreensão dos objetivos enumerados de 7.1 a 7.9.
- h) Uso de aplicativos voltados à educação, como o Socrative, o GoConqr, entre outros recursos tecnológicos, para a solução de problemas relacionados aos capítulos estudados em sala de aula e/ou do questionário, propiciando ao aluno uma ótica de trabalho integrado com o professor e o estimulando constantemente a uma participação ativa como protagonista no seu processo de aprendizagem.
- i) Manutenção da página da disciplina no AVA atualizada e comunicação constante através das ferramentas disponíveis: Novidades, E-mails,... Integração do calendário e das novidades da disciplina no AVA com aplicativo via aplicativo Brightspace Pulse (D2L®).
- j) Disponibilização pelo professor, através do AVA, de material complementar (textos, artigos didáticos e científicos, reportagens, videos, video-aulas,...) com temas associados às aplicações da Eletrônica Digital no mundo moderno e, especialmente, em conformidade ao referenciado nas subunidades 7.1 e 7.2.
- k) Observação da retroalimentação apresentada pelos alunos.
- a) Atendimento personalizado junto ao aluno para elucidação das dúvidas apesentadas.

Displays de 7 Segmentos", verificando os objetivos 6.4, 7.1 a 7.3, 7.8, 7.9, L7.1 a L7.5.

A participação do aluno na atividade prática do Roteiro 7 será avaliada no Conceito C3 (60% dos 15% correspondentes da Média Parcial - MP) junto à execução do respectivo Questionário.

Roteiro 8: "Circuitos Multiplexadores e Demultiplexadores", verificando os objetivos 7.1, 7.4 a 7.7, L8.1 a L8.4.

A participação do aluno na atividade prática do Roteiro 8 será avaliada no Conceito C3 (60% dos 15% correspondentes da Média Parcial - MP) junto à execução do respectivo Questionário.

Outras considerações relativas à execução e avaliação das atividades práticas: vide observações (2) e (4).

d) Questionário Online (via AVA) relativo ao respectivo experimento (Quest6).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos 7.8 e 7.9, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 6 (resolução online) será avaliado junto ao Conceito C3 (15%) da Média Parcial (MP).



L7.5. Projetar, montar e testar um circuito subtrator binário paralelo (via complemento de 2) de dois números binários com palavras de 4 bits empregando portas lógicas NOT (chip 7404), módulos somadores (chip 7483) decodificadores (chip 4511) e displays de 7 segmentos.	,
Objetivos de atividade de Laboratório (Roteiro 8):	
L8.1. Fazer uso de blocos multiplexadores (chips 74150, 74151 e	

- 74153), testando os seus funcionamentos e observando o comportamento destes.
- L8.2. Fazer uso de blocos demultiplexadores (chip 74138), testando os seus funcionamentos e observando o comportamento destes.
- L8.3. Projetar, montar e testar circuitos combinacionais empregando multiplexadores e demultiplexadores, assim como cascateando blocos multiplexadores.
- L8.4. Construir um Sistema de Transmissão Serial de Dados, usando multiplexador(es) em conjunto com demultiplexador(es).

Questionário Online (via AVA) relativo ao respectivo experimento (Lab7).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos 6.4, 7.1 a 7.3 e 7.9, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 7 (resolução online) será avaliado no Conceito C3 (40% dos 15% correspondentes da Média Parcial - MP) junto à participação na respectiva atividade prática.

Questionário Online (via AVA) relativo ao respectivo experimento (Lab8).

A correção do questionário será realizada pelo professor em sala de aula com antecedência à realização da prova, de modo a verificar o alcance dos objetivos 7.1, 7.4 a 7.7, e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades.

O Questionário 8 (resolução online) será avaliado no Conceito C3 (40% dos 15% correspondentes da Média Parcial - MP) junto à participação na respectiva atividade prática.

Outras considerações relativas à execução e avaliação dos



							ALJA
							questionários: vide observação (5)
							e) Atividades Avaliativas Complementares (AAC): Atividades propostas distribuídas na forma de Fórum ou Desafios Avaliativos. A elaboração e a correção destas atividades serão realizadas em sala de aula em conjunto com os alunos e/ou será disponibilizada pelo professor através do AVA, neste caso somente após um período definido pelo professor após a especificação destas atividades. Estas atividades verificarão o alcance dos objetivos compreendidos entre 5.1 a 5.3, entre 6.1 a 6.5, e entre 7.1 a 7.9 Maiores informações, vide
							observação (2). f) Aplicação da prova P3, individual, escrita e sem consulta, composta de questões objetivas e discursivas, no dia 30/11. Os objetivos enumerados de enumerados da Unidade VII serão avaliados na Prova P3, como parte do Conceito C2 (55%) da Média Parcial (MP), e avaliados na Avaliação Final (AF) ao final do semestre. Maiores informações
						a) Referências básicas:	relacionadas: vide observação (6) a) Exercícios de Revisão.
Revisar todos os conteúdos e objetivos enumerados das unidades anteriores.	Unidades I, II, III, IV, V, VI e VII.	06 + 02 (AF)	07/12	14/12	 a) Aula expositiva e interativa com foco no aprendizado do aluno. b) Debates e discussões mediadas pelo professor, após exposição de informações básicas. 	capítulos relacionados nas unidades anteriores. b) Material didático de apoio à aula elaborado e	A correção dos exercícios será realizada pelo professor em sala de aula com antecedência à realização da prova AF, de modo a verificar o alcance de
					c) Resolução dos exercícios de revisão selecionados pelo	distribuído pelo	todos os objetivos enumerados



	professor, de forma detalhada e em conjunto com os	professor através do	das unidades anteriores.
	alunos, verificando a compreensão de todos os objetivos	AVA.	
	enumerados das unidades anteriores.		b) A Avaliação Final consiste na
		c) Materiais	aplicação de uma prova AF,
	d) Manutenção da página da disciplina no AVA atualizada e	complementares	individual, escrita e sem
	comunicação constante através das ferramentas	(textos, artigos didáticos	consulta, composta de
	disponíveis: Novidades, E-mails, Integração do calendário	e científicos,	questões objetivas e
	e das novidades da disciplina no AVA com aplicativo via	reportagens, videos,	discursivas, no dia 14/12.
	aplicativo Brightspace Pulse (D2L®).	video-aulas,) com	
	apricativo brightspace raise (b22).	temas associados às	Todos os objetivos descritos das
	e) Disponibilização pelo professor, através do AVA, de material	aplicações da Eletrônica	unidades anteriores (Unidades I
	complementar (textos, artigos didáticos e científicos,	Digital no mundo	a IX) serão avaliados na Prova
	, , , , ,	moderno.	AF.
	reportagens, videos, video-aulas,).	moderno.	Maiores informações
	0.00		relacionadas: vide observação
	f) Observação da retroalimentação apresentada pelos alunos.		(6)
	g) Atendimento personalizado junto ao aluno para elucidação		Ohaamaa ***
	das dúvidas apesentadas.		Observação:
			(6) A Média Parcial da Disciplina é
	h) Desenvolvimento de mapa conceitual como forma de		computada como a média
	organizar o conhecimento e reforçar a compreensão de		aritmética dos conceitos C1, C2 e
	todos os objetivos enumerados das unidades anteriores.		C3, de modo que a nota relativa a
			cada conceito é calculada pela
			ponderação de uma composição
			de vários instrumentos de
			avaliação (conforme detalhado
			neste plano).
			O aluno que perder, por ausência,
			UMA prova realizada em um dos
			conceitos (C1, C2 ou C3) poderá
			fazer uma Prova Substitutiva , a
			ser aplicada em 07/12 , que
			verificará os objetivos das provas
			aplicadas. Em caso de ausência,
			será possível substituir apenas
			UMA prova realizada em um dos
			conceitos (C1, C2 ou C3), não
			sendo válida a substituição,
			portanto, para trabalhos,
			atividades práticas e demais
			atividades avaliativas
			Será aprovado o aluno que
			obtiver Média Parcial maior ou
			igual a 7,0 (MP ≥ 7,0). Caso o
			aluno obtenha MP < 7, para a
			aprovação será necessária ainda a
			realização da Avaliação Final (AF)
			que verificará todos os objetivos
			do semestre.
			A Média Final (MF) da Disciplina é

FA	FSA
I /¬	

			computada como a média
			ponderada da MP (60%) e da AF
			(40%).
			Será aprovado o aluno que
			obtiver Média Final maior ou
			igual a 5,0 (MF ≥ 5,0). Caso
			contrário, o aluno estará
			reprovado.
			Por norma institucional, não será
			permitida a devolução ao aluno
			da Avaliação Final, sendo essa de
			posse da coordenação do curso.
			Não haverá substitutiva para a
			Avaliação Final.
TOTAL HORAS:	80		