

ESERCIZIO 5

Memoria Cache (2 punti)

Si consideri una gerarchia di memoria composta dalla memoria centrale di 4 GigaByte indirizzabile a byte con parole da 32 bit, una memoria **cache istruzioni** e una memoria **cache dati** da 1 MegaByte ciascuna, entrambe a indirizzamento diretto (direct mapped) con blocchi da 512 Byte. Il tempo di accesso alle cache è pari a 1 ciclo di clock. Il tempo di accesso alla memoria centrale è pari a 25 cicli di clock per la prima parola e 5 cicli di clock per le parole a indirizzi successivi (memoria interallacciata).

1. Indicare la struttura degli indirizzi di memoria per le memorie cache
2. Calcolare il tempo necessario per caricare un blocco in caso di fallimento (miss time)
3. Calcolare il tempo medio di accesso ad un blocco in memoria di un programma in cui in media il 25% delle istruzioni eseguite richiede un accesso in lettura o scrittura a un dato. Il miss rate (frequenza di fallimento) della cache istruzioni è pari al 2% mentre per la cache dati è del 10%.